

TECHNISCHE UNIVERSITÄT MÜNCHEN

Fakultät für Elektrotechnik und Informationstechnik

Lehrstuhl für Elektrische Antriebssysteme
und Leistungselektronik (EAL)

Raumzeigermodulator für eine Hybride Stromregelung von 2-Level und 3-Level Umrichtern mit hohen Schaltfrequenzen

Markus Höltgen

Vollständiger Abdruck der von der Fakultät für Elektrotechnik und Informationstechnik der Technischen Universität München zur Erlangung des akademischen Grades eines Doktor-Ingenieurs (Dr.-Ing.) genehmigten Dissertation.

Vorsitzender: Prof. Dr.-Ing. Rolf Witzmann

Prüfer der Dissertation:

1. Prof. Dr.-Ing. Dr. h.c. Ralph Kennel
2. Prof. Dr.-Ing. Joachim Holtz, em. (Bergische Universität Wuppertal)

Die Dissertation wurde am 20.02.2019 bei der Technischen Universität München eingereicht und durch die Fakultät für Elektrotechnik und Informationstechnik am 25.09.2019 angenommen.

Inhaltsverzeichnis

1	Einleitung.....	6
1.1	Motivation.....	6
1.2	Einsparungspotentiale	7
2	Grundlegendes.....	10
2.1	Bremsenergierückgewinnung	10
2.2	Anforderungen an die Erzeugeranlagen für den Betrieb am öffentlichen Netz....	11
2.3	Raumzeigerdarstellung	13
2.4	Feldorientierte Regelung.....	15
2.5	Pulsweitenmodulation.....	17
2.6	Raumzeigermodulation	19
2.7	Ausgangsstrom.....	21
2.8	Strommessung.....	22
2.9	Delta-Sigma Wandler	23
2.10	Sinc-Filter	25
2.11	Signalverarbeitung mit FPGAs.....	27
3	3-Level Umrichter.....	30
3.1	Topologien	30
3.2	Ausgangsspannung	33
3.3	Schaltzustände	35
3.4	Stromführungspfade.....	37
3.5	Verlustleistung	39
3.5.1	Durchlassverluste.....	40
3.5.2	Schaltverluste.....	41
3.5.3	Verlustleistungsvergleich.....	41
3.6	Harmonische Oberschwingungen	44
3.7	Unerwünschte Effekte durch den Umrichterbetrieb	47
3.8	Sinusfilter.....	48
3.9	Reduktion der Filterinduktivitäten durch den Einsatz eines 3-Level Umrichters	49
4	Raumzeigerpulsweitenmodulation	52
4.1	2-Level Raumzeigerpulsweitenmodulation	52
4.1.1	2-Level Raumzeigerdiagramm.....	52
4.1.2	Bestimmung der Einschaltzeiten.....	52
4.1.3	Übermodulation	56
4.1.4	Schaltsequenz.....	59
4.2	3-Level Raumzeigerpulsweitenmodulation	61
4.2.1	3-Level Raumzeigerdiagramm.....	62
4.2.2	Funktionsprinzip	63

4.2.3	Bestimmung des Subhexagons	65
4.2.4	Übermodulation	67
4.2.5	Schaltsequenz.....	69
4.2.6	Symmetrierung der Zwischenkreisspannung.....	75
4.2.7	Zustandsautomat	84
5	Hybride Stromregelung	87
5.1	Stromanstieg bei Netzfehlern.....	88
5.2	Abtastregelung	89
5.3	Abtastregelung mittels FPGA	91
5.4	Hysterese-Regelung	94
5.5	Hysterese-Regelung mittels FPGA	95
5.6	Hybride Stromregelung von 2-Level Umrichtern.....	97
5.6.1	Funktionsprinzip	97
5.6.2	Regulärer Betrieb	100
5.6.3	Modus 1	102
5.6.4	Modus 2	104
5.6.5	Modus 3	107
5.6.6	Alternative Umsetzung	108
5.7	Hybride Stromregelung von 3-Level Umrichtern.....	109
6	Netzeinspeisung.....	114
6.1	Klassische Netzsynchronisation	114
6.2	Spannungsmessungsfreie Netzsynchronisation	116
6.3	Wirkungsgradverbesserung der Netzeinspeisung.....	121
7	Versuchsaufbau	122
7.1	Schaltschrank	122
7.2	Signalverarbeitung	123
7.3	Ergebnisse	125
8	Zusammenfassung und Ausblick	129
8.1	Zusammenfassung	129
8.2	Ausblick	133
A	Anhang.....	135
A.1	Schaltplan Schaltschrank	135
	Abkürzungsverzeichnis	136
	Formelzeichenverzeichnis.....	138
	Literaturverzeichnis	145
	Abbildungsverzeichnis	153
	Tabellenverzeichnis	163

1 Einleitung

1.1 Motivation

Ein Leben ohne elektrische Energie ist heutzutage unvorstellbar geworden. Jedoch ist ein verantwortungsvoller und effizienter Umgang mit den Rohstoffen und der Umwelt unabdingbar.

Die fossilen Energieressourcen neigen sich dem Ende zu und ihre Gewinnung wird immer aufwendiger und damit teurer. Die anthropogene Störung des Klimasystems ist nicht mehr bestreitbar. Die Erde erwärmt sich zunehmend. Mit der Energiewende soll dem entgegen gesteuert werden. Einige Länder haben wegen der teils gravierenden Risiken für Mensch und Umwelt den Atomausstieg beschlossen. Diese und weitere Faktoren führen zu steigenden Energiekosten. So hat sich beispielsweise in Deutschland der Preis für eine Kilowattstunde elektrischer Energie für Industriekunden im Zeitraum der Jahre 2010 bis 2016 bereits um ca. 21,5 % erhöht [1]. Der zur Bestimmung der Inflation herangezogene Verbraucherpreisindex stieg im gleichen Zeitraum in Deutschland um 7,4 % [2]. Zukünftig ist mit einem weiteren Anstieg der Endverbraucherstrompreise zu rechnen [3].

Neben den steigenden Energiekosten spielen auch Klimaschutzziele eine immer größere Rolle. Mit dem Ziel der Begrenzung der globalen Erwärmung auf 2 Grad Celsius gegenüber dem vorindustriellen Niveau haben sich z.B. die Mitgliedsstaaten der Europäischen Union mit dem „Klima- und Energierahmen 2030“ im Oktober 2014 zu folgenden Klimaschutzziele verpflichtet [4]:

- Senkung der Treibhausgasemissionen bis zum Jahr 2030 um 40 % gegenüber dem Jahr 1990
- Steigerung des Anteils von Erneuerbaren Energien bei der Energieerzeugung bis zum Jahr 2030 in Höhe von mindestens 27 %
- Energieeffizienzziel: Energieeinsparungen beim Primärenergieverbrauch bis zum Jahr 2030 in Höhe von mindestens 27 %

Mit dem Übereinkommen von Paris als Resultat der Klimakonferenz der Vereinten Nationen (engl.: United Nation) in Paris im Dezember 2015 streben 195 Mitgliedsstaaten der UN noch deutlich ambitioniertere Ziele an. So müssen die Treibhausgasemissionen weltweit zwischen 2045 und 2060 auf null reduziert werden, um das beschlossene Ziel der Begrenzung der globalen Erwärmung auf möglichst 1,5 Grad Celsius zu erreichen [5], [6].

Neben der Energieeffizienz, getrieben durch die steigenden Endverbraucherstrompreise und den Klimaschutz, sind oftmals auch die Baugröße und die Anschaffungskosten wichtige Kriterien für den Einsatz von neuen Technologien und daher Motivation für Verbesserungen in der Entwicklung.

1.2 Einsparungspotentiale

Elektromotorische Systeme sind mit ca. 45 % am gesamten globalen Stromverbrauch und mit 64 % am industriellen globalen Stromverbrauch beteiligt. Für den größten Teil des Stromverbrauches durch elektromotorische Systeme ist der mittlere Leistungsbereich von 0,75 kW bis 375 kW mit 68 % verantwortlich. Das entspricht einem Anteil von ca. 30 % am gesamten globalen Stromverbrauch. Aus wirtschaftlicher Sicht liegen die Stromverbrauchskosten eines 11 kW IE3-Norm Motors mit jährlich 4000 Betriebsstunden bei 96,7 % aller anfallenden Kosten des gesamten Lebenszyklus. Die Kosten für die Anschaffung, die Wartung und die Reparatur des Motors belaufen sich auf nur 3.3 %. [7]

„Die umweltfreundlichste und günstigste Kilowattstunde ist die, die wir gar nicht erst verbrauchen.“ [8]

Ein großes Potential für umwelttechnische wie auch wirtschaftliche Verbesserungen durch Effizienzsteigerungen bergen folglich elektromotorische Systeme des mittleren Leistungsbereiches. Alleine die Einsparpotentiale innerhalb der Bundesrepublik Deutschland sind beträchtlich und könnten sich für sämtliche elektromotorische Systeme im Jahr 2050 auf 26 TWh belaufen. Nicht nur der Einsatz von besser konstruierten und damit effizienteren Motoren oder der Einsatz von direkt angetriebenen Maschinen anstelle von Getrieben versprechen eine höhere Effizienz. Auf Frequenzumrichter basierende Antriebe entfallen vom gesamten Einsparungspotential alleine 16 TWh und nochmals 1 TWh bei Netzzurückspeisung der Bremsenergie. Möglich macht dies der effizientere Teillastbetrieb eines Umrichters bzw. die Anpassung der elektrischen Leistung an die mechanisch geforderte Leistung eines Prozesses – nicht immer ist die höchste Drehzahl gefordert. [9]

Auch in neuen Technologiemarkten wie z.B. der Elektromobilität und der dezentralen Energieeinspeisung gewinnen effiziente Frequenzumrichter zunehmend an Bedeutung. Eine höhere Effizienz führt in der Elektromobilität bei einem identisch großen Energiespeicher zu einer größeren Reichweite. Über 40 % der weltweiten CO₂-Emissionen sind alleine auf die Stromerzeugung mit fossilen Energieträgern zurückzuführen [9]. Die Bundesregierung Deutschland strebt deshalb an, den Anteil der Erneuerbaren Energien an der Stromerzeugung bis 2030 auf 50 % bzw. bis 2050 auf mindestens 80 % zu steigern

[10]. Zur Integration von Erneuerbaren Energien und der damit verbundenen dezentralen Energieeinspeisung werden eine hohe Anzahl effizienter Netzeinspeisungsumrichter benötigt.

Abbildung 1.1 zeigt einen typischen Antriebsstrang mit Frequenzumrichter und zusätzlichen Netzeinspeisungsumrichter zur Rekuperation der kinetischen Energie.

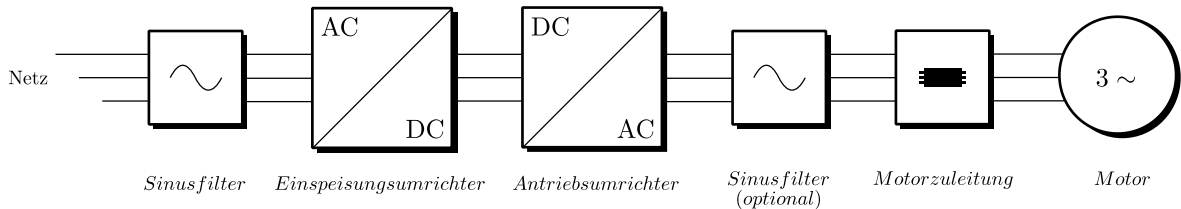


Abbildung 1.1: Typischer Antriebsstrang mit Frequenzumrichter und Netzeinspeisungsumrichter

Da die Wirkungsgrade der einzelnen Komponenten den Wirkungsgrad des gesamten Antriebsstranges bestimmen, ist die Betrachtung der einzelnen Komponenten zuzüglich der Steuerungs- und Regelalgorithmen hinsichtlich deren Optimierungspotentials notwendig.

$$\eta_{\text{gesamt}} = \eta_1 \cdot \eta_2 \cdot \dots \cdot \eta_n \quad (1.1)$$

Der Wirkungsgrad des gesamten Antriebsstranges

$$\eta_{\text{gesamt}} = \frac{E_{\text{ab}}}{E_{\text{zu}}} \quad (1.2)$$

mit Frequenzumrichter und Netzeinspeisungsumrichter wirkt sich sowohl beim Beschleunigungsvorgang

$$E_{\text{Motor,kin}} = E_{\text{Netz,auf}} \cdot \eta_{\text{gesamt}} \quad (1.3)$$

als auch beim Verzögerungsvorgang

$$E_{\text{Netz,rek}} = E_{\text{Motor,kin}} \cdot \eta_{\text{gesamt}} \quad (1.4)$$

der elektrischen Maschine aus. Die rekuperierte Energie beträgt somit maximal:

$$E_{\text{Netz,rek}} = E_{\text{Netz,auf}} \cdot \eta_{\text{gesamt}}^2 \quad (1.5)$$

Aus (1.1) und (1.5) wird die Bedeutung der Wirkungsgrade der einzelnen Komponenten auf die Gesamteffizienz eines Antriebsstranges mit Netzzurückspeisung deutlich.

Folgende potentielle Einsparmöglichkeiten ergeben sich im Wesentlichen für einen Antriebsstrang:

- Umrichtertopologie
- Leistungshalbleiter
- Motordesign
- Leistungselektronik- und Platinendesign (z.B. die Anzahl der zu versorgenden Bauteile)
- Rekuperation der Bremsenergie statt Wärmeverluste (zwischenspeichern oder rückspeisen)
- intelligente Steuerungsalgorithmen
- elektrische Filter
- Kabel und Leitungen (geschirmt/ungeschirmt)

Diese Arbeit konzentriert sich insbesondere auf die Effizienzsteigerung durch den Einsatz von 3-Level Umrichtern zur Netzeinspeisung, auf Algorithmen zur Steuer- und Regelung dieser und auf die daraus resultierende Möglichkeit der Wirkungsgradverbesserungen durch den Einsatz kleinerer netzseitiger Filterinduktivitäten. Der Wirkungsgrad von Antriebsumrichtern (elektromotorische Systeme) kann, wie nachfolgend beschrieben, durch den Einsatz der 3-Level Topologie ebenfalls verbessert werden.

2 Grundlegendes

In diesem Kapitel werden die zum Verständnis der Arbeit benötigten Themen kurz erläutert.

2.1 Bremsenergieerückgewinnung

Maschinen der Fertigungsautomatisierung unterliegen verschiedensten Fahrprofilen und weisen nur selten über längere Zeiträume konstante Geschwindigkeiten auf. So muss beispielsweise für jeden Werkzeugwechsel die Spindel einer Werkzeugmaschine heruntergefahren werden. In Abbildung 2.1 ist die Leistungsaufnahme einer Werkzeugmaschine beispielhaft dargestellt. Während der Beschleunigung werden dem Netz hohe Leistungen entnommen, wohingegen beim Abbremsen hohe Leistungen generiert werden. Falls die beim Bremsen rekuperierte Energie nicht ohne Überschreiten der maximal zulässigen Zwischenkreisspannung von den Zwischenkreiskondensatoren aufgenommen werden kann, wird diese oftmals über einen Bremschopper in Wärme umgewandelt und geht daher ungenutzt verloren (grau schattierte Fläche).

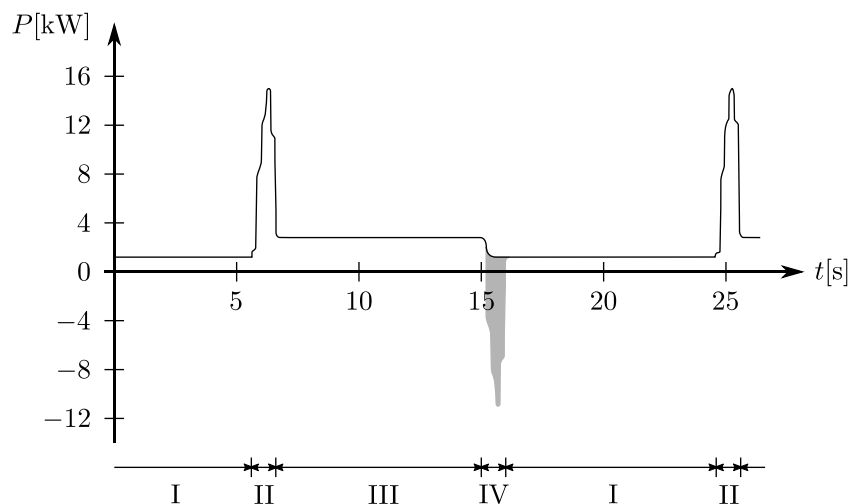


Abbildung 2.1: typische Leistungsaufnahme einer Werkzeugmaschine, I: Werkzeugwechsel, II: Beschleunigen der Spindel, III: Bearbeitung des Werkstücks, IV: Bremsen der Spindel, abgeleitet aus [11]

Eine Möglichkeit der Bremsenergieerückgewinnung ist das „Wiedereinspeisen“ in das Versorgungsnetz über einen zweiten netzseitigen Umrichter (engl: **Active Front End - Inverter**) (Kapitel 6). Eine andere ist das vorübergehende Speichern der zurückgewonnenen Energie per Energiespeicher (Kapitel 8.2). Die zusätzlich benötigten Komponenten führen, verglichen mit Systemen, die keine Bremsenergieerückgewinnung

erlauben, zu höheren Anschaffungskosten und für gewöhnlich zu einem schlechteren Wirkungsgrad in bestimmten Betriebsmodi (Kapitel 6.3). Der Bremschopper wird in diesen Fällen nur noch als Backup bei einem Ausfall der Netzeinspeisung oder des Speichersystems sowie bei vollständig geladenem Energiespeicher benötigt.

Die Wirkungsgrade aller beteiligten Komponenten zur Rückspeisung ins Netz (Abbildung 1.1) und zum vorübergehenden Speichern der zurückgewonnenen Energie fallen zweifach ins Gewicht: beim Beschleunigen der Maschine und beim rekuperativen Bremsen (Kapitel 1.2). Wenn die Wirkungsgrade zu gering sind, kann dies dazu führen, dass die Bremsenergie rückgewinnung wirtschaftlich nicht rentabel ist. Selbiges trifft bei zu kleiner kinetischer Energie oder bei zu seltenen Bremsvorgängen zu. Die aus einer rotatorischen Bewegung maximal zurückgewinnbare kinetische Energie hängt neben dem Wirkungsgrad der beteiligten Komponenten auch von dem Massenträgheitsmoment der Maschine (inklusive der Last) und der quadratischen Winkelgeschwindigkeit ab.

$$E = \frac{1}{2} \cdot J \cdot \omega^2 \quad (2.1)$$

Aus (2.1) wird ersichtlich, dass insbesondere hochdrehende Maschinen mit größeren Trägheitsmomenten von einer Bremsenergie rückgewinnung profitieren können. Die Erhöhung der Zwischenkreisspannung ΔU_{DC} durch die rekuperierte Energie E lässt sich bei Vernachlässigung sämtlicher Wirkungsgrade durch

$$\Delta U_{DC} = \sqrt{\frac{2 \cdot E}{C_{DC}} + U_{DC}^2} - U_{DC} \quad (2.2)$$

bestimmen. Kleine Energien lassen sich effektiv in den Zwischenkreiskondensatoren speichern und können für den nächsten Beschleunigungsvorgang genutzt werden. Falls mehrere Antriebe sich einen gemeinsamen Gleichspannungszwischenkreis teilen, kann die Bremsenergie eines Antriebes direkt für die Beschleunigung eines anderen Antriebes genutzt werden.

2.2 Anforderungen an die Erzeugeranlagen für den Betrieb am öffentlichen Netz

Mit der steigenden Integration von erneuerbarer und dezentraler Energieerzeugung steigen auch die Anforderungen an die Aufrechterhaltung des sicheren und zuverlässigen Betriebes der öffentlichen Stromnetze der verschiedenen Spannungsebenen. Zu diesem Zweck existieren verschiedenste Netz- und Systemregeln (engl.: Grid Codes) sowie

Einspeiserichtlinien, welche durch die Netzbetreiber der Länder und Organisationen, wie beispielsweise dem VDE (Verband der Elektrotechnik Elektronik Informationstechnik e.V.) oder dem IEEE (Institute of Electrical and Electronics Engineers), ständig weiterentwickelt werden. In Abhängigkeit von der Leistung der Erzeugeranlage und der Spannungsebene, in welche eingespeist wird, beinhalten diese Regularien unter anderem die Anforderungen für den Normalbetrieb und unter Netzstörungen. Dazu zählen z.B. die Bereitstellung von Wirk- und Blindleistung oder auch Grenzwerte für die Einspeisung von Oberschwingungsströmen (Kapitel 3.6). Letztere beeinflussen den Gesamtüberschwingungsgehalt und damit die Qualität des Versorgungsnetzes, welcher für Europa in [12] festgelegt ist.

Weitere Anforderungen sind die statische und die dynamische Netzstützung. Bei der statischen Netzstützung muss die Erzeugeranlage dazu beitragen, langsame Spannungsänderungen im Netz in verträglichen Grenzen zu halten. Die dynamische Netzstützung fordert dahingegen die Spannungserhaltung bei kurzzeitigen Spannungseinbrüchen oder -erhöhungen. Eine aufgrund von Netzfehlern erfolgte Abschaltung der Erzeugerleistung und die daraus möglicherweise resultierende Gefährdung der Netzstabilität sollen dadurch verhindert werden.

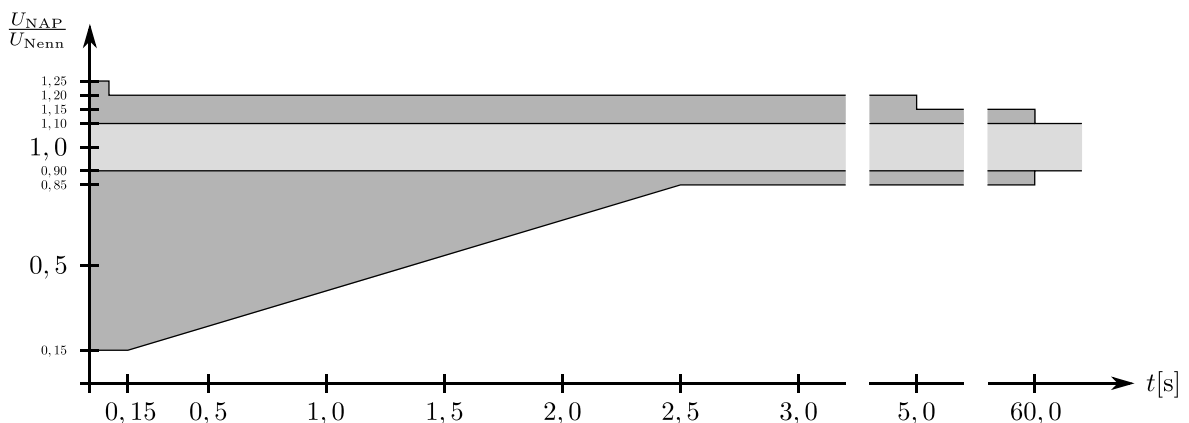


Abbildung 2.2: Fault-Ride-Through-Grenzkurve für den Spannungsverlauf am Netzanschlusspunkt, hellgrau: regulärer Betrieb, dunkelgrau: Erzeugeranlage muss am Netz bleiben, abgeleitet aus [13]

Das Durchfahren eines Netzfehlers (sprunghafte Netzspannungsänderung) mit netzstützender Blindstromeinspeisung wird auch als **Fault-Ride-Through (FRT)** bezeichnet. Abbildung 2.2 zeigt die Spannungsgrenzwerte am **Netzanschlusspunkt (NAP)** bezogen auf die Nennspannung über die Zeit. Im dunkelgrauen Bereich muss der Erzeuger der dynamischen Netzstützung nachkommen. Der hellgraue Bereich kennzeichnet den regulären Betrieb. [13], [14], [15]

2.3 Raumzeigerdarstellung

Die Raumzeigerdarstellung erlaubt die Darstellung von Dreiphasensystemen als Zeiger in einer komplexen Ebene. So können beispielsweise die drei sinusförmigen Ströme, Spannungen und Magnetfelder der um 120° räumlich verteilten Wicklungen einer Drehfeldmaschine mittels eines Zeigers von definierter Länge und sich zeitlich änderndem Winkel beschrieben werden.

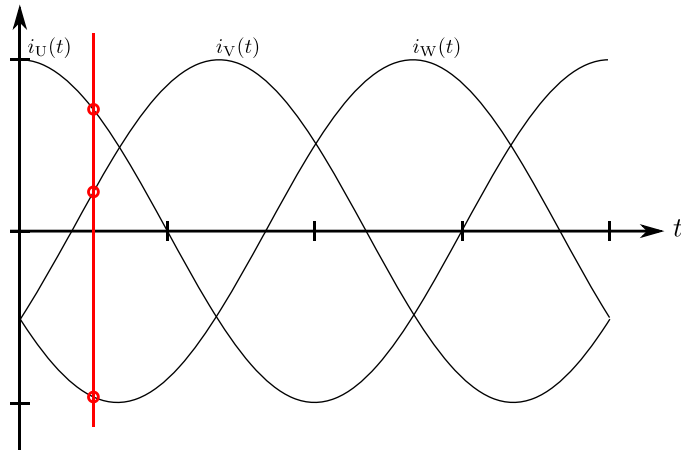


Abbildung 2.3: Dreiphasenwechselstromsystem, rot: Augenblickswerte der Phasenströme

$$i_U(t) = \hat{i}_U \cdot \sin(\omega t) \quad (2.3)$$

$$i_V(t) = \hat{i}_V \cdot \sin\left(\omega t + \frac{2\pi}{3}\right) \quad (2.4)$$

$$i_W(t) = \hat{i}_W \cdot \sin\left(\omega t + \frac{4\pi}{3}\right) \quad (2.5)$$

Mit Hilfe der nach Edith Clarke benannten Clarke-Transformation [16] wird das zeitabhängige Dreiphasenwechselstromsystem in das komplexe α, β -Koordinatensystem unter der Berücksichtigung überführt, dass der Sternpunkt der Drehfeldmaschine nicht am Neutralleiter angeschlossen ist und es sich um ein symmetrisches System handelt.

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} i_U \\ i_V \\ i_W \end{bmatrix} \quad (2.6)$$

Folglich ergibt sich der komplexe und mit der Frequenz des Dreiphasensystems rotierende Zeiger aus:

$$\mathbf{i} = i_\alpha + j i_\beta = |\mathbf{i}| \cdot e^{j\omega t} \quad (2.7)$$

Abbildung 2.4 zeigt die Momentaufnahme aus Abbildung 2.3 im komplexen α, β -Koordinatensystem nach amplitudeninvarianter Transformation. Die Phase U liegt per Definition auf der α -Achse, die anderen drei Phasen sind um 120° räumlich verteilt.

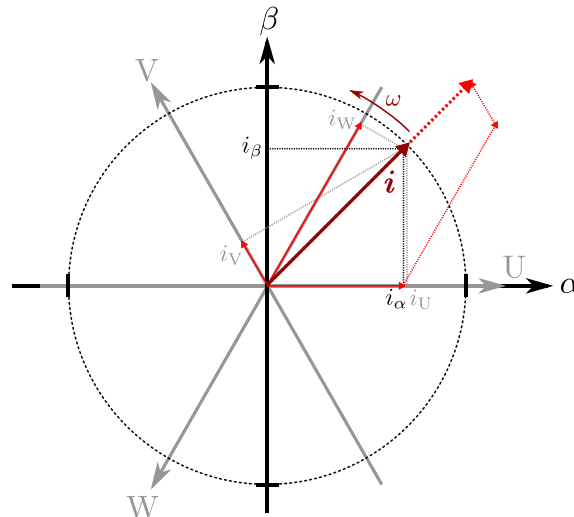


Abbildung 2.4: aus der Vektoraddition der Augenblickswerte der Phasenströme und dem amplitudeninvarianten Transformationsfaktor $2/3$ resultierender Stromraumzeiger im α, β -Koordinatensystem

Der Faktor $2/3$ ermöglicht, im Falle eines symmetrischen Dreiphasenwechselstromsystems, das direkte Ablesen der Augenblickswerte der Phasengröße durch die Projektion des transformierten Raumzeigers auf die entsprechende Phase. Mit selbigen Verfahren, bezogen auf die Achsen des α, β -Koordinatensystems, lassen sich die reelle und die imaginäre Komponente des durch die Clarke-Transformation gewonnenen Raumzeigers bestimmen. Die Rücktransformation erfolgt durch die inverse Clarke-Transformation:

$$\begin{bmatrix} i_U \\ i_V \\ i_W \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.8)$$

Betrachtet man die reelle und die imaginäre Komponente i_α und i_β des durch die Clarke-Transformation der Phasenströme gewonnenen und im statorfesten α, β -Koordinatensystem vorliegenden Stromraumzeigers \mathbf{i} des Dreiphasenwechselstromsystems über die Zeit bzw.

über den Zeigerwinkel entsprechen diese cosinus- bzw. sinusförmigen Größen (Abbildung 2.5).

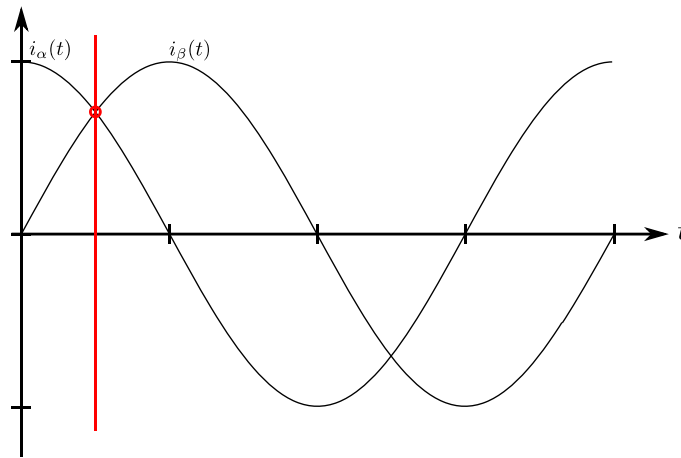


Abbildung 2.5: Zeit- bzw. Winkelabhängigkeit der α - und β -Komponente des rotierenden Stromraumzeigers im statorfesten α,β -Koordinatensystem

2.4 Feldorientierte Regelung

Eine weitere nach Robert H. Park benannte Transformation [17] überführt den im α,β -Koordinatensystem vorliegenden Stromraumzeiger \mathbf{i} in das d,q -Koordinatensystem (2.9). Das ebenfalls komplexe d,q -Koordinatensystem ist nicht statorfest, sondern rotiert mit dem Magnetfeld des Rotors. Bei Betrachtung der reellen und der imaginären Komponente i_d und i_q des im rotorfesten d,q -Koordinatensystems vorliegenden Stromraumzeigers \mathbf{i} über die Zeit ergeben sich im stationären Betrieb Gleichgrößen (Abbildung 2.7).

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{bmatrix} \cdot \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.9)$$

Die Rücktransformation in das α,β -Koordinatensystem erfolgt durch:

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \cos(\theta) & -\sin(\theta) \\ \sin(\theta) & \cos(\theta) \end{bmatrix} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} \quad (2.10)$$

Stimmt zusätzlich noch die Orientierung der d -Achse des rotierenden d,q -Koordinatensystems mit der Orientierung des Rotormagnetfeldes überein, spricht man vom Prinzip der feldorientierten Regelung (engl.: **F**ield **O**riented **C**ontrol) [18]. Dazu kann bei Synchronmaschinen die Lage des Rotors (θ), beispielsweise über einen Winkelgeber, ermittelt werden. Aufgrund des auftretenden Schlupfes bedarf es bei Asynchronmaschinen eines zusätzlichen Aufwandes zur Ermittlung der Orientierung des Rotormagnetfeldes.

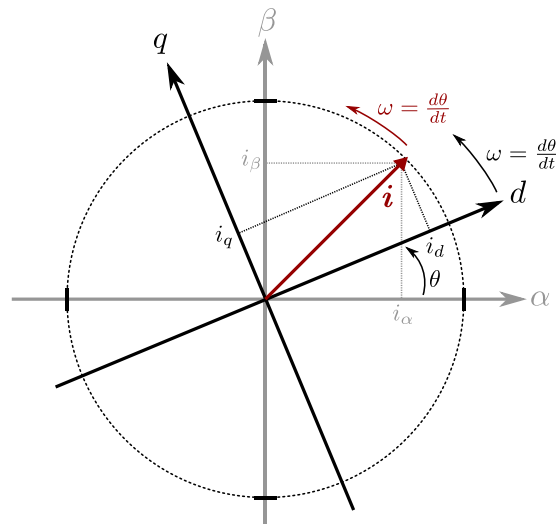


Abbildung 2.6: aus der Park-Transformation resultierender Stromraumzeiger im d,q -Koordinatensystem

Folglich bildet die senkrecht zum Rotormagnetfeld stehende und auf der q -Achse liegende Komponente i_q des Stromraumzeigers \mathbf{i} das Drehmoment. Die in Richtung des Rotorfeldes zeigende und auf der d -Achse liegende Komponente i_d des Stromraumzeigers \mathbf{i} ist der feldbildende Anteil. Das Vorhandensein von Gleichgrößen anstelle von Wechselgrößen (Abbildung 2.7) und die Aufteilung in drehmomentbildenden und feldbildenden Größen einer Drehfeldmaschine erlaubt eine vergleichbar einfache Regelung, wie sie bei Gleichstrommaschinen existiert.

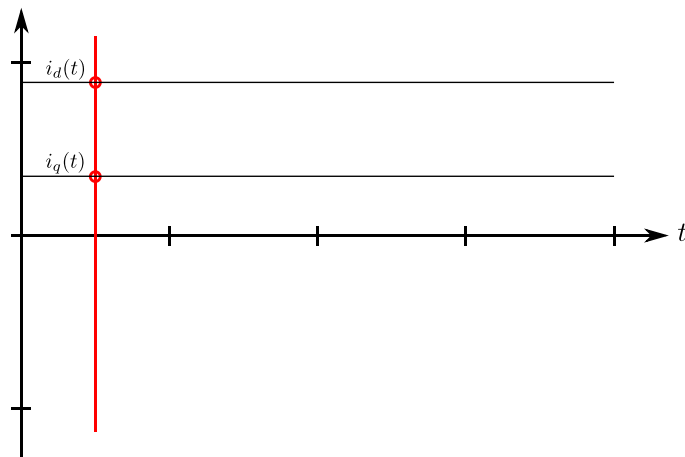


Abbildung 2.7: Zeit- bzw. Winkelunabhängigkeit der d - und q -Komponente des rotierenden Stromraumzeigers im rotorfesten d,q -Koordinatensystem (stationärer Betrieb)

Abbildung 2.8 zeigt das Prinzip der feldorientierten Regelung mit den getrennten Reglern für den feld- und den drehmomentbildenden Strom, den notwendigen Hin- und Rücktransformationen sowie das Auftreten von Wechsel- und Gleichgrößen im Regelkreis. Durch die Messung der Phasenströme einer am Umrichter angeschlossenen dreiphasigen Last, z.B. eine Drehfeldmaschine, wird der Stromregelkreis geschlossen.

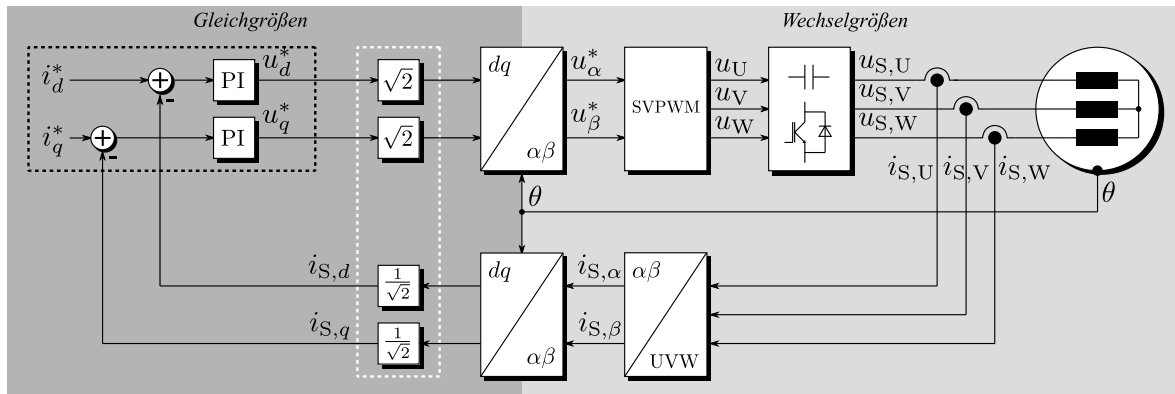


Abbildung 2.8: Blockdiagramm der feldorientierten Regelung mit Auftreten von Wechsel- und Gleichgrößen sowie den getrennten Reglern für die Feld- und Drehmomentkomponente (schwarz umrandet)

Durch die amplitudeninvariante Clarke-Transformation entsteht ein Raumzeiger, dessen Betrag den Amplituden der Phasengrößen eines symmetrischen Dreiphasensystems entspricht. Zur Regelung der Effektivwerte der Phasengrößen des Dreiphasensystems muss der Betrag des Raumzeigers durch den Scheitelfaktor für Sinusschwingungen dividiert werden. Dies kann durch die Division der komplexen Komponenten des Raumzeigers mit dem Scheitelfaktor für Sinusschwingungen erreicht werden. (Abbildung 2.9).

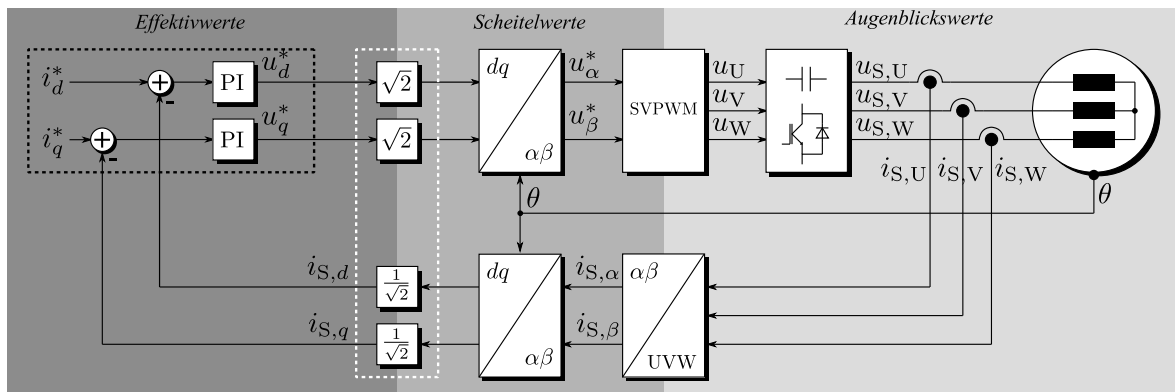


Abbildung 2.9: Blockdiagramm der feldorientierten Regelung mit dem Auftreten von Augenblicks-, Scheitel- und Effektivwerten und den für die Regelung der Effektivwerte der Phasenströme notwendigen Skalierungen (weiß umrandet) sowie den getrennten Reglern für die Feld- und Drehmomentkomponente (schwarz umrandet)

2.5 Pulsweitenmodulation

Die Pulsweitenmodulation (engl.: **P**ulse **W**idth **M**odulation) ist ein Verfahren, welches häufig zur Erzeugung der zur Ansteuerung der schaltbaren Leistungshalbleiter eines Umrichters notwendigen Schaltsignale verwendet wird. Aufgrund der vorhandenen Periodizität eignet sich die trägerbasierte Pulsweitenmodulation für die synchrone Abarbeitung der Algorithmen der feldorientierten Regelung. Durch den Vergleich einer Referenzspannung $u_r(t)$ mit einem meist dreieckförmigen Trägersignal $u_c(t)$ entsteht eine gepulste Spannung $u_s(t)$ mit zwei amplitudendiskreten Spannungszuständen. Die

Pulsbreite t_{EIN} und der Tastgrad a sind proportional zum Referenzspannungspegel und bestimmen gemittelt über die Dauer einer Trägersignalperiode die Höhe der demodulierten Ausgangsspannung des Umrichters. (Abbildung 2.10)

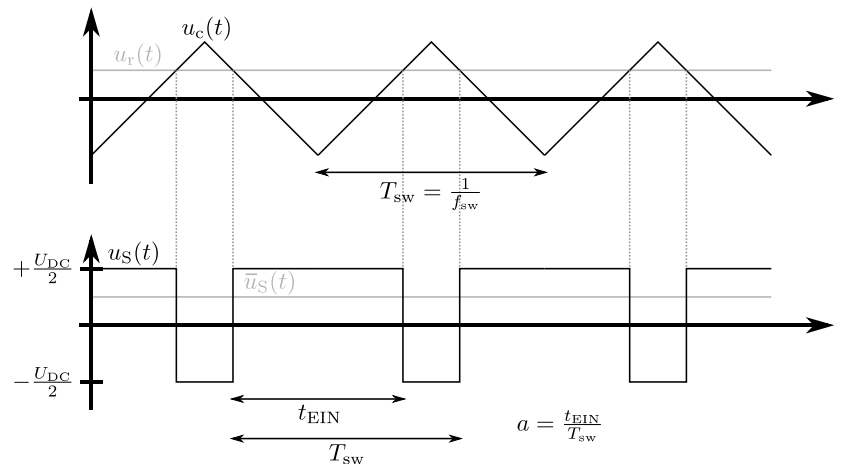


Abbildung 2.10: Prinzip der Pulsweitenmodulation, oben: Vergleich von Trägersignal (schwarz) und Referenzsignal (grau), unten: das resultierende pulswidenmodulierte Ausgangssignal (schwarz) und dessen über eine Trägersignalperiode gemittelter Verlauf (grau)

Die Frequenz des modulierten Signals $u_S(t)$ entspricht der Schaltfrequenz f_{sw} der Leistungshalbleiter und wird durch die Trägersignalperiode T_{sw} festgelegt. Verschiedenste Signalformen können durch die Vorgabe der Referenzsignalform moduliert werden. Die Frequenz des Referenzsignals entspricht folglich der demodulierten Ausgangssignalfrequenz. Die Demodulation geschieht meistens über einen Tiefpass, welcher beispielsweise durch einen am Umrichter angeschlossenen Sinusfilter gebildet wird. Zur Modulation eines Dreiphasenwechselspannungssystems wird ein Referenzsignal je Phase zur Erzeugung der entsprechenden Schaltsignale benötigt. Es existieren verschiedenste Methoden für die Erzeugung der Referenzsignale, welche sich im Wesentlichen durch die maximal erreichbare Ausgangsspannung, den Gehalt von harmonischen Oberschwingungen, den Implementierungsaufwand und die Auswirkung auf das dynamische Verhalten der Regelung unterscheiden [19]. Die einfachste Möglichkeit ist der Vergleich des Trägersignals mit drei jeweils um 120° zueinander verschobenen Sinusschwingungen, das sogenannte Unterschwingungsverfahren (Abbildung 2.11).

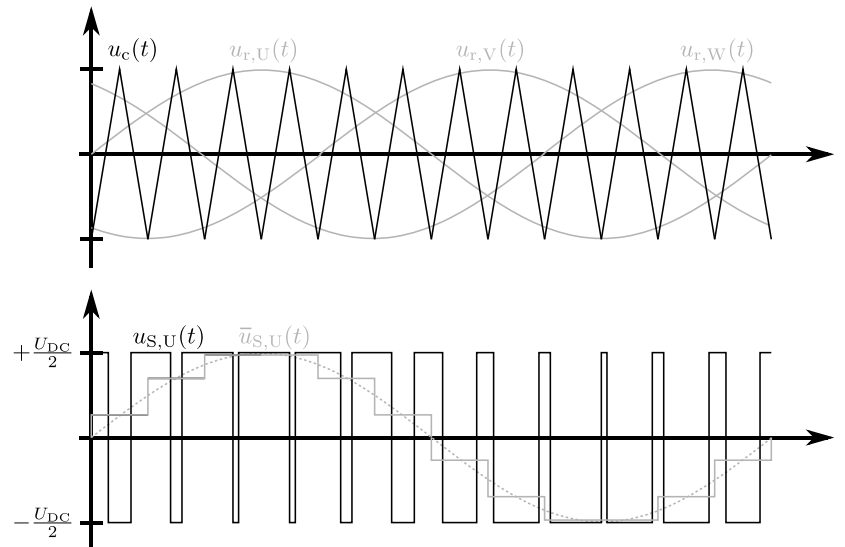


Abbildung 2.11: Unterschwingungsverfahren, oben: Vergleich des Trägersignals (schwarz) mit den drei um 120° verschobenen sinusförmigen Referenzspannungen (grau), unten: die resultierende gepulste Ausgangsspannung der Phase U des Umrichters (schwarz) und dessen über eine Trägersignalperiode gemittelter Verlauf (grau), abgeleitet aus [19]

Das Unterschwingungsverfahren kann einfach durch Integratoren und Komparatoren hardwareseitig implementiert werden und eignet sich daher für hohe Schaltfrequenzen ohne den kostspieligen Einsatz von performanter, digitaler Rechenleistung. Verglichen mit der Raumzeigermodulation ist eine wesentlich höhere Zwischenkreisspannung oder der Vergleich mit modifizierten Referenzspannungsverläufen notwendig, um dieselbe maximal erreichbare Ausgangsspannungsamplitude zu erzielen [19].

2.6 Raumzeigermodulation

Die Raumzeigermodulation (engl.: **Space Vector Modulation**) basiert auf der Raumzeigertheorie und ermöglicht die Bestimmung aller drei Referenzspannungspegel für die Pulsweitenmodulation eines dreiphasigen Drehspannungssystems über einen einzigen im komplexen α,β -Koordinatensystem vorliegenden Sollspannungsraumzeiger \mathbf{u}^* . Dieser kann beispielsweise aus der feldorientierten Stromregelung im rotierenden d,q -Koordinatensystem und anschließender Rücktransformation in das stehende α,β -Koordinatensystem durch die inverse Park-Transformation resultieren (Kapitel 2.4, Abbildung 2.8).

Das Prinzip der Raumzeigermodulation beruht auf der Abbildung des sich im Raumzeigerdiagramm bewegendem Sollspannungsraumzeigers durch die Mittelung einer Abfolge von zwei unmittelbar benachbarten aktiven Spannungsraumzeigern und mindestens einem Nullspannungsraumzeiger. Der Winkel des Sollspannungsraumzeigers lässt sich durch die Relation der Einschaltzeiten der benachbarten aktiven Spannungsraumzeiger abbilden, während sich der Betrag des Sollspannungsraumzeigers

durch die Einschaltzeit des Nullspannungsraumzeigers in Relation zu den Einschaltzeiten der benachbarten aktiven Spannungsraumzeiger modulieren lässt (Abbildung 4.1). Die Erzeugung der Pulsmuster erfolgt anschließend mittels des Pulsweitenmodulationsverfahrens über den Vergleich der drei Einschaltzeiten mit dem Trägersignal. Daher bezeichnet man dieses Verfahren häufig auch als Raumzeigerpulsweitenmodulation (engl.: **Space Vector Pulse Width Modulation**). Die Bestimmung der Einschaltzeiten aus dem Sollspannungsraumzeiger kann durch den im Kapitel 4.1 vorgestellten Algorithmus effizient umgesetzt werden.

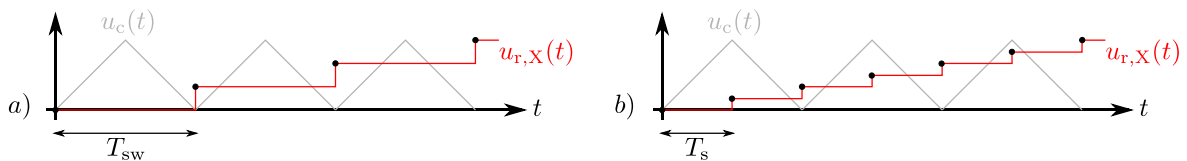


Abbildung 2.12: Verlauf (rot) des Referenzsignals einer Phase sowie der Verlauf des Trägersignals (grau) der PWM bei Durchführung der SVM nach dem Verfahren des a) symmetrical regular sampling bzw. des b) asymmetric regular sampling, abgeleitet aus [14]

Die Referenzspannungspegel für die Pulsweitenmodulation werden wahlweise zu jedem Minimum (engl.: **Symmetrical Regular Sampling**) oder zu jedem Minimum und Maximum (engl.: **Asymmetric Regular Sampling**) des dreieckförmigen Trägersignals der Pulsweitenmodulation aktualisiert (Abbildung 2.12). Letzteres erhöht die Regelbandbreite und verringert den Oberschwingungsanteil des Laststromes, da für die Aktualisierung der Referenzspannungspegel die Strommessung, die feldorientierte Regelung und die Raumzeigermodulation ausgeführt werden. Gegenüber dem Unterschwingungsverfahren beinhalten die Ausgangsspannungen bei Nutzung der Raumzeigermodulation automatisch die dritte harmonische Oberschwingung, infolgedessen sich höhere Ausgangsspannungen erzielen lassen. Zusätzlich generiert diese, verglichen mit dem Unterschwingungsverfahren, einen geringeren Oberschwingungsanteil ab mittleren Modulationsindizes aufwärts. Dies verringert die Verzerrungsverluste im Lastkreis des Umrichters. Eine weitere Verbesserung des Oberschwingungsanteils oder eine Verringerung der Schaltverluste ist durch die Einsparung eines Schaltvorganges mit der modifizierten Raumzeigermodulation (engl.: **Modified Space Vector Modulation**) möglich. Diese eignet sich aufgrund des Nichtvorhandenseins des zweiten redundanten Nullspannungsraumzeigers allerdings nicht für die in Kapitel 4.2.6 vorgestellte Symmetrierung des Gleichspannungszwischenkreises eines 3-Level Umrichters. Die Verfahren der Raumzeigermodulation bieten darüber hinaus Vorteile bei der Strommessung (Kapitel 2.8). [19]

2.7 Ausgangsstrom

Um die gewünschte Funktionalität sowie die erforderliche Qualität von Spannungs- und Stromverläufen zu ermöglichen, werden bei Netzeinspeisungsanwendungen ausgangsseitige Induktivitäten benötigt. Zusätzlich bieten diese Schutz vor schnellen Stromanstiegen im Fehlerfall. Bei Motoranwendungen glätten die motorinternen Induktivitäten die Ausgangsströme des Umrichters.

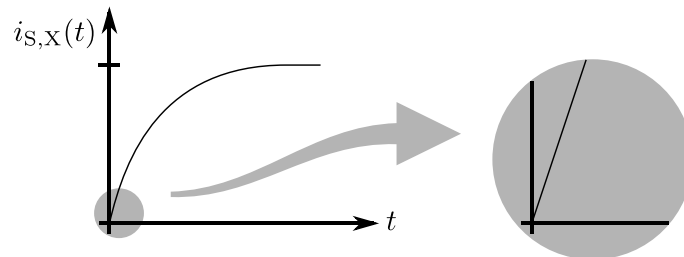


Abbildung 2.13: Kleinsignalverhalten eines Phasenstromes bei einer ohmschen-induktiven Last (Tiefpass) am Umrichterausgang

Der Stromrippel ist das Resultat eines unmittelbaren Fehlers zwischen der gepulsten Gleichspannung am Ausgang des Umrichters und der gewünschten Referenzspannung. Die am Umrichter angeschlossene induktive Last glättet den aus der Spannungsdifferenz resultierenden Strom. Dabei bildet die induktive Last, welche real auch immer einen ohmschen Widerstand aufweist, einen Tiefpass, dessen Zeitkonstante meistens deutlich größer ist als die Schaltperiode der Pulsweitenmodulation. Folglich ist die Betrachtung im Kleinsignalverhalten und die damit verbundene stückweise lineare Approximation des Stromverlaufes zulässig (Abbildung 2.13).

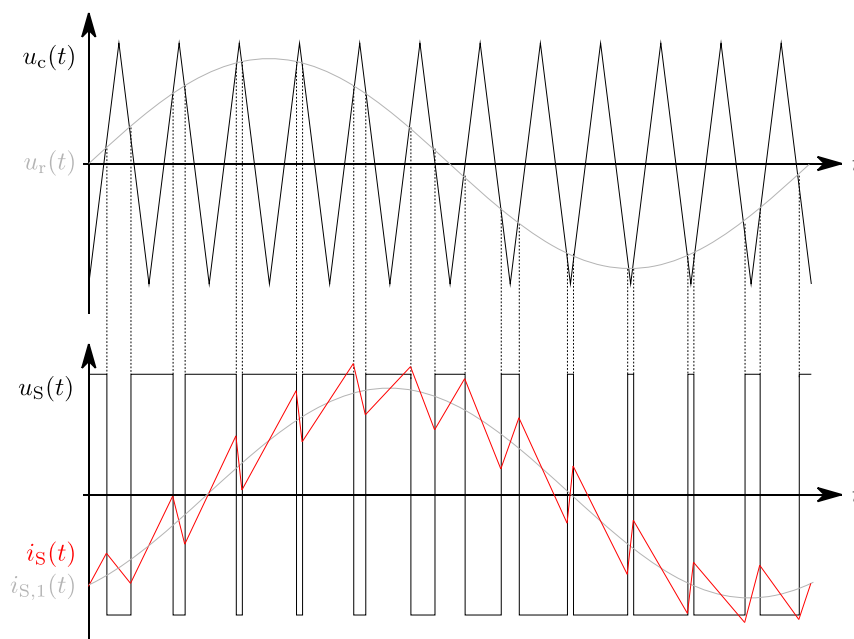


Abbildung 2.14: aus der gepulsten Ausgangsspannung eines Vierquadrantenstellers resultierender Stromverlauf (rot) bei angeschlossener induktiver Last und Pulsweitenmodulation

Zur Vereinfachung ist beispielhaft ein entsprechender Stromverlauf eines Vierquadrantenstellers in Abbildung 2.14 dargestellt. Die maximale Höhe des resultierenden Stromrippels der Ausgangsphasen eines Umrichters lässt sich nach den unter [20] genannten Vereinfachungen durch (2.11) abschätzen.

$$\Delta i = \frac{2}{3} \cdot \frac{U_{\text{DC}} - \hat{u}_{\text{N},1}}{L \cdot f_{\text{sw}}} \cdot a \quad (2.11)$$

Die über die induktive Last L abfallende Spannung hängt von der Zwischenkreisspannung U_{DC} und vom Scheitelwert der Grundwelle der Netzspannung $\hat{u}_{\text{N},1}$ bei Netzeinspeisungsanwendungen bzw. von der induzierten Spannung bei Motoranwendungen ab. Die Stromanstiegszeit resultiert aus der Multiplikation der Periodendauer der Schaltfrequenz f_{sw} und dem Tastgrad a . Der Faktor $2/3$ ergibt sich durch das Spannungsteilerverhältnis bei sternförmigem Anschluss einer symmetrischen Last.

2.8 Strommessung

Da der Grundwellenstrom maßgeblich für die Stromregelung ist, ist es erforderlich diesen möglichst ohne Oberschwingungen den Reglern zur Verfügung zu stellen. Dies lässt sich ohne weiteren Filteraufwand durch synchrones Abtasten des Stromwertes zu den Trägersignalumkehrpunkten bei Anwendung der Raumzeigerpulsweitenmodulation implementieren [19]. Zur Vereinfachung ist dies beispielhaft in Abbildung 2.15 für den Ausgangsstrom eines Vierquadrantenstellers dargestellt. Bei der Raumzeigerpulsweitenmodulation, welche ein Trägersignal zur Erzeugung der Ausgangsspannungen der drei Phasen nutzt, kann dieses Vorgehen auf alle der drei Phasenströme angewendet werden. Allerdings ergeben sich durch den nicht verbundenen Sternpunkt und der daraus resultierenden Kopplung der Phasenströme komplexere Stromverläufe, welche im Detail für die Phase U (entspricht $i_{\alpha}(t)$) in Abbildung 5.16 oder als Trajektorie des Stromraumzeigers im Raumzeigerdiagramm in Abbildung 5.17 dargestellt sind. Regelungstechnisch ungünstige Methoden, wie beispielsweise der Einsatz eines Anti-Aliasing Filters zur Einhaltung des Abtasttheorems oder die mit einer Totzeit behaftete Überabtastung mit anschließender Mittelwertbildung über eine Periode des Trägersignals, können somit vermieden werden.

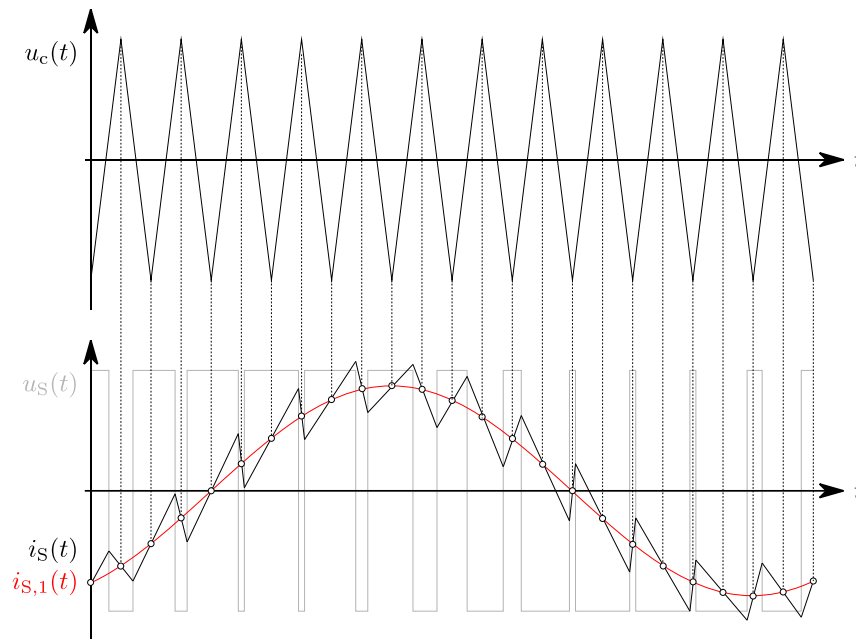


Abbildung 2.15: aus der gepulsten Ausgangsspannung eines Vierquadrantenstellers resultierender Stromverlauf (schwarz) und Messung des Grundwellenstromes (rot) durch Abtastung synchron zu den Trägersignalumkehrpunkten der Pulsweitenmodulation

2.9 Delta-Sigma Wandler

Ein Delta-Sigma Wandler ist ein hochfrequent arbeitender Analog-Digital Wandler (engl.: **A**nalog-to-**D**igital **C**onverter). Dieser ermöglicht in Kombination mit einem nachgeschalteten und digital implementierten Filter (Kapitel 2.10) die Messung der Phasenströme am Ausgang des Umrichters insbesondere dann mit einer hohen EMV-Störfestigkeit (**E**lektromagnetische **V**erträglichkeit), wenn die Analog-Digital Wandlung nahe der Messstelle (z.B. Shunt-Widerstand) geschieht und die Übertragung somit über den größten Teil der Übertragungstrecke digital erfolgt. Im Folgenden wird das Prinzip des in der Umrichtertechnik häufig verwendeten 1-Bit auflösenden Delta-Sigma Wandlers 2.Ordnung betrachtet. (Abbildung 2.16)

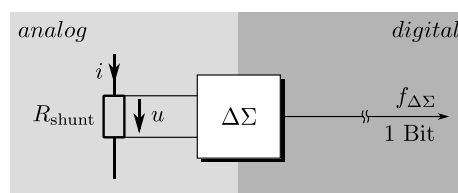


Abbildung 2.16: Erfassung der Phasenströme per Messshunt und Delta-Sigma Wandler

Das Blockdiagramm eines solchen Delta-Sigma Wandlers 2. Ordnung ist in Abbildung 2.17 dargestellt. Das zu messende analoge Signal wird zunächst zweifach integriert. Anschließend erfolgt über einen getakteten Vergleich mit einer Referenzspannung die Generierung eines 1-Bit breiten Datenstromes. Durch die hohe Taktfrequenz des vergleichenden Komparators wird das Signal überabgetastet. In Kombination mit der

Rückführung über einen 1-Bit breiten Digital-Analog Wandler (engl.: **D**igital-**t**o-**A**nalog Converter) verschieben die Integratoren einen Teil des Quantisierungsrauschens auf höhere Frequenzen. Ein nachgeschalteter, digital implementierter Tiefpassfilter höherer Ordnung (Kapitel 2.10) unterdrückt somit einen größeren Teil des gesamten Quantisierungsrauschens. [21]

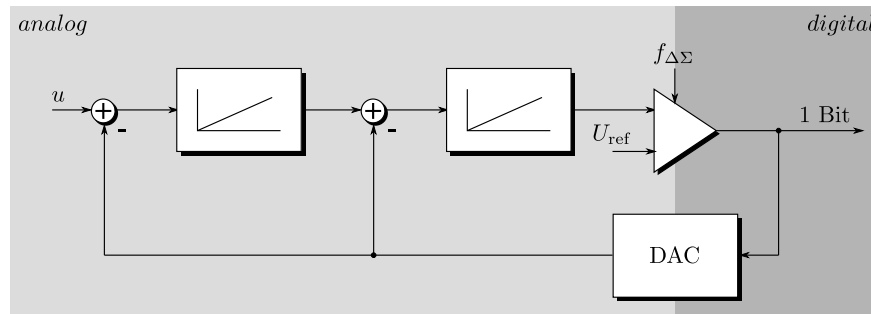


Abbildung 2.17: Blockschaltbild eines Delta-Sigma Wandlers 2. Ordnung [21]

Der Anteil der logischen Einsen im Ausgangsdatenstrom des Delta-Sigma Wandlers ergibt sich proportional zum Eingangsspannungsniveau. Am Rande des Messbereiches tritt gewöhnlich ein erhöhtes Rauschen auf. Delta-Sigma Wandler sollten daher, mit Ausnahme zur Erkennung von Überströmen oder Anwendungen mit ähnlich niedrigen Anforderungen an die Wandlungsqualität, nicht in diesem Bereich betrieben werden. (Abbildung 2.18)

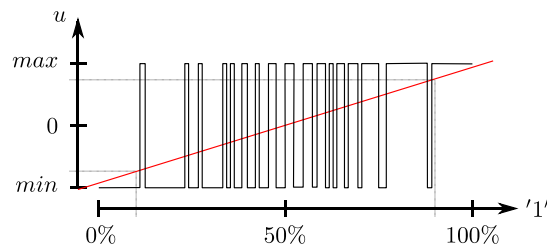


Abbildung 2.18: analoges Eingangssignal (rot) und der dazu proportionale 1-Bit Datenstrom (schwarz) am Ausgang eines Delta-Sigma Wandlers

Die Abtastfrequenz $f_{\Delta\Sigma}$ der für gewöhnlich in der Antriebstechnik genutzten Wandler liegt zwischen 10 MHz und 25 MHz [22], [23]. Der generierte Bitstream kann direkt mit einem der zahlreich vorhandenen digitalen Eingänge des FPGAs (engl.: **F**ield **P**rogrammable **G**ate **A**rray) verbunden werden. Einige Delta-Sigma Wandler bieten darüber hinaus eine galvanische Trennung. Eine zusätzliche ADC-DAC-Wandlung zur galvanischen Trennung im Signalpfad [24] oder spezielle ADC-Eingänge [25] entfallen daher. Allerdings ist eine hinreichend schnelle und parallele Signalverarbeitung zur Erfassung und Verarbeitung des hochfrequenten Datenstromes, wie es beispielsweise FPGAs oder Signalprozessoren mit entsprechender Hardwareintegration bieten, notwendig.

2.10 Sinc-Filter

Das Tiefpassfiltern mit anschließendem Heruntertakten der Abtastfrequenz, auch als Dezimierung bezeichnet, sowie das Wandeln des 1-Bit breiten Datenstromes in Datenwörter kann durch ein dem Delta-Sigma Wandler nachgeschaltetes, digital implementiertes Sinc-Filter beispielsweise in einem FPGA erfolgen. Dieses erfordert keine Multiplikationen und bietet sich durch eine gute Performanz bei geringem Ressourcenverbrauch und einer simplen Implementierung an. Ein der Analog-Digital Wandlung vorgeschaltetes, analoges EMV-Filter ist nicht notwendig. Um eine effiziente Rauschunterdrückung zu gewährleisten, sollte die Ordnung des Sinc-Filters eine um eins höhere Ordnung aufweisen als die des genutzten Delta-Sigma Wandlers. Das Blockschaltbild eines Sinc-Filters 3. Ordnung ist in Abbildung 2.19 dargestellt.

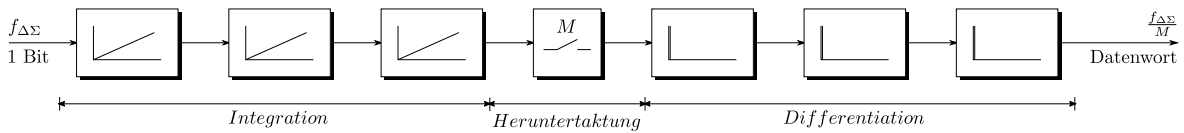


Abbildung 2.19: Blockschaltbild eines Sinc-Filters 3. Ordnung [21]

Durch die dreifache Integration des hochfrequenten 1 Bit breiten Datenstromes des Delta-Sigma Wandlers, das Heruntertakten um den Dezimierungsfaktor M und die abschließende Differentiation wird ein tiefpassgefiltertes Datenwort mit einer um den Dezimierungsfaktor M reduzierten Abtastfrequenz erzeugt. Je nach Anforderung der Messung an die Filterlaufzeit und an die Genauigkeit kann das Sinc-Filter über den Dezimierungsfaktor M parametrisiert werden. In Kombination mit der Ordnung k des Filters und der Abtastfrequenz des Delta-Sigma Wandlers $f_{\Delta\Sigma}$ ergibt sich die Laufzeit einer Filterstufe T_{sinc_a} bzw. die Aktualisierungsrate f_{sinc_a} ,

$$T_{\text{sinc}_a} = \frac{M}{f_{\Delta\Sigma}} \quad (2.12)$$

die gesamte Filterlaufzeit $T_{\text{sinc}_{ak}}$,

$$T_{\text{sinc}_{ak}} = k \cdot T_{\text{sinc}_a} = \frac{k \cdot M}{f_{\Delta\Sigma}} \quad (2.13)$$

die Filterzeitkonstante T_{sinc} ,

$$T_{\text{sinc}} = \frac{k \cdot M - 1}{2 \cdot f_{\Delta\Sigma}} \approx \frac{k \cdot M}{2 \cdot f_{\Delta\Sigma}} \quad (2.14)$$

die Grenzfrequenz (-3 dB)

$$f_g = 0,262 \cdot \frac{1}{T_{\text{sinc}_a}} \quad (2.15)$$

und die effektive Anzahl der Bits (engl.: **Effektiv Number of Bits**).

$$ENOB = \frac{SNR[\text{dB}] - 1,76}{6,02} \quad (2.16)$$

Die Signal-Rauschabstände (engl.: **Signal-to-Noise Ratio**) lassen sich für gewöhnlich aus dem Datenblatt des genutzten Delta-Sigma Wandlers entnehmen. [21]

Die Tabelle 2.1 zeigt die Kennwerte eines Sinc-Filters 3. Ordnung in Kombination mit einem Delta-Sigma Wandler 2. Ordnung und einer Abtastfrequenz von $f_{\Delta\Sigma} = 20$ MHz für Dezimierungsfaktoren von $M = 4$ bis $M = 256$.

Tabelle 2.1: Kennwerte eines Sinc-Filters 3. Ordnung in Kombination mit einem Delta-Sigma Wandler 2. Ordnung und einer Abtastfrequenz von $f_{\Delta\Sigma} = 20$ MHz, abgeleitet aus [21]

M	Ideal SNR [dB]	Ideal ENOB	f_g [kHz]	$T_{\text{sinc}_{ak}}$ [μs]	T_{sinc_a} [μs]	T_{sinc} [μs]
4	24,99	3,9	1310,0	0,6	0,2	0,3
8	40,04	6,4	655,0	1,2	0,4	0,6
16	55,09	8,9	327,5	2,4	0,8	1,2
32	70,14	11,4	163,8	4,8	1,6	2,4
64	85,19	13,9	81,9	9,6	3,2	4,8
128	100,24	16,4	40,9	19,2	6,4	9,6
256	115,30	18,9	20,5	38,4	12,8	19,2

Die Sprungantwort eines Sinc-Filters 3. Ordnung mit einem Dezimierungsfaktor $M = 128$ und einer eingangsseitigen Frequenz des Datenstromes von $f_{\Delta\Sigma} = 20$ MHz ist in Abbildung 2.20 beispielhaft dargestellt. In der Sprungantwort (rot) sind deutlich die Ordnung des Filters, die Filterlaufzeit $T_{\text{sinc}_{ak}}$ sowie die Laufzeit einer einzelnen Filterstufe T_{sinc_a} und somit die Aktualisierungsrate f_{sinc_a} des ausgangsseitigen Datenwortes zu erkennen. Mittels der hellgrau schattierten Flächen lässt sich die Summenzeitkonstante der theoretischen, kontinuierlichen Sprungantwort (grau) und damit die Filterzeitkonstante T_{sinc} bestimmen. Durch die Gewichtsfunktion (hellrot) wird die Gewichtung des über die Filterlaufzeit gebildeten Mittelwertes veranschaulicht.

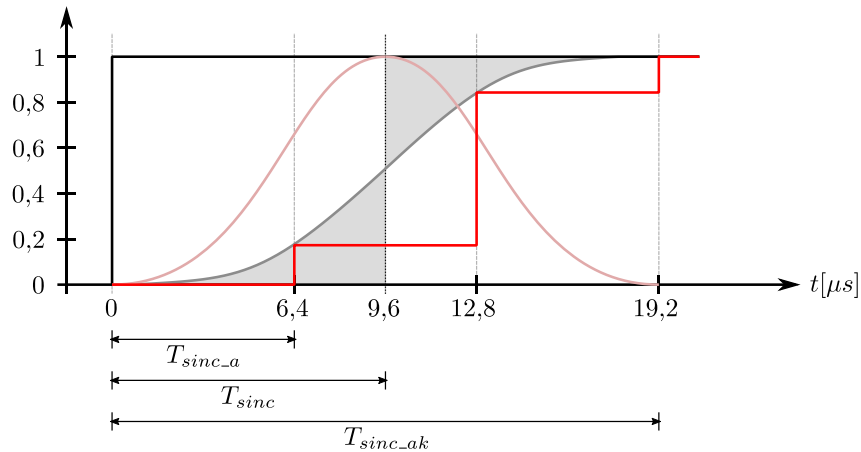


Abbildung 2.20: Sprungantwort (rot) auf den Einheitssprung (schwarz), theoretische kontinuierliche Sprungantwort (grau) sowie Gewichtsfunktion (hellrot) eines Sinc-Filters 3. Ordnung mit Dezimierungsfaktor $M = 128$ und einer eingangsseitigen Frequenz des Datenstromes von $f_{\Delta\Sigma} = 20$ MHz

Der Frequenzgang des Sinc-Filters 3. Ordnung kann über die Transformation der z -Übertragungsfunktion

$$H_{\text{sinc}}(z) = \left(\frac{1}{M} \cdot \frac{1 - z^{-M}}{1 - z^{-1}} \right)^3 \quad (2.17)$$

in den Frequenzbereich und anschließender Zerlegung in einen Term für den Amplitudengang (ersterer) sowie den Phasengang (letzterer)

$$H_{\text{sinc}}(j\omega) = \underbrace{\left(\frac{1}{M} \cdot \frac{\sin\left(\frac{\omega \cdot M}{2 \cdot f_{\Delta\Sigma}}\right)}{\sin\left(\frac{\omega}{2 \cdot f_{\Delta\Sigma}}\right)} \right)^3}_{|H_{\text{sinc}}(j\omega)|} \cdot \underbrace{e^{j\omega\left(\frac{3 \cdot M - 1}{2 \cdot f_{\Delta\Sigma}}\right)}}_{\arg\{H_{\text{sinc}}(j\omega)\}} \quad (2.18)$$

ermittelt werden [26].

2.11 Signalverarbeitung mit FPGAs

Ein FPGA ist ein konfigurierbarer Logikbaustein, welcher unter anderem aus einer großen Anzahl von Eingangs- und Ausgangsblöcken und Logikelementen (engl.: **Logic Elements**) sowie aus Phasenregelschleifen (engl.: **Phase-Locked Loop**), Speicherblöcken (engl.: **On-Chip Memory**) und Multipliziereinheiten (engl.: **Multiplier**) besteht. Wesentlich für die Realisierung der gewünschten Funktionalität sind die Logikelemente. Aus diesen lassen sich grundlegende Logikbausteine (AND, OR, NOT, NOR, NAND), aber auch komplexere Logik und mathematische Funktionen realisieren. Die Phasenregelschleifen stellen aus den an speziellen Eingängen vorliegenden Takten alle intern im FPGA benötigten Systemtakte allerorts

synchron zur Verfügung. Die Frequenz, die Phasenlage und der Tastgrad der Systemtakte können entsprechend den Anforderungen angepasst werden. Die integrierten Speicherblöcke erlauben eine besonders schnelle Anbindung an die Logik und können beispielsweise von einem implementierten Softcore-Prozessor oder von der realisierten Funktionalität verwendet werden. Multiplikationen lassen sich schneller und ressourcenschonender mit den vorhandenen Multipliziereinheiten als mit Logikelementen berechnen.

Mittels einer Hardwarebeschreibungssprache, wie beispielsweise VHDL (engl.: **V**ery **H**igh **S**peed **I**ntegrated **C**ircuit **H**ardware **D**escription **L**anguage), lässt sich die gewünschte Funktionalität beschreiben und daraus eine benutzerspezifische Konfiguration erzeugen. Diese Konfiguration gibt vor, wie die einzelnen Komponenten über die Schaltmatrix miteinander verbunden werden, und kann, mit Ausnahme von OPT-FPGAs (engl.: **O**ne **T**ime **P**rogrammable), beliebig oft auf das FPGA übertragen werden. Im Gegensatz zur seriellen Abarbeitung der Anweisungen bei der Verwendung eines Mikrocontrollers werden die Signale innerhalb eines FPGAs parallel verarbeitet. Verglichen mit Mikrocontrollern sind daher bei gleichem Systemtakt Berechnungen in kürzerer Zeit oder bei einem geringeren Systemtakt Berechnungen in identischer Zeit mit einem FPGA möglich, vorausgesetzt einer entsprechenden Umsetzung der gewünschten Funktionalität. Neben der Verarbeitungsgeschwindigkeit ist auch die hohe Flexibilität des FPGAs gegenüber Mikrocontrollern vorteilhaft. Sowohl die Signalflussrichtung (Eingang oder Ausgang) als auch die Verbindung der vom Benutzer beschriebenen Funktionalität an die elektrischen Anschlüsse des Bausteins sowie die Logikpegel (TTL, CMOS, etc.) lassen sich für einen Großteil der verfügbaren Anschlüsse des FPGAs frei parametrieren. Demzufolge reduziert sich der Aufwand zur Erstellung des Platinenlayouts insbesondere bei komplexen Anwendungen. Der Funktionsumfang des FPGAs kann mittels vom Hersteller zur Verfügung gestellter oder vom Anwender erstellter IP-Core-Blöcke (engl.: **I**ntellectual **P**roperty-**C**ore) um Schnittstellen zu externer Peripherie erweitert werden, ohne dass neue FPGA-Hardware notwendig ist. So lassen sich beispielsweise Encoder und Feldbusse flexibel anbinden. Ein weiteres Beispiel für die Flexibilität von FPGAs ist die Möglichkeit der Erstellung von Prozessorkernen aus Logikelementen. Die sogenannten Softcore-Prozessoren können durch Hinzufügen von gewünschten Komponenten der Anwendung angepasst werden. Kundenspezifische Anweisungen (engl.: **C**ustom **I**nstructions) ermöglichen darüber hinaus die Beschleunigung von zeitintensiven Berechnungen (z.B. Gleitkommaberechnungen), indem diese in Hardware ausgeführt werden. Es ist von Vorteil, die Stromregelalgorithmen sowie die Parametrierung und die Konfiguration aufgrund der Gleitkommaarithmetik, der Bildschirmausgabemöglichkeiten und des deutlich schnelleren Kompilierungsvorganges im Softcore-Mikrocontroller zu implementieren. Zur nichtflüchtigen Sicherung der Konfiguration des FPGAs braucht es meist noch ein Flash-EEPROM. Sobald die Versorgungsspannung anliegt, wird von diesem die Konfiguration automatisch ins FPGA geladen.

Analoge Schaltungen erlauben eine schnelle Signalverarbeitung. Jede Änderung impliziert allerdings Anpassungen der Hardware. Dementsprechend bieten analoge Lösungen eine geringe Flexibilität. Softwarelösungen innerhalb eines Mikrocontrollers ermöglichen dahingegen eine hohe Flexibilität und eine universelle Verwendung. Bedingt durch die serielle Abarbeitung sind diese insbesondere bei komplexen Projekten aufgrund der hohen Anzahl von Anweisungen nur eingeschränkt schnell. FPGAs vereinen die Vorteile. Sie sind durch die parallele Signalverarbeitung und in Abhängigkeit von dem gewählten Systemtakt sowie von der Umsetzung der Algorithmen so schnell, dass die Verarbeitung quasi analog geschieht [27]. VHDL erlaubt zudem eine einfache, modulare, hardwareunabhängige und damit flexible Beschreibung der gewünschten Funktionalität. FPGAs lassen sich in der Regel beliebig oft (re)konfigurieren und ermöglichen damit nachträgliche Verbesserungen und Fehlerbehebungen, was beispielsweise bei Verwendung von anwendungsspezifisch integrierten Schaltungen, sogenannten ASICs (engl.: **A**pplication-**S**pecific **I**ntegrated **C**ircuit), nicht gegeben ist. Aufgrund der sich beim Einsatz eines FPGAs ergebenden Vorteile und der Anforderungen der in dieser Arbeit beschriebenen Methoden an die Signalverarbeitung wurde zur Realisierung dieses Projektes ein FPGA gewählt (Kapitel 7.2).

3 3-Level Umrichter

Wünschenswerte Eigenschaften eines Umrichters sind unter anderem eine hohe Systemeffizienz und eine hohe Regelperformance bei möglichst kompakter Bauform sowie geringen Anschaffungskosten des Gesamtsystems. Niedrige Schaltfrequenzen verringern die Schaltverluste. Die Baugröße, die Kosten und der Wirkungsgrad von möglicherweise benötigten Filterinduktivitäten sowie die Regelperformance des Systems werden allerdings negativ beeinflusst. Hohe Schaltfrequenzen reduzieren dahingegen den Filteraufwand und verbessern die Regelperformance, erhöhen andererseits aber auch die Schaltverluste. Alle Kriterien sind mit einem 2-Level Umrichter nur schwer zu erfüllen.

Erste wissenschaftliche Beiträge zum Thema 3-Level Umrichter wurden ab 1977 veröffentlicht [28], [29]. Zunächst ersetzte dieser konventionelle 2-Level Umrichter im MW-Bereich, um höhere Zwischenkreisspannungen zu ermöglichen [30], [31]. Aufgrund geringerer Anschaffungskosten der Leistungshalbleiter, der Entwicklung entsprechender Leistungshalbleiter-Module und leistungsfähigerer Signalverarbeitung ergeben sich heute weitere Einsatzgebiete, bei denen eine hohe Effizienz des Umrichters bei gleichzeitig geringem Filteraufwand oder eine hohe Regelperformance gefragt sind. Diese sind beispielsweise:

- unterbrechungsfreie Stromversorgungen (USV)
- hochdrehende Spindelantriebe (Werkzeugmaschinen)
- hochdynamische Servoantriebe
- Netzeinspeisungsumrichter für Erneuerbare Energien
- Netzeinspeisungsumrichter zur Rekuperation von Bremsenergie in der Industrie
- Smart Grid und Batteriemanagementsysteme

3.1 Topologien

Häufig werden in industriellen Anwendungen IGBT (engl.: **I**nulated-**G**ate **B**ipolar **T**ransistor) basierende 2-Level Umrichter eingesetzt. Ein konventioneller 2-Level Umrichter besteht aus zwei IGBTs und zwei antiparallelen Freilaufdioden pro Brückenweig. Um höhere Zwischenkreisspannungen nutzen zu können, besteht der Gleichspannungszwischenkreis oftmals aus einer Reihenschaltung von Kondensatoren. Durch eine geeignete Ansteuerung der Leistungshalbleiter lässt sich am Ausgang ein Dreiphasenwechsellspannungssystem mit variabler Frequenz und Amplitude aus den beiden zur Verfügung stehenden Zwischenkreispotentialen generieren. Vier galvanisch getrennte Spannungsversorgungen sind für das Schalten der 6 IGBTs erforderlich. (Abbildung 3.1)

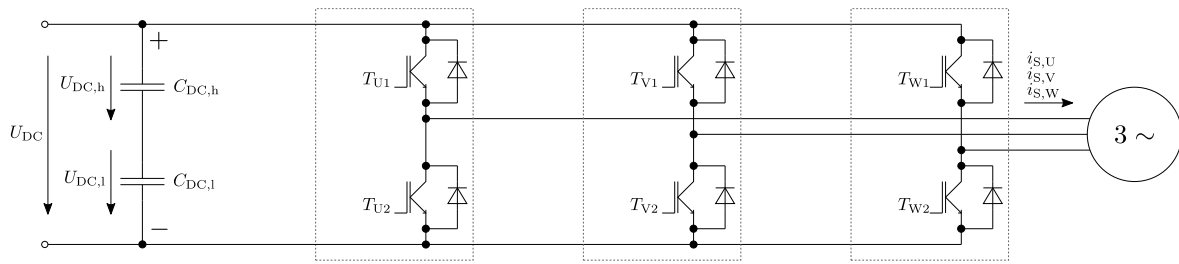


Abbildung 3.1: 2-Level Umrichter Topologie

Im Gegensatz zu einem 2-Level Umrichter besteht bei einem 3-Level Umrichter die Möglichkeit, zusätzlich das neutrale Potential des Gleichspannungszwischenkreises (engl.: **Neutral Point**) zur Generierung des Dreiphasenwechselspannungssystems zu verwenden. Um alle drei Zwischenkreisspannungsniveaus mit den drei Ausgangsphasen verbinden zu können, sind bei einem 3-Level Umrichter der NPC Topologie (engl.: **Neutral-Point-Clamped**) pro Brückenarm vier IGBTs, die dazugehörigen Freilaufdioden und zwei sogenannte Clamping Dioden notwendig (Abbildung 3.2). Bedingt durch die Reihenschaltung müssen die einzelnen Leistungshalbleiter nur die halbe Sperrspannungsfestigkeit aufweisen. Das Vorliegen einer symmetrischen Aufteilung der Zwischenkreisspannung auf beide Zwischenkreiskapazitäten ist bei 3-Level Umrichtern essentiell (Kapitel: 4.2.6). Für die Ansteuerung der 12 IGBTs sind 10 galvanisch getrennte Spannungsversorgungen notwendig. Jeweils eine Spannungsversorgung wird für die oberen drei IGBTs ($T_{X1} - T_{X3}$) jedes Brückenarmes und eine gemeinsame für die drei mit dem Emitter auf dem negativen Zwischenkreispotential liegenden IGBTs (T_{X4}) der Brückenarme benötigt.

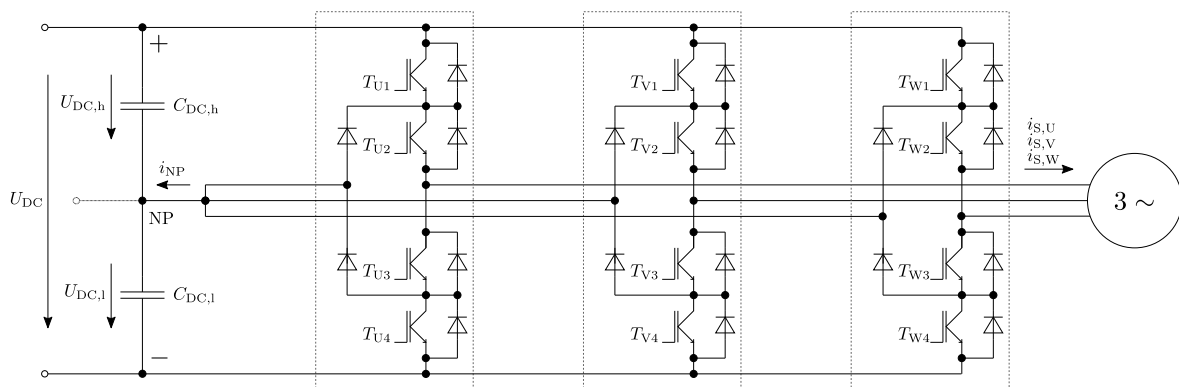


Abbildung 3.2: 3-Level Umrichter, NPC Topologie

Eine weitere Topologie, welche die zwei Clamping Dioden pro Brückenarm nicht benötigt, wird herstellerabhängig als „NPC2“ (Infineon), T-NPC (Semikron, Vishay) oder als T-Type (Fuji Electric, Microsemi) bezeichnet (Abbildung 3.3). Bei diesen sogenannten „Mixed Voltage“ IGBT Modulen müssen die äußeren IGBTs (T_{X1}, T_{X4}) jedes Brückenarmes die volle und die inneren IGBTs jedes Brückenarmes (T_{X2}, T_{X3}) nur die halbe Sperrspannungsfestigkeit aufweisen. Es wird zwischen „Common Emitter“ und „Common Collector“ Modulen unterschieden. Die Bezeichnung bezieht sich auf die

Reihenschaltung der IGBTs im horizontalen Zweig. Wenn diese mit den Kollektoren verbunden sind, werden für die Ansteuerung aller 12 IGBTs nur 5 galvanisch getrennte Spannungsversorgungen benötigt. Jeweils eine Spannungsversorgung pro Brückenweig ist für die mit dem Emitter auf dem Ausgangsspannungspotential liegenden IGBTs (T_{X1}, T_{X2}) notwendig. Eine gemeinsame Spannungsversorgung bedarf es für die drei IGBTs (T_{X3}), welche relativ zum neutralen Zwischenkreispotential eingeschaltet werden. Für die mit dem Emitter auf dem negativen Zwischenkreispotential liegenden IGBTs (T_{X4}) der Brückenweige wird eine weitere gemeinsame Spannungsversorgung benötigt. In Common Emitter Bauweise sind 7 galvanisch getrennte Spannungsversorgungen notwendig, da dort die IGBTs (T_{X2}, T_{X3}) über eine gemeinsame Spannungsversorgung per Brückenweig versorgt werden. Zusätzlich fallen jeweils eine Spannungsversorgung für die oberen drei IGBTs jedes Brückenweiges (T_{X1}) und eine gemeinsame für die mit dem Emitter auf dem negativen Zwischenkreispotential liegenden IGBTs (T_{X4}) der Brückenweige an.

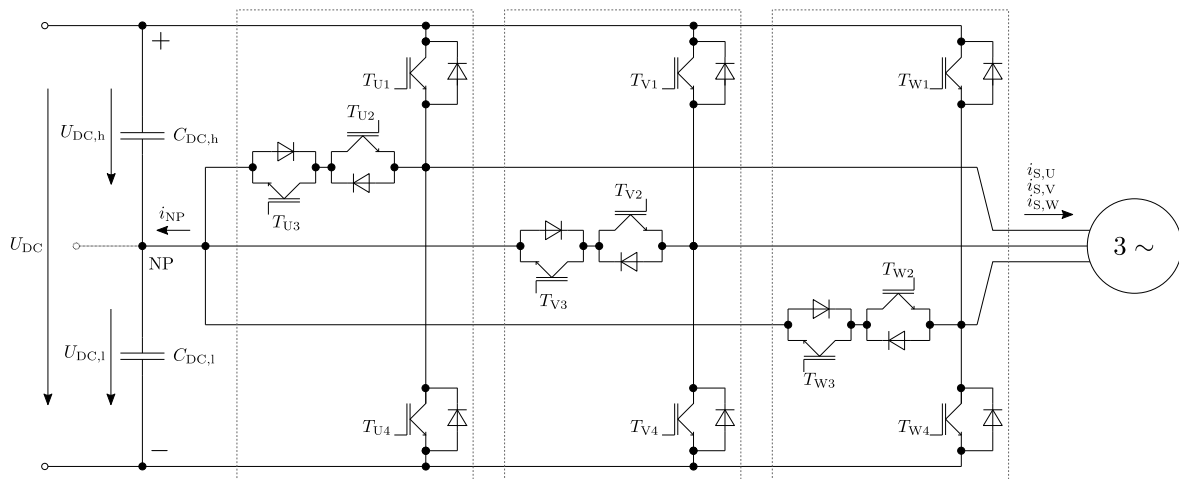


Abbildung 3.3: 3-Level Umrichter, NPC2/T-NPC/T-Type Topologie (Common Collector)

Fuji Electric bietet darüber hinaus die sogenannte A-NPC (engl.: **A**dvanced-NPC) Topologie an. Bei dieser Erweiterung der T-Type Topologie werden anstelle von herkömmlichen IGBTs mit antiparalleler Freilaufdiode zum Schalten des neutralen Potentials zwei antiparallel geschaltete rückwärtssperrende RB-IGBTs (engl.: **R**everse **B**locking) eingesetzt. Für das Schalten der 12 IGBTs sind hier ebenfalls nur 5 galvanisch getrennte Spannungsversorgungen notwendig. (Abbildung 3.4)

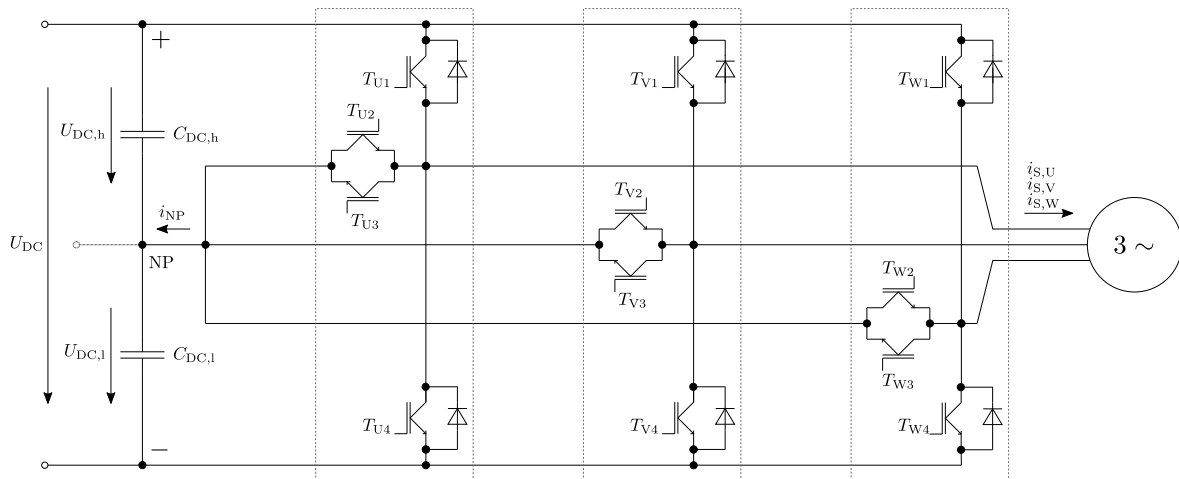


Abbildung 3.4: 3-Level Umrichter, A-NPC Topologie

Durch die größere Anzahl an leistungselektronischen Bauteilen erhöht sich beim 3-Level Umrichter der Aufwand der Gate Ansteuerung, dessen Spannungsversorgung sowie die Komplexität des Modul- und Platinenlayouts. Um die durch Schaltvorgänge bedingten Überspannungen gering zu halten, sind möglichst niederinduktive und kurze Stromführungspfade notwendig. Niedrige Überspannungen erlauben eine höhere Zwischenkreisspannung bei gleichbleibender Sperrspannungsfestigkeit der IGBTs, was zu einer erhöhten Systemeffizienz führt.

Die 3-Level Flying Capacitor Topologie wird aufgrund der deutlich komplexeren Regelung des neutralen Potentials und der damit einhergehenden geringen Verbreitung nicht thematisiert.

3.2 Ausgangsspannung

Während das Dreiphasenwechelspannungssystem mittels eines 2-Level Umrichters aus dem positiven und negativen Zwischenkreispotential generiert wird (Abbildung 3.5),

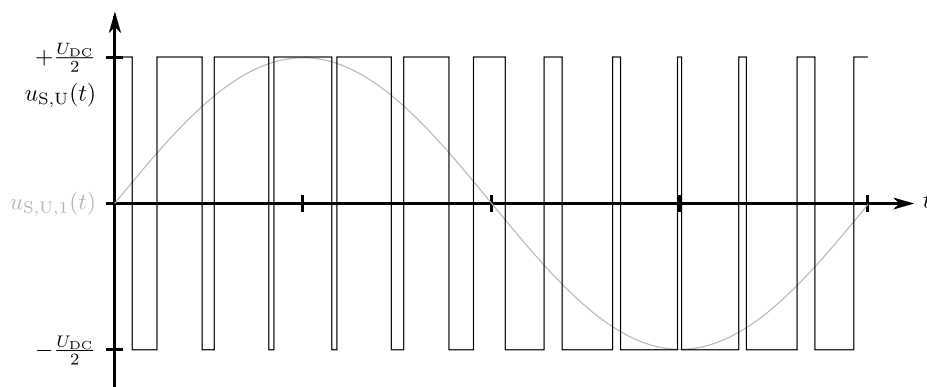


Abbildung 3.5: Beispiel für die pulswidenmodulierte Ausgangsspannung anhand der Phase U eines 2-Level Umrichters

nutzen 3-Level Umrichter zusätzlich das neutrale Potential des Gleichspannungszwischenkreises. Die Spannungszeitflächen der Pulse der Ausgangsspannungen reduzieren sich dadurch (Kapitel 3.6). Dies hat eine deutlich bessere Nachbildung der gewünschten sinusförmigen Spannungen zur Folge. Die für den resultierenden Stromrippel (Kapitel 2.7) und für das Ausmaß von einigen durch den Betrieb eines Umrichters generierten, unerwünschten Effekte (Kapitel 3.7) maßgeblichen Spannungszeitflächen der über der ausgangsseitigen induktiven Last abfallenden Spannungen fallen deutlich geringer aus (Abbildung 3.6).

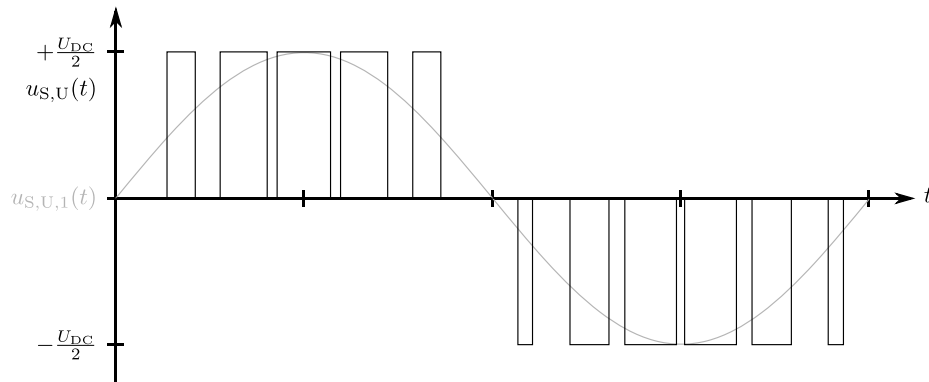


Abbildung 3.6: Beispiel für die pulswidenmodulierte Ausgangsspannung anhand der Phase U eines 3-Level Umrichters

Der sich ergebende Spannungsverlauf der verketteten Ausgangsspannung zwischen den Phasen U und V eines 2-Level Umrichters besteht aus 3 Spannungszuständen und ist in Abbildung 3.7 beispielhaft dargestellt.

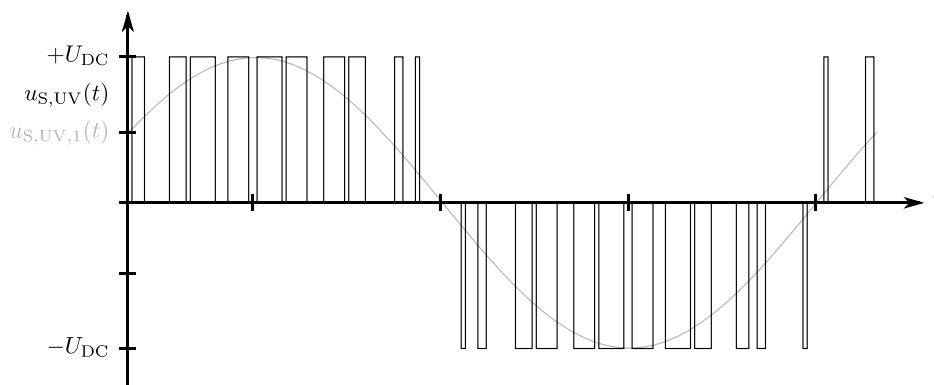


Abbildung 3.7: Beispiel für die verkettete pulswidenmodulierte Ausgangsspannung zwischen den Phasen U und V eines 2-Level Umrichters

Entsprechend zeigt Abbildung 3.8 einen möglichen, verketteten Spannungsverlauf zwischen den Phasen U und V eines 3-Level Umrichters. Dieser setzt sich aus insgesamt 5 Spannungsebenen zusammen. Auch hier ist zu erkennen, dass immer nur die halbe Zwischenkreisspannung geschaltet wird.

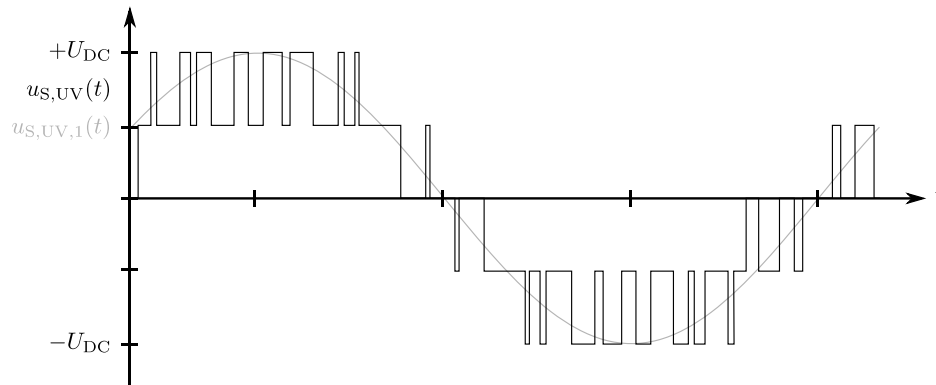


Abbildung 3.8: Beispiel für die verkettete pulsweitenmodulierte Ausgangsspannung zwischen den Phasen U und V eines 3-Level Umrichters

3.3 Schaltzustände

Jeder Brückenweig der 2-Level Topologie besteht aus zwei schaltbaren Leistungshalbleitern. Da jeder einzelne Leistungshalbleiter an- oder ausgeschaltet werden kann, ergeben sich insgesamt 4 mögliche Schaltzustände (Tabelle 3.1). Die Schaltzustände 0, 1 und 2 verbinden die beiden Zwischenkreispotentiale mit dem Ausgang des Brückenweiges oder schalten diesen spannungsfrei. Das simultane Einschalten beider Leistungshalbleiter (Schaltzustand 3) eines Brückenweiges ist strikt zu vermeiden, da dies zu einem Kurzschluss der Zwischenkreisspannung und damit zur Zerstörung des Umrichters führen würde.

Tabelle 3.1: Schaltzustände eines Brückenweiges eines 2-Level Umrichters

Zustand	T ₁	T ₂	Beschreibung
0	AUS	AUS	Umrichter ausgeschaltet
1	AUS	EIN	Ausgang mit +U _{DC} verbunden
2	EIN	AUS	Ausgang mit -U _{DC} verbunden
3	EIN	EIN	Kurzschluss Zwischenkreis

Ein Brückenweig eines 3-Level Umrichters besteht aus vier schaltbaren Leistungshalbleitern. Da jeder einzelne Leistungshalbleiter an- oder ausgeschaltet werden kann, ergeben sich insgesamt 16 mögliche Schaltzustände, welche sich für die vorgestellten 3-Level Topologien in ihrer Auswirkung unterscheiden. In der Tabelle 3.2 sind die 16 möglichen Schaltzustände der NPC Topologie dargestellt. Die Schaltzustände der ersten Gruppe (0, 2, 3, 4, 6, 12) verbinden die drei Zwischenkreispotentiale mit dem Ausgang des Brückenweiges, sind Übergangszustände zwischen zwei Zwischenkreispotentialen oder schalten den Ausgang des Brückenweiges spannungsfrei. Die Schaltzustände der zweiten Gruppe (1, 5, 7, 8, 9, 10, 11, 13, 14, 15) führen entweder durch eine Überspannung an einem der inneren Leistungshalbleitern oder durch einen

Kurzschluss einer halben oder der gesamten Zwischenkreisspannung zum Defekt des Umrichters und sind daher strikt zu vermeiden.

Tabelle 3.2: Schaltzustände eines Brückenweiges eines 3-Level Umrichters (NPC Topologie)

Zustand	T ₁	T ₂	T ₃	T ₄	Beschreibung
0	AUS	AUS	AUS	AUS	Umrichter ausgeschaltet
2	AUS	AUS	EIN	AUS	Übergang zwischen NP und -U _{DC}
3	AUS	AUS	EIN	EIN	Ausgang mit -U _{DC} verbunden
4	AUS	EIN	AUS	AUS	Übergang zwischen NP und +U _{DC}
6	AUS	EIN	EIN	AUS	Ausgang mit NP verbunden
12	EIN	EIN	AUS	AUS	Ausgang mit +U _{DC} verbunden
1,5,9,13	X	X	AUS	EIN	Überspannung T _{X3}
8,9,10,11	EIN	AUS	X	X	Überspannung T _{X2}
7	AUS	EIN	EIN	EIN	Kurzschluss unterer Zwischenkreis
14	EIN	EIN	EIN	AUS	Kurzschluss oberer Zwischenkreis
15	EIN	EIN	EIN	EIN	Kurzschluss gesamter Zwischenkreis

Dahingegen sind in der Tabelle 3.3 die 16 möglichen Schaltzustände der T-Type bzw. A-NPC Topologie aufgezeigt. Die Schaltzustände 1 und 8 verbinden hier das negative bzw. das positive Zwischenkreispotential mit dem Ausgang des Brückenweiges und müssen daher nicht vermieden werden. Die übrigen Schaltzustände der ersten Gruppe (0, 2, 3, 4, 6, 12) sind mit denen der NPC Topologie identisch. Die Schaltzustände der zweiten Gruppe (5, 7, 9, 10, 11, 13, 14, 15) führen zum Defekt des Umrichters durch einen Kurzschluss der halben oder der gesamten Zwischenkreisspannung und sind daher strikt zu vermeiden.

Tabelle 3.3: Schaltzustände eines Brückenweiges eines 3-Level Umrichters (T-Type, A-NPC Topologie)

Zustand	T ₁	T ₂	T ₃	T ₄	Beschreibung
0	AUS	AUS	AUS	AUS	Umrichter ausgeschaltet
1,3	AUS	AUS	X	EIN	Ausgang mit -U _{DC} verbunden
2	AUS	AUS	EIN	AUS	Übergang zwischen NP und -U _{DC}
4	AUS	EIN	AUS	AUS	Übergang zwischen NP und +U _{DC}
6	AUS	EIN	EIN	AUS	Ausgang mit NP verbunden
8,12	EIN	X	AUS	AUS	Ausgang mit +U _{DC} verbunden
5,7	AUS	EIN	X	EIN	Kurzschluss unterer Zwischenkreis
10,14	EIN	X	EIN	AUS	Kurzschluss oberer Zwischenkreis
9,11,13,15	EIN	X	X	EIN	Kurzschluss gesamter Zwischenkreis

Bedingt dadurch, dass die strikt zu vermeidenden Zustände der T-Type bzw. A-NPC Topologie eine Teilmenge der strikt zu vermeidenden Zustände der NPC-Topologie sind und dass bei Verwendung der T-Type bzw. A-NPC Topologie die Schaltzustände 1 und 8

aufgrund der Redundanz mit den Schaltzuständen 3 und 12 nicht benötigt werden, lässt sich ein Zustandsautomat (Kapitel 4.2.7), welcher auf die NPC Topologie zugeschnitten ist, zum Schutz aller vorgestellten 3-Level Topologien einsetzen.

3.4 Stromführungspfade

Durch die Kombination des am Ausgang anliegenden Zwischenkreispotential und der Stromflussrichtung ergeben sich für einen Brückenweig der 2-Level Topologie vier mögliche Stromführungspfade. (Abbildung 3.9)

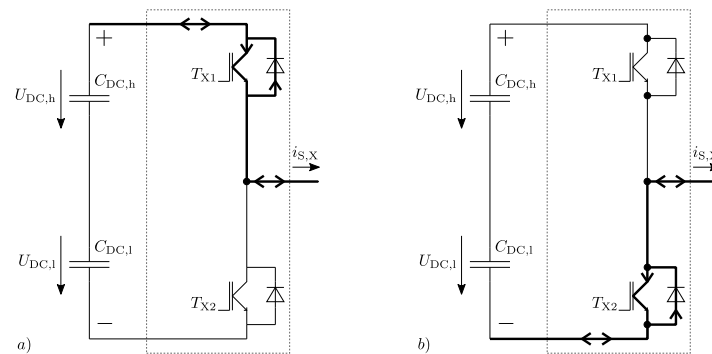


Abbildung 3.9: Stromführungspfade eines Brückenweiges eines 2-Level Umrichters bei Verbindung des Ausgangs mit a) dem positiven Zwischenkreispotential und b) dem negativen Zwischenkreispotential

In Abbildung 3.10 sind die Stromführungspfade eines Brückenweiges eines 3-Level Umrichters in der NPC Topologie dargestellt. Sie ermöglichen die Verbindungen des Ausgangs mit den drei Zwischenkreispotentialen sowohl für die negative als auch für die positive Stromflussrichtung. Schaltzustand 12 (Abbildung 3.10 a)) verbindet den Ausgang mit dem positiven Zwischenkreispotential, während die Schaltzustände 6 (Abbildung 3.10 b)) und 3 (Abbildung 3.10 c)) die Verbindung mit dem neutralen bzw. dem negativen Zwischenkreispotential herstellen.

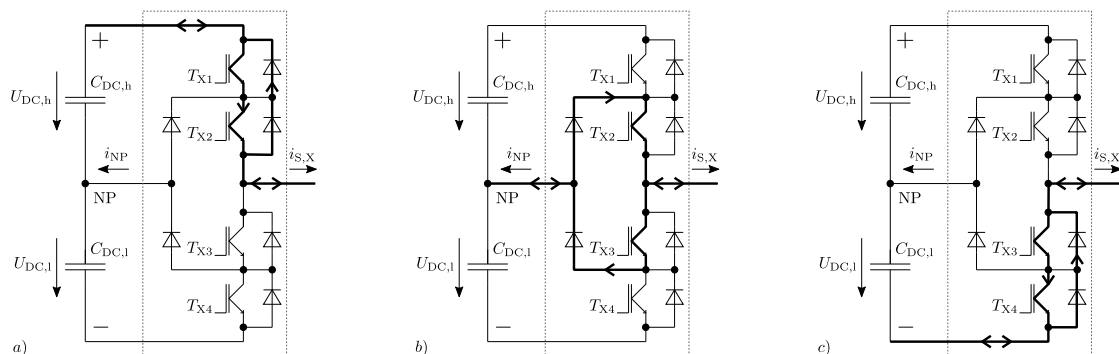


Abbildung 3.10: Stromführungspfade eines Brückenweiges eines 3-Level Umrichters der NPC Topologie bei Verbindung des Ausgangs mit a) dem positiven Zwischenkreispotential, b) dem neutralen Zwischenkreispotential und c) dem negativen Zwischenkreispotential

Entsprechende Stromführungspfade für die Schaltzustände 12, 6 und 3 der T-Type Topologie sind in Abbildung 3.11 a), b) und c) abgebildet.

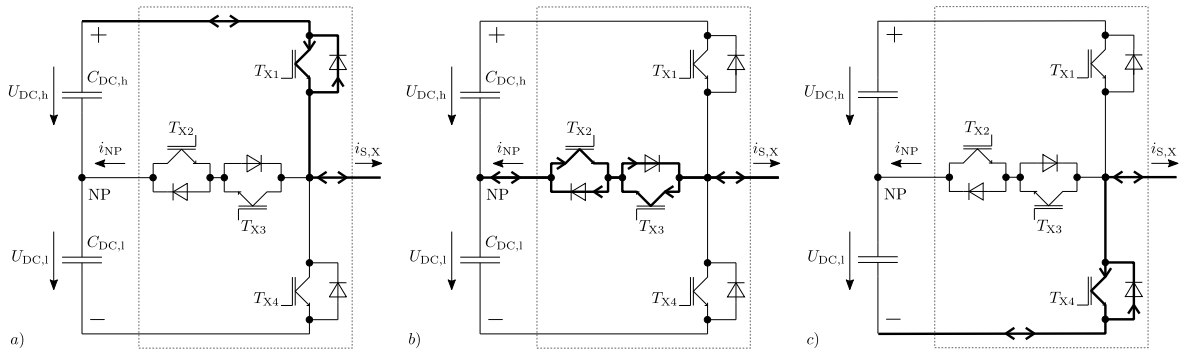


Abbildung 3.11: Stromführungspfade eines Brückenweiges eines 3-Level Umrichters der T-Type Topologie bei Verbindung des Ausgangs mit a) dem positiven Zwischenkreispotential, b) dem neutralen Zwischenkreispotential und c) dem negativen Zwischenkreispotential

Beispielhaft für die strikt zu vermeidenden Schaltzustände werden in Abbildung 3.12 Überspannungs- und Kurzschlusszustände eines Brückenweiges eines 3-Level Umrichters der NPC Topologie dargestellt. Da die Leistungshalbleiter eines 3-Level Umrichters der NPC Topologie, verglichen mit denen eines 2-Level Umrichters, nur die halbe Sperrspannungsfestigkeit aufweisen, kann das Anliegen der gesamten Zwischenkreisspannung an einem der Leistungshalbleiter zu seiner Zerstörung führen. Solch eine Überspannungssituation ergibt sich beispielsweise durch das Einschalten des unteren äußeren IGBTs T_{X4} und das gleichzeitige Anliegen des positiven Zwischenkreispotentials am Ausgang des selbigen Brückenweiges (Schaltzustände: 1, 5, 9, 13). Ursächlich für das Anliegen des positiven Zwischenkreispotentials am Ausgang des selbigen Brückenweiges können z.B. die eingeschalteten IGBTs T_{X1} und T_{X2} (Abbildung 3.12 a)) oder die Kommutierung des Stromes über die Freilaufdioden der beiden oberen IGBTs T_{X1} und T_{X2} hin zum positiven Zwischenkreispotential sein (Abbildung 3.12 b)).

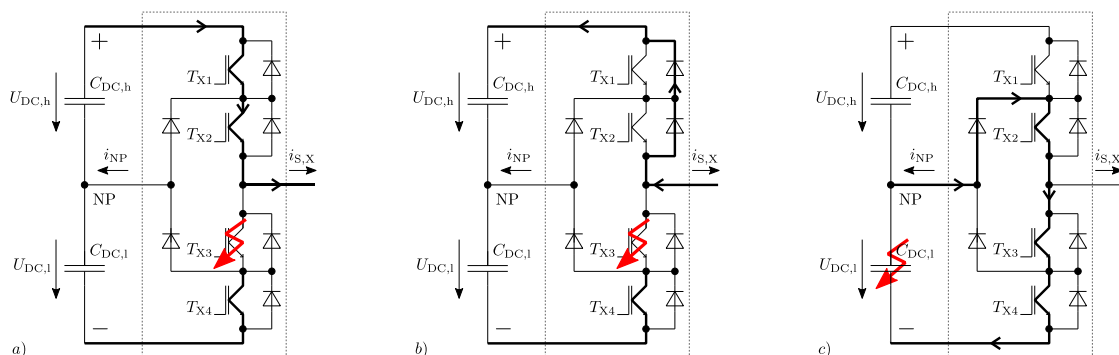


Abbildung 3.12: Überspannungs- und Kurzschlusszustände eines Brückenweiges eines 3-Level Umrichters der NPC Topologie, a) und b) Überspannung des unteren inneren IGBT T_{X3} , c) Kurzschluss des unteren Zwischenkreiskondensators $C_{DC,l}$

Beispielhaft für den Kurzschluss von Zwischenkreiskapazitäten ist in Abbildung 3.12 c) der Kurzschluss des unteren Zwischenkreiskondensators, verursacht durch die gleichzeitig eingeschalteten unteren drei IGBTs T_{X2} , T_{X3} und T_{X4} (Schaltzustand: 7) eines Brückenzeiges, abgebildet.

Analog zu der NPC Topologie werden in Abbildung 3.13 Beispiele für strikt zu vermeidende Schaltzustände der T-Type Topologie aufgezeigt. Diese bestehen ausschließlich aus Kurzschlüssen der Zwischenkreiskapazitäten. Für den Fall der gleichzeitig eingeschalteten IGBTs T_{X1} und T_{X3} (Schaltzustände: 10, 14 - Abbildung 3.13 a)) oder der gleichzeitig eingeschalteten IGBTs T_{X2} und T_{X4} eines Brückenzeiges (Schaltzustände: 5, 7 - Abbildung 3.13 b)) erfolgt ein Kurzschluss der halben oberen bzw. unteren Zwischenkreisspannung. Die gleichzeitig eingeschalteten äußeren IGBTs T_{X1} und T_{X4} führen zum Kurzschluss der gesamten Zwischenkreisspannung (Schaltzustände: 9, 11, 13, 15 - Abbildung 3.13 c)).

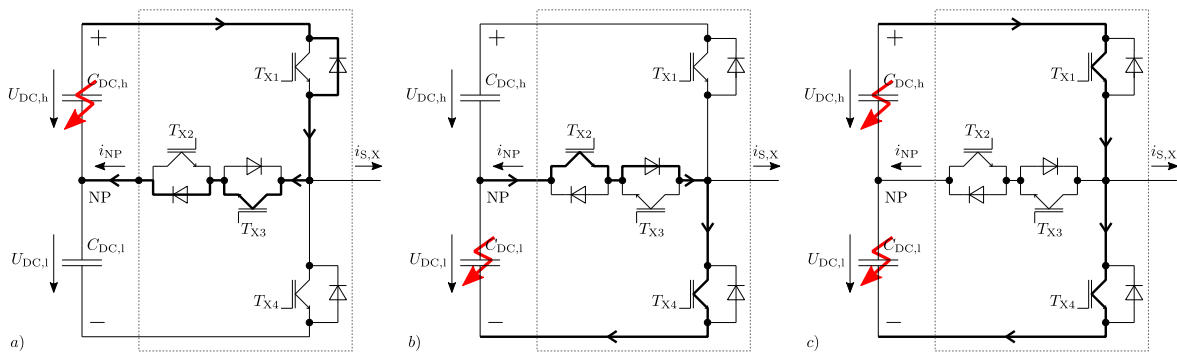


Abbildung 3.13: Kurzschlusszustände eines Brückenzeiges eines 3-Level Umrichters der T-Type Topologie, a) Kurzschluss der oberen Zwischenkreiskapazität b) Kurzschluss der unteren Zwischenkreiskapazität, c) Kurzschluss der gesamten Zwischenkreisspannung

3.5 Verlustleistung

Die Verlustleistung eines Umrichters wirkt sich nicht nur auf die Effizienz des gesamten Systems, sondern durch die benötigten Kühlkörper ebenfalls auf die Baugröße und die Kosten des Umrichters aus. Eine nicht ausreichende Kühlung kann zu erhöhten Verlusten bis hin zur thermischen Zerstörung der Leistungshalbleiter führen.

Der auf die Leistungshalbleiter zurückzuführende Anteil der gesamten Verlustleistung eines Umrichters lässt sich in statische und dynamische Verluste der Leistungshalbleiter sowie deren Ansteuerungsverlusten unterteilen. Zu den statischen Verlusten zählen die Durchlass- und Sperrverluste. Die auf die Ein- und Ausschaltvorgänge beruhenden Schaltverluste gehören zu den dynamischen Verlusten. Da die Sperr- und Ansteuerungsverluste in vielen Anwendungen verhältnismäßig gering ausfallen, können diese meist vernachlässigt werden. Folglich ist es oftmals ausreichend die Durchlass- und

Schaltverluste bei der Bestimmung der Gesamtverluste der Leistungselektronik eines Umrichters zu berücksichtigen (3.1).

$$P_V = P_{V,\text{cond}} + P_{V,\text{sw}} \quad (3.1)$$

mit

$$P_{V,\text{sw}} = P_{V,\text{on}} + P_{V,\text{off}} \quad (3.2)$$

3.5.1 Durchlassverluste

Die Durchlassverlustleistung eines elektrischen Bauelementes ist das Produkt des am Bauelement auftretenden Spannungsabfalles und des durch das Bauelement fließenden Stromes. Im Falle von Dioden und IGBTs setzt sich der genäherte Spannungsabfall aus der Schwellspannung und der Multiplikation des differentiellen Widerstandes mit dem den Leistungshalbleiter passierenden Strom zusammen. Mit Hilfe einer Approximation der im Datenblatt angegebenen Durchlasskennlinie durch eine Gerade können die Schwellspannung und der differentielle Widerstand ermittelt werden.

$$P_{V,\text{cond}} = U_F \cdot i_F(t) + r_{\text{diff}} i_F^2(t) \quad (3.3)$$

Für zeitlich und periodisch veränderliche Stromverläufe wird die mittlere Durchlassverlustleistung durch

$$P_{V,\text{cond}} = U_F \cdot \frac{1}{T} \int_{t_0}^{t_0+T} i_F dt + r_{\text{diff}} \cdot \frac{1}{T} \int_{t_0}^{t_0+T} i_F^2 dt \quad (3.4)$$

berechnet. Durch die Verwendung des zeitlichen Mittelwertes und des Effektivwertes ergibt diese sich zu:

$$P_{V,\text{cond}} = U_F \cdot \bar{i}_F + r_{\text{diff}} \cdot I_F^2 \quad (3.5)$$

Der durch die Leistungshalbleiter fließende Strom wird von der Anwendung vorgegeben. Dahingegen sind die Schwellspannung und der differentielle Widerstand vom gewählten Leistungshalbleiter abhängig. Bei Verwendung von Bauteilen mit höherer Sperrspannungsfestigkeit treten höhere Durchlassverluste auf [32], [33]. Für die gesamten Durchlassverluste eines Umrichters sind die Art und Anzahl der Leistungshalbleiter im Strompfad jedes Brückenweiges (Kapitel 3.4) und die Dauer, in der diese den Strom führen, entscheidend. Maßgeblich ist hierfür die Phasenverschiebung zwischen den

Grundwellen der Ausgangsspannung und des Ausgangsstromes. Aber auch die Aussteuerung des Umrichters und die Umrichterologie sind unter anderem von Bedeutung.

3.5.2 Schaltverluste

Beim Übergang zwischen dem sperrenden Zustand ($i = 0$, $u \approx U_{DC}$ bzw. bei einem 3-Level Umrichter $u \approx 1/2 U_{DC}$) und dem leitenden Zustand ($i \gg 0$, $u = U_{CE,sat}$) sind für die Dauer des Schaltvorganges sowohl die Spannung am Bauteil als auch der durch das Bauteil fließende Strom ungleich null. Demzufolge ergibt sich für die Zeit des Schaltvorganges eine erhöhte Verlustleistung entsprechend des spezifischen Strom- und Spannungsverlaufes.

$$E_{sw} = \int_{t_0}^{t_0+t_{sw}} u(t) \cdot i(t) dt \quad (3.6)$$

Um mit Hilfe des Datenblattes die Schaltverluste abschätzen zu können, sind dort meist die auftretenden Ein- und Ausschaltenergien angegeben. Da die Schaltverluste mit der Häufigkeit der Schaltvorgänge auftreten, ergeben sich diese für einen IGBT mit dazugehöriger antiparalleler Freilaufdiode zu:

$$P_{V,sw} = (E_{on} + E_{off} + E_{rr}) \cdot f_{sw} \quad (3.7)$$

Dabei sind E_{on} und E_{off} die Ein- und Ausschaltenergien des IGBTs und E_{rr} die auftretende Sperrerholungsenergie (engl.: **Reverse-Recovery**) der antiparallelen Freilaufdiode. Die Sperrerholungsverluste einer Diode treten immer dann auf, wenn diese im stromführenden Zustand durch das Umpolen der angelegten Spannung in den sperrenden Zustand wechselt. Die Einschaltverluste der Diode können vernachlässigt werden. Bei Verwendung von Bauteilen mit höherer Sperrspannungsfestigkeit treten höhere Schaltverluste auf [32], [33]. Zu den Einschaltverlusten werden in Datenblättern teilweise auch die Sperrverzögerungsverluste der kommutierenden Diode gezählt und sind dann nicht separat aufgeführt.

3.5.3 Verlustleistungsvergleich

Bezüglich der gesamten Verluste, bestehend aus Durchlass- und Schaltverlusten, werden die 2-Level Topologie, die 3-Level NPC Topologie und die 3-Level T-Type Topologie in [20] verglichen. Betrachtet werden Umrichter mit einer Ausgangsleistung von 10 kW. Es wird aber angenommen, dass die Ergebnisse auf höhere Umrichterleistungen übertragbar sind. Abbildung 3.14 zeigt die Effizienz der drei Topologien über die Schaltfrequenz im

motorischen Betrieb. Nahezu identische Verläufe ergeben sich für den generatorischen Betrieb, allerdings mit unterschiedlicher Aufteilung der gesamten Verluste auf die einzelnen Halbleiter der Topologien.

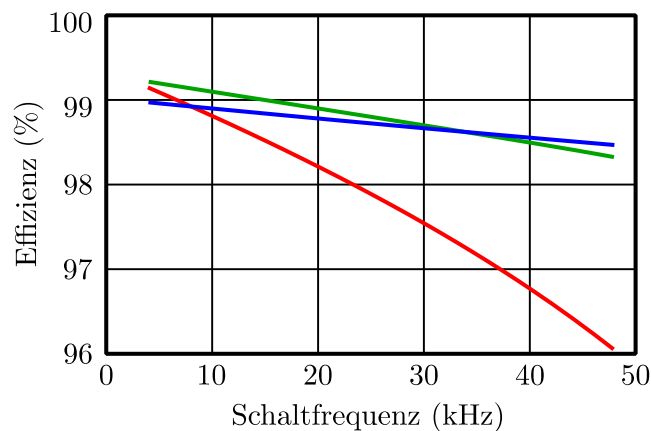


Abbildung 3.14: Effizienzvergleich der drei Umrichter Topologien im motorischen Betrieb bei $U_{DC} = 650 \text{ V}$, $U = 230 \text{ V}$, $I = 15 \text{ A}$, $\cos(\varphi) = 1$, rot: 2-Level, blau: 3-Level NPC, grün: 3-Level T-Type, abgeleitet aus [20]

Im unteren Schaltfrequenzbereich dominieren die Durchlassverluste. Diese sind bei der 2-Level Topologie und bei der 3-Level T-Type Topologie gering, da bei der Verbindung des positiven und negativen Zwischenkreispotentials mit dem Ausgang eines Brückenweiges jeweils nur ein Leistungshalbleiter (IGBT oder Diode) den Strom führt. Bei der 3-Level NPC Topologie liegen unabhängig vom verbundenen Zwischenkreispotential immer zwei Leistungshalbleiter (zwei IGBTs, zwei Dioden oder ein IGBT und eine Diode) im Strompfad. Zwei Leistungshalbleiter (ein IGBT und eine Diode) sind auch bei der 3-Level T-Type Topologie zur Verbindung des Ausgangs mit dem neutralen Zwischenkreispotential beteiligt.

Auch bei niedrigen Schaltfrequenzen treten Schaltverluste auf. Für die 3-Level T-Type Topologie fallen diese, bedingt durch das Schalten der halben Zwischenkreisspannung und der teilweisen Verwendung von IGBTs mit der halben Sperrspannungsfestigkeit, geringer aus als für die 2-Level Topologie mit IGBTs, welche die komplette Zwischenkreisspannung sperren und schalten müssen. Trotz der höheren Durchlassverluste aufgrund der Anbindung an das neutrale Zwischenkreispotential mittels zwei Leistungshalbleiter hat die 3-Level T-Type Topologie bereits bei einer Schaltfrequenz von ca. 4 kHz bis 34 kHz aufwärts den besten Wirkungsgrad.

Ab einer Schaltfrequenz von ca. 10 kHz aufwärts übersteigt der Anteil der Schaltverluste den Anteil der Durchlassverluste an den Gesamtverlusten. Bedingt durch das Schalten der halben Zwischenkreisspannung und der ausschließlichen Verwendung von IGBTs mit der halben Sperrspannungsfestigkeit, weist die 3-Level NPC Topologie nun ebenfalls eine höhere Effizienz als die 2-Level Topologie auf. Aufgrund der geringeren Durchlassverluste

der T-Type Topologie ist diese auch bei mittleren Schaltfrequenzen bis ca. 34 kHz am wenigsten verlustbehaftet. Erst bei hohen Schaltfrequenzen über 34 kHz werden die höheren Schaltverluste der äußeren IGBTs der 3-Level T-Type Topologie gegenüber den mit niedrigerer Sperrspannung und damit niedrigeren Schaltverlusten behafteten IGBTs der 3-Level NPC Topologie nachteilig.

Eine weitere Steigerung der Effizienz der 3-Level T-Type Topologie verspricht der Hersteller Fuji Electronic. Bei der A-NPC Topologie wird die Reihenschaltung aus einem IGBT und einer Diode im horizontalen Pfad des Brückenzeiges durch einen rückwärts-sperrenden IGBT ersetzt (Abbildung 3.3, Abbildung 3.4). Ein rückwärts-sperrender IGBT weist einen geringeren Spannungsabfall als die Kombination von herkömmlichen IGBT und Diode auf und minimiert somit die Durchlassverluste nochmals [34], [35].

Effizienzsteigerungen ergeben sich auch durch den Einsatz von Halbleitermaterialien mit vergleichsweise großer Bandlücke wie z.B. SiC (**S**ilizium**c**arbid). Schnell schaltende Siliziumkarbid Dioden zeigen so gut wie kein Rückwärtserholverhalten, was sich in verringerten Schaltverlusten niederschlägt [36]. Einige Hersteller, wie zum Beispiel Microsemi, bieten 3-Level Module, in denen ein Teil oder sämtliche Leistungshalbleiter auf Siliziumkarbid basieren, an [37] [38]. Durch den Einsatz von SiC-MOSFETs (**M**etal-**O**xide-**S**emiconductor **F**ield-**E**ffect **T**ransistor), anstelle von auf Silizium basierenden IGBTs, ergeben sich weitere effizienzsteigernde Vorteile. Aufgrund der vorhandenen Schwellspannung weisen IGBTs schon bei geringen Stromstärken verhältnismäßig hohe Durchlassverluste auf (3.3). Der Anstieg der Durchlassverluste eines MOSFETs erfolgt ausschließlich mit der quadratischen Stromstärke (3.8). Durch den bei modernen MOSFETs sehr geringen Drain-Source Widerstand zeichnen sich diese, insbesondere bei kleinen Stromstärken, durch geringe Durchlassverluste aus.

$$P_{V,cond} = r_{DS,on} \cdot I^2 \quad (3.8)$$

Ein MOSFET kann den Strom bidirektional im eingeschalteten Zustand führen. Nach der Verriegelungszeit verringert dies die Durchlassverluste der stromführenden Diode im Freilauf, ohne dass Änderungen an der Ansteuerung vorzunehmen sind. Schnellere Schaltvorgänge und das Nicht-Auftreten eines Tailstromes verringern die Schaltverluste zudem. Die deutlich geringere Temperaturabhängigkeit des Drain-Source Widerstandes von SiC- gegenüber Si-MOSFETs reduziert den Anstieg der Durchlassverluste bei betriebsabhängigen Temperaturerhöhungen. Nachteilig wirken sich die höheren Anschaffungskosten der auf Siliziumkarbid basierenden Halbleiter sowie eine verschärfte Überspannungsproblematik im Bereich der Motorzuleitungen und des Platinenlayouts aus. [39], [40]

3.6 Harmonische Oberschwingungen

Jede periodische Signalform kann mit Hilfe der Fourier-Analyse durch eine unendliche Summe von Sinusschwingungen mit unterschiedlichen Amplituden und Frequenzen, die ein ganzzahliges Vielfaches der Grundschwingungsfrequenz betragen, nachgebildet werden. Unter der Annahme in [41] lässt sich auch die durch das hochfrequente Schalten der Zwischenkreisspannung generierte Ausgangsspannung eines Umrichters in eine sinusförmige Grundschwingung $u_1(t)$ und eine Summe von sinusförmigen Oberschwingungen $u_2(t), \dots, u_n(t)$ zerlegen (Abbildung 3.15). Die Grundschwingung der Ausgangsspannung ist die eigentliche Nutzgröße und überträgt zusammen mit der Grundschwingung des Stromes die gewünschte Leistung. Die Oberschwingungen der Ausgangsspannung entstehen prinzipbedingt, führen zum Stromrippel, generieren verschiedenste unerwünschte Effekte (Kapitel 3.7) und können als Verzerrungsanteil $u_h(t)$ der Ausgangsspannung des Umrichters zusammengefasst werden.

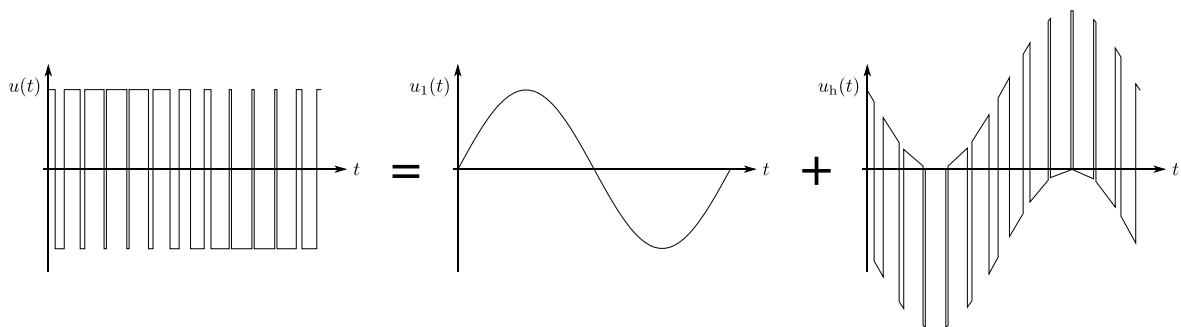


Abbildung 3.15: Zerlegung der gepulsten Ausgangsspannung eines Umrichters in einen Grundschwingungsanteil und einen Verzerrungsanteil, abgeleitet aus [42]

Die Betrachtung der Ausgangsspannung eines Umrichters im Frequenzbereich stellt die Amplitude der Grundschwingung und die Amplituden aller Oberschwingungen über die Frequenz dar. Ein typisches Amplitudenspektrum der Ausgangsspannung eines Umrichters ist in Abbildung 3.16 dargestellt.

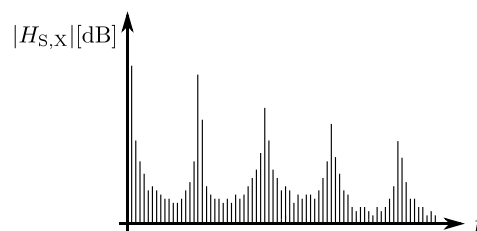


Abbildung 3.16: Beispiel für das Amplitudenspektrum der Ausgangsspannung eines Umrichters bei Nutzung der Raumzeigerpulsweitenmodulation

Zur vereinfachten Veranschaulichung der Auswirkungen der geschalteten Zwischenkreisspannung, der Schaltfrequenz und der Schaltgeschwindigkeit auf das Amplitudenspektrum wird ein einzelner Spannungspuls in Abbildung 3.17 a) betrachtet.

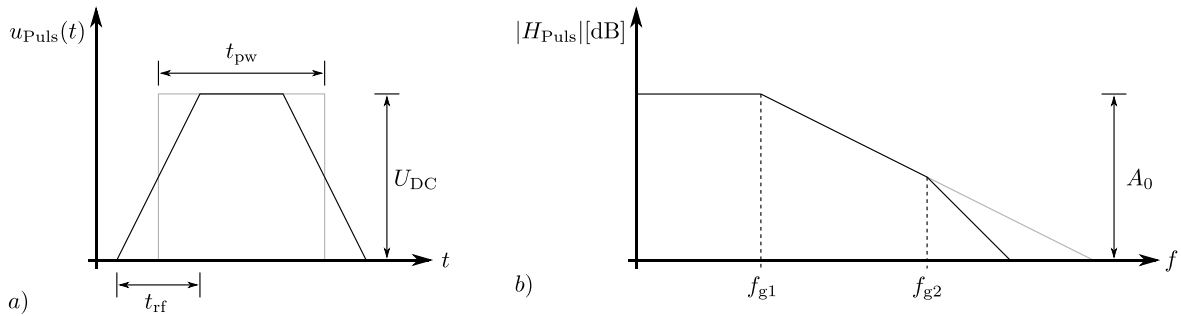


Abbildung 3.17: Auswirkung der geschalteten Zwischenkreisspannung, der Schaltfrequenz und der Schaltgeschwindigkeit auf das Amplitudenspektrum b) anhand eines einzelnen Pulses a), abgeleitet aus [42]

Der Frequenzgehalt des Pulses lässt sich im Amplitudenspektrum durch eine Hüllkurve mit linearen Abschnitten approximieren (Abbildung 3.17 b)). Die Amplituden für Frequenzen kleiner f_{g1} sind konstant und werden durch die Spannungszeitfläche des Pulses bestimmt und berechnen sich nach [42] durch:

$$A_0 = 20 \cdot \lg \left(\frac{U_{\text{DC}} \cdot t_{\text{pw}}}{1 \mu\text{Vs}} \right) \quad (3.9)$$

Anschließend fallen die Amplituden mit 20 dB pro Dekade ($\sim 1/f$) bis zur zweiten Grenzfrequenz f_{g2} und darüber hinaus mit 40 dB pro Dekade ($\sim 1/f^2$) ab. Die Grenzfrequenzen können nach [42] durch

$$f_{\text{g1}} = \frac{1}{\pi \cdot t_{\text{pw}}} \quad (3.10)$$

und

$$f_{\text{g2}} = \frac{1}{\pi \cdot t_{\text{rf}}} \quad (3.11)$$

genähert werden.

Eine Absenkung der Amplituden aller unerwünschten Oberschwingungen kann durch die Reduzierung von A_0 erfolgen. Beim Einsatz von 3-Level Umrichtern wird dies durch das Schalten der halben Zwischenkreisspannung und der damit verbundenen Reduzierung der Spannungszeitflächen der Pulse der Ausgangsspannungen erreicht (3.9). Da die mittlere Pulsbreite t_{pw} der Quotient aus dem Tastgrad und der Schaltfrequenz ist, kann eine Reduzierung der Spannungszeitflächen der Pulse der Ausgangsspannungen auch durch höhere Schaltfrequenzen erfolgen. Allerdings erhöht sich damit auch die Grenzfrequenz f_{g1} und folglich der Frequenzbereich ohne die Dämpfung von 20dB pro Dekade (3.10). Aus (3.11) ist zu erkennen, dass mit steigender Flankensteilheit des Spannungspulses, bedingt

durch höhere Schaltgeschwindigkeiten der Leistungshalbleiter, das Frequenzspektrum breitbandiger wird. Bei einem idealen Spannungspuls, in Abbildung 3.17 grau dargestellt, tritt die Eckfrequenz f_{k2} praktisch nicht mehr auf.

Der durch die gepulste Ausgangsspannung des Umrichters und durch die induktive Last resultierende Stromverlauf $i(t)$ lässt sich ebenfalls in einen Grundschwingungsanteil $i_1(t)$ und einen Verzerrungsanteil $i_h(t)$ aufteilen. (Abbildung 3.18)

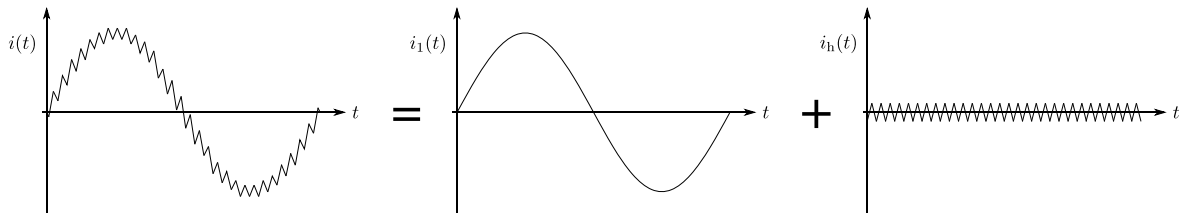


Abbildung 3.18: Zerlegung des aus der gepulsten Ausgangsspannung des Umrichters resultierenden Stromverlaufes in einen Grundschwingungsanteil und einen Verzerrungsanteil, abgeleitet aus [42]

Die Oberschwingungen des Stromes erhöhen den Effektivwert unnötig und generieren verschiedenste unerwünschte Effekte (Kapitel 3.7).

$$I = \sqrt{\frac{1}{T} \cdot \int_{t_0}^{t_0+T} [i_1(t) + i_h(t)]^2 dt} = \sqrt{I_1^2 + I_h^2} \quad (3.12)$$

Die Beurteilung der Spannungsqualität erfolgt in der Energietechnik oftmals über den Gesamtberschwingungsgehalt (engl.: **T**otal **H**armonic **D**istortion) nach IEEE-Standard 1459–2010 [43]. Dabei wird der Effektivwert des Verzerrungsanteils auf den Effektivwert der Grundschwingung bezogen.

$$THD_u = \frac{U_h}{U_1} = \frac{\sqrt{\frac{1}{T} \cdot \int_{t_0}^{t_0+T} [u_0(t) + u_2(t) + \dots + u_n(t)]^2 dt}}{\sqrt{\frac{1}{T} \cdot \int_{t_0}^{t_0+T} [u_1(t)]^2 dt}} \quad (3.13)$$

$$THD_u = \frac{U_h}{U_1} = \frac{\sqrt{U_0^2 + U_2^2 + \dots + U_n^2}}{U_1} \quad (3.14)$$

Aus (3.14) wird ersichtlich, dass, bedingt durch die geometrische Addition der Effektivwerte der Oberschwingungen, insbesondere einzelne Frequenzen mit großer Amplitude bzw. großen Effektivwerten den Gesamtberschwingungsgehalt signifikant erhöhen.

3.7 Unerwünschte Effekte durch den Umrichterbetrieb

Nachfolgend werden beispielhaft einige der auf Oberschwingungen beruhenden unerwünschten Effekte aufgezeigt.

Um die Bereitstellung einer hinreichend sinusförmigen Spannungsversorgung zu gewährleisten, müssen bei Netzeinspeisungsanwendungen Vorschriften zum maximal erlaubten Verzerrungsanteil des einzuspeisenden Stromes eingehalten werden (Kapitel 2.2). Dementsprechend können Maßnahmen zur Reduzierung der Oberschwingungen notwendig sein. Kurze Schaltzeiten sind erwünscht, um die Schaltverluste des Umrichters möglichst gering zu halten. Die dadurch entstehenden steilen Spannungsanstiege führen aber zum Auftreten von hochfrequenten Oberschwingungen (Kapitel 3.6) und schädigen die Isolation der Motorwicklungen bei Motoranwendungen. Um EMV-Grenzwerte einzuhalten, werden Motoren üblicherweise mit geschirmten Leitungen am Umrichter betrieben. Diese sind kostspieliger und können insbesondere bei langen Motorzuleitungen, ebenfalls bedingt durch die hohen du/dt -Werte, zu Spannungsinterferenzen führen. Diese Überspannungen an den Motorklemmen belasten die Wicklungsisolation der elektrischen Maschine zusätzlich. Die hochfrequenten Potentialwechsel führen zudem zu Umladeverlusten der Kabelkapazitäten und zu Gleichtaktspannungen (engl.: **Common-Mode Voltage**), welche über parasitäre Kapazitäten von Motor und Umrichter zur Erde Stromkreise bilden. Die resultierenden Lagerableitströme können Lagerschäden verursachen. [40], [44]

Als Folge von harmonischen Oberschwingungen stellt sich auch eine zusätzliche Erwärmung in einer vom Umrichter betriebenen elektrischen Maschine ein. Diese Wärmeverluste können zu einer Herabsetzung der Betriebswerte (engl.: **Derating**) oder dem Einsatz einer elektrischen Maschine mit einer höheren Bemessungsleistung führen [20]. Des Weiteren erzeugt ein Stromrippel bei Motoranwendungen eine Drehmomentwelligkeit und damit beispielsweise Ungenauigkeiten bei der Fertigung von Werkstücken. Ein weiterer, auf die Oberwellen zurückzuführender, unerwünschter Effekt ist der der Magnetostriktion und der damit verbundenen, für das menschliche Ohr möglicherweise wahrnehmbaren Geräuschentwicklung insbesondere im Frequenzbereich von 500 Hz bis 10 kHz. Eine Lösung besteht im geringfügigen und zufälligen Ändern der Schaltfrequenz zu den Umkehrpunkten des Trägersignals. Dies geschieht optimalerweise ohne eine Änderung der Schaltfrequenz im zeitlichen Mittel und somit ohne zusätzliche Verluste. [19]

3.8 Sinusfilter

Durch den Einsatz eines 3-Level Umrichters kann die Amplitude der auftretenden Oberschwingungen der Ausgangsspannungen reduziert werden (Kapitel 3.6). Demzufolge reduzieren sich auch die Amplituden der Oberschwingungen der Ströme und somit auch einige, aber nicht alle, unerwünschte Effekte (Kapitel 3.7). Durch eine Schaltfrequenzerhöhung lassen sich ebenfalls nur ein Teil der ungewünschten Effekte verringern und es werden zusätzliche Schaltverluste im Umrichter erzeugt. Drosseln oder du/dt-Filter glätten zwar den Ausgangsstrom des Umrichters, reduzieren aber nur die Flankensteilheit der gepulsten Ausgangsspannung des Umrichters. Durch den Einsatz eines Sinusfilters am Ausgang des Umrichters sind sowohl Strom- als auch Spannungsverläufe nahezu sinusförmig. Folglich werden die durch den Einsatz eines Umrichters bedingten und ungewünschten Effekte durch einen Sinusfilter fast vollständig eliminiert. Für eine signifikante Dämpfung der Gleichtaktspannung muss der Sternpunkt des Sinusfilters, in welchem meistens auch eine stromkompensierte Drossel integriert ist, mit dem Gleichspannungszwischenkreis des Umrichters verbunden werden [44], [45], [46], (Abbildung 3.19).

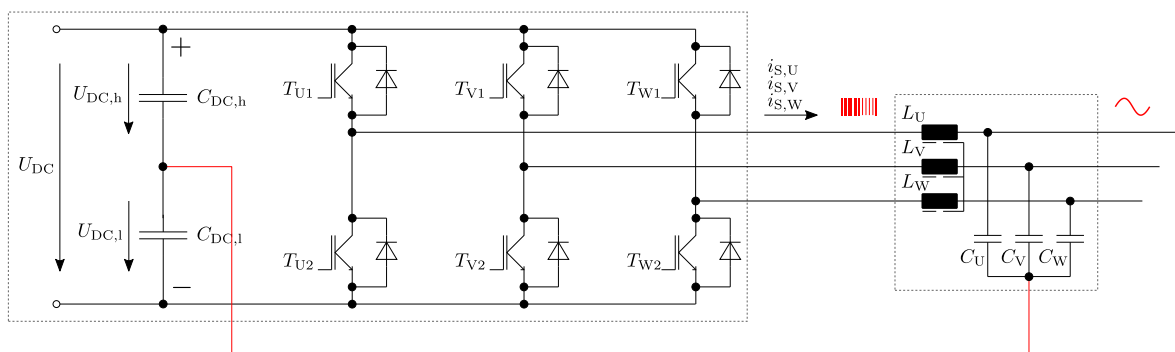


Abbildung 3.19: Sinusförmige Strom- und Spannungsverläufe am Netz/Motor durch den nachgeschalteten Sinusfilter inklusive integrierter stromkompensierter Drossel und Anschluss des Filtersternpunktes an den Mittelpunkt des Gleichspannungszwischenkreises (rot) zur Gleichtaktspannungsunterdrückung

Nachteilig wirken sich die Erhöhung der Anschaffungskosten, der Baugröße, des Gewichtes und der Verluste des gesamten Systems bei Anwendungen aus, welche den ausgangsseitigen Sinusfilter nicht zwingend benötigen, aber von den Filtereigenschaften profitieren könnten (z.B. Motoranwendungen). Um aus ökonomischer Sicht den Einsatz eines Sinusfilters für diese Anwendungen erst zu ermöglichen und Anwendungen mit notwendigen ausgangsseitigen Sinusfilter (z.B. Netzeinspeisungsanwendungen) effizienter, kompakter und kostengünstiger zu gestalten, ist es daher erstrebenswert, diese negativen Eigenschaften des Sinusfilters so gering wie möglich zu halten.

3.9 Reduktion der Filterinduktivitäten durch den Einsatz eines 3-Level Umrichters

Beim Einsatz von 3-Level Umrichtern wird durch das Schalten der halben Zwischenkreisspannung eine Reduzierung der Spannungszeitflächen der Pulse der Ausgangsspannungen erreicht (Kapitel 3.6). Folglich reduzieren sich auch die für den Stromrippel maßgeblichen Spannungszeitflächen der über den ausgangsseitigen Filterinduktivitäten abfallenden Spannungen. Infolgedessen lassen sich die ausgangsseitigen Filterinduktivitäten bei einem gleichbleibend hohen Stromrippel der Phasenströme reduzieren. Das Einsparungspotential im Vergleich zu einem 2-Level Umrichter kann ausgehend von einem gleichbleibend hohen Stromrippel und in Abhängigkeit von der Zwischenkreisspannung sowie dem Scheitelwert der Grundwelle der Ausgangsspannung mittels (3.15) bestimmt werden. Bei einer Zwischenkreisspannung von 730 V und einer Netzeinspeisung mit Phasengleichheit von Strom und Spannung ergibt sich die Reduktion der ausgangsseitigen Filterinduktivitäten nach [20] zu:

$$\frac{L_{3L}}{L_{2L}} = \frac{2}{3} \cdot \frac{3 \cdot \hat{u}_{N,1} - U_{DC}}{\hat{u}_{N,1}} = 0,5 \quad (3.15)$$

Abbildung 3.20 zeigt beispielhaft die Halbierung der Induktivität bei einem gleichbleibend hohen Stromrippel aufgrund der Halbierung der zu schaltenden Spannung.

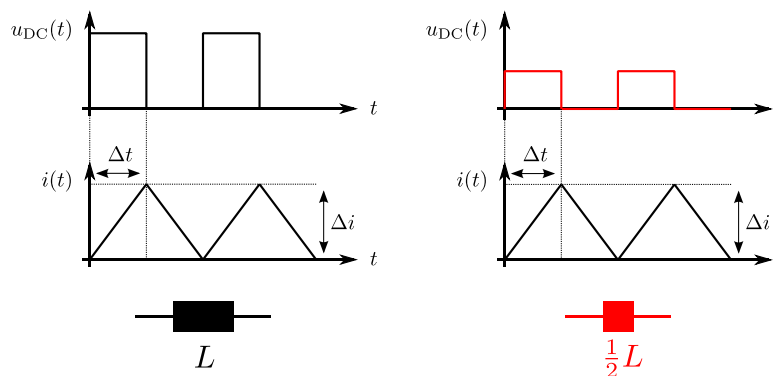


Abbildung 3.20: Beispiel für einen gleichbleibend hohen Stromrippel bei einer Halbierung der zu schaltenden Gleichspannung und einer um den Faktor zwei reduzierten Induktivität

Auch durch die Nutzung höherer Schaltfrequenzen lässt sich eine Reduzierung der Spannungszeitflächen der Pulse der Ausgangsspannungen erzielen (Kapitel 3.6). Folglich reduzieren sich auch die für den Stromrippel maßgeblichen Spannungszeitflächen der über den ausgangsseitigen Filterinduktivitäten abfallenden Spannungen. Infolgedessen lassen sich die ausgangsseitigen Filterinduktivitäten bei einem gleichbleibend hohen Stromrippel der Phasenströme reduzieren. Nach (2.11) halbieren sich die ausgangsseitigen Filterinduktivitäten, wenn bei einem gleichbleibend hohen Stromrippel die Schaltfrequenz verdoppelt wird. Aufgrund der mit steigender Schaltfrequenz vorteilhafteren Schaltverluste

eines 3-Level Umrichters gegenüber eines 2-Level Umrichters können die Filterinduktivitäten durch ein Anheben der Schaltfrequenz weiter verkleinert werden, ohne dass höhere Gesamtverluste im Umrichter entstehen. Aus Abbildung 3.14 geht hervor, dass die Gesamtverluste eines 2-Level Umrichters bei einer Schaltfrequenz von 6 kHz durch einen 3-Level Umrichter in der T-Type Ausführung erst beim Betrieb mit einer zweifach so hohen Schaltfrequenz erreicht werden. Auch mittels der 3-Level NPC Topologie kann die Schaltfrequenz ab ca. 12 kHz auf mehr als das Zweifache angehoben werden, ohne dass Gesamtverluste entstehen, welche größer sind als die eines 2-Level Umrichters. Allerdings liegen die Gesamtverluste bis zu einer Schaltfrequenz von ca. 34 kHz über denen der T-Type Ausführung. Abbildung 3.21 zeigt beispielhaft die Halbierung der Induktivität bei einem gleichbleibend hohen Stromrippel, ermöglicht durch das Erhöhen der Schaltfrequenz um den Faktor zwei.

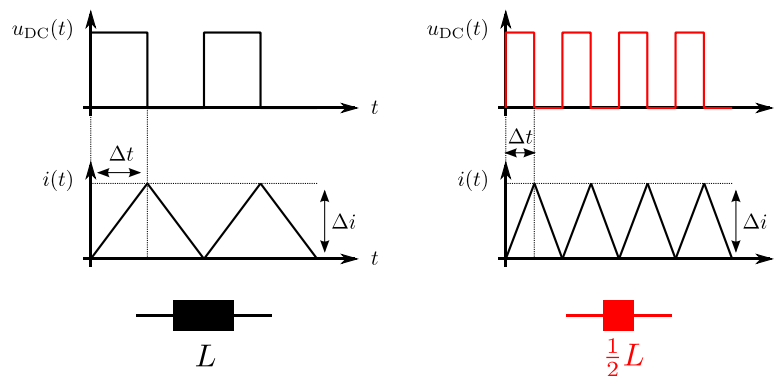


Abbildung 3.21: Beispiel für einen gleichbleibend hohen Stromrippel bei einer Erhöhung der Schaltfrequenz um den Faktor zwei und einer um den Faktor zwei reduzierten Induktivität

Durch das Schalten der halben Zwischenkreisspannung und das Erhöhen der Schaltfrequenz um den Faktor zwei lassen sich die ausgangsseitigen Filterinduktivitäten durch den Einsatz eines 3-Level Umrichters folglich auf ein Viertel der bei Verwendung eines 2-Level Umrichters benötigten Filterinduktivitäten reduzieren. Verglichen mit einem 2-Level Umrichter bleiben die Verluste des Umrichters und auch die Höhe des Stromrippels unverändert (Abbildung 3.22).

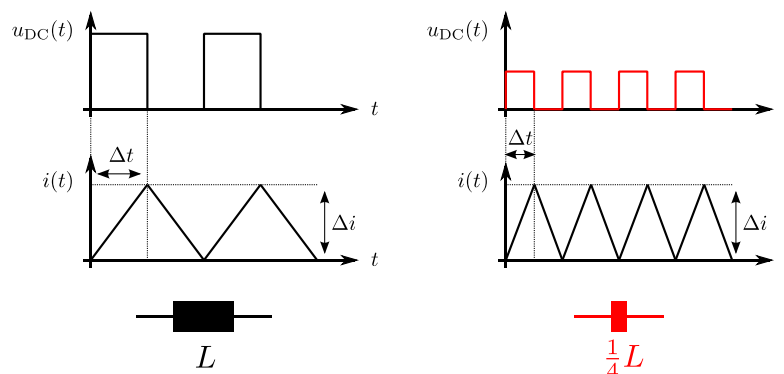


Abbildung 3.22: Beispiel für einen gleichbleibenden Stromrippel bei einer Halbierung der zu schaltenden Gleichspannung, einer Erhöhung der Schaltfrequenz um den Faktor zwei und einer um den Faktor vier reduzierten Induktivität

Die in den laststromführenden Filterinduktivitäten entstehenden Verluste reduzieren sich nach [20] für diesen Ansatz um 60%.

$$\frac{P_{V,L3L}}{P_{V,L2L}} = \left(\frac{L_{3L}}{L_{2L}}\right)^{\frac{2}{3}} = 0,25^{2/3} = 0,40 \quad (3.16)$$

Neben den Verlusten werden auch die Anschaffungskosten und die Baugröße sowie das Gewicht des Filters reduziert.

4 Raumzeigerpulsweitenmodulation

Die in diesem Kapitel vorgestellte 3-Level Raumzeigerpulsweitenmodulation basiert auf eine besonders effiziente 2-Level Raumzeigerpulsweitenmodulation, welche anstelle von Lookup-Tabellen oder komplexen numerischen Berechnungen eine Reihe von simplen Logikentscheidungen nutzt und nachfolgend zunächst erläutert wird.

4.1 2-Level Raumzeigerpulsweitenmodulation

4.1.1 2-Level Raumzeigerdiagramm

Das hexagonale Raumzeigerdiagramm eines 2-Level Umrichters (Abbildung 4.1) besteht aus 6 Sektoren und 8 verschiedenen Spannungsraumzeigern. Diese ergeben sich aus den drei Ausgangsphasen eines 2-Level Umrichters, welche jeweils über die Stromführungspfade (Kapitel 3.4) mit dem oberen oder dem unteren Zwischenkreispotential verbunden werden können. Die zwei Spannungsraumzeiger im Koordinatenursprung sind Nullspannungsraumzeiger, da diese keine Spannungsdifferenz an den drei Ausgangsphasen des Umrichters hervorrufen.

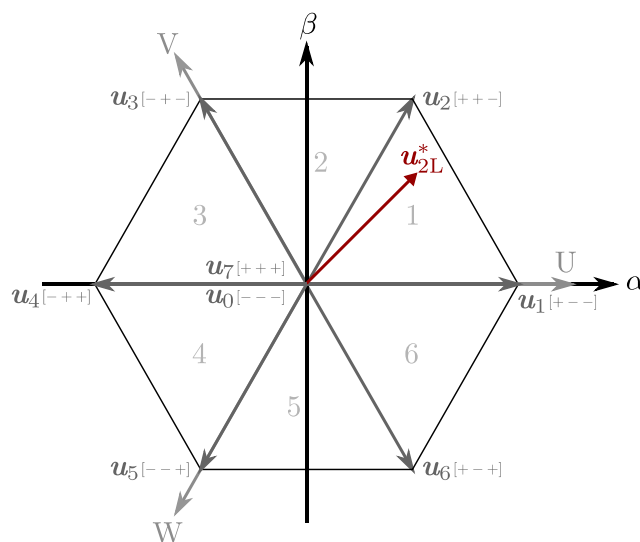


Abbildung 4.1: 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und Sollspannungsraumzeiger (rot)

4.1.2 Bestimmung der Einschaltzeiten

Die Erzeugung der Schaltsignale zur Ansteuerung der schaltbaren Leistungshalbleiter eines 2-Level Umrichters mittels der auf digitale Signalverarbeitung basierenden 2-Level Raumzeigerpulsweitenmodulation kann besonders effizient mit dem in [47] beschriebenen

Verfahren umgesetzt werden. Die Strommessung und die feldorientierte Stromregelung werden synchron zum Trägersignal der PWM und mit der zweifachen Trägerfrequenz ausgeführt. Der aus der feldorientierten Regelung und anschließender inverser Park-Transformation (Kapitel 2.4) resultierende Sollspannungsraumzeiger

$$\mathbf{u}_{2L}^* = u_{\alpha,2L}^* + j u_{\beta,2L}^* \quad (4.1)$$

wird zu jedem Maxima und Minima des Trägersignals, also mit der halben Periodendauer des Trägersignals,

$$T_s = \frac{1}{2 \cdot f_{sw}} \quad (4.2)$$

von der Raumzeigerpulsweitenmodulation übernommen. Zur Abbildung des Sollspannungsraumzeigers werden jeweils zwei benachbarte aktive Spannungsraumzeiger (\mathbf{u}_a , \mathbf{u}_b), mindestens einer der zwei Nullspannungsraumzeiger (\mathbf{u}_c) und deren Einschaltzeiten (t_a , t_b , t_c) bestimmt. Unter Berücksichtigung identischer Spannungszeitflächen (Voltsekunden) für die zeitliche Abfolge der zur Abbildung gewählten Spannungsraumzeiger und des Sollspannungsraumzeigers innerhalb eines Abtastintervalls folgt:

$$\mathbf{u}_a \cdot t_a + \mathbf{u}_b \cdot t_b + \mathbf{u}_c \cdot t_c = \mathbf{u}_{2L}^* \cdot T_s \quad (4.3)$$

Im Beispiel der Abbildung 4.1 befindet sich der Sollspannungsraumzeiger im Sektor 1 des 2-Level Raumzeigerdiagrammes. Daher entspricht $\mathbf{u}_a = \mathbf{u}_1$, $\mathbf{u}_b = \mathbf{u}_2$, $\mathbf{u}_c = \mathbf{u}_{0/7}$, $t_a = t_1$, $t_b = t_2$ und $t_c = t_{0/7}$. Die Spannungsraumzeiger \mathbf{u}_{1-6} sind auf Einheitsgröße normiert. Die Einschaltzeiten der beteiligten Spannungsraumzeiger lassen sich somit durch

$$t_a = T_s \cdot \left(u_{\alpha,2L}^* - \frac{1}{\sqrt{3}} \cdot u_{\beta,2L}^* \right) \quad (4.4)$$

$$t_b = T_s \cdot \left(\frac{2}{\sqrt{3}} \cdot u_{\beta,2L}^* \right) \quad (4.5)$$

$$t_c = T_s - (t_a + t_b) \quad (4.6)$$

geometrisch berechnen.

Mit dem Ziel, die Bestimmung der zur Modulation verwendeten Spannungsraumzeiger und die Berechnung der dazugehörigen Einschaltzeiten zu vereinfachen, werden die imaginären

Komponenten sämtlicher Spannungsraumzeiger des Raumzeigerdiagrammes sowie die imaginäre Komponente des Sollspannungsraumzeigers durch die Transformation I (4.7) mit dem Faktor $1/\sqrt{3}$ skaliert.

$$\check{u}_x = \begin{bmatrix} 1 & 0 \\ 0 & \frac{1}{\sqrt{3}} \end{bmatrix} \cdot u_x \quad (4.7)$$

Das 2-Level Raumzeigerdiagramm wird durch die Transformation I gestaucht und die Winkel der diagonalen Spannungsraumzeiger betragen 45° statt 60° (Abbildung 4.2).

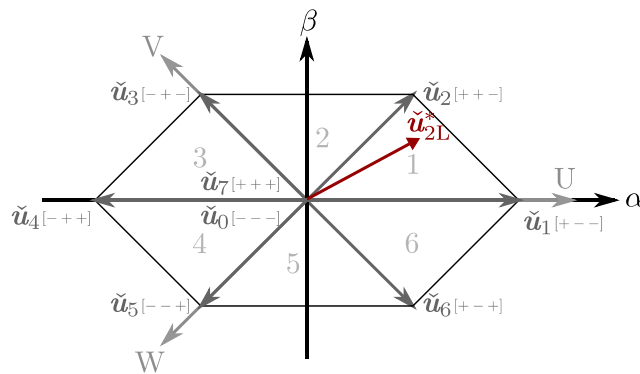


Abbildung 4.2: transformiertes 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und einem Sollspannungsraumzeiger (rot), abgeleitet aus [47]

Die Berechnung der Einschaltzeiten simplifiziert sich unter der Annahme, dass der transformierte Sollspannungsraumzeiger durch

$$\check{u}_{2L}^* = \check{u}_{\alpha,2L}^* + j \check{u}_{\beta,2L}^* \quad (4.8)$$

beschrieben wird und der Normalisierung von $T_s = 1$ für das Beispiel zu:

$$t_a = \check{u}_{\alpha,2L}^* - \check{u}_{\beta,2L}^* \quad (4.9)$$

$$t_b = \check{u}_{\beta,2L}^* + \check{u}_{\beta,2L}^* \quad (4.10)$$

$$t_c = 1 - (t_a + t_b) \quad (4.11)$$

Anstelle von aufwendigen Berechnungen zur Bestimmung des Sektors, in welcher der aktuelle Sollspannungsraumzeiger zeigt, kann nach der Transformation I ein Entscheidungsbaum mit einfachen Vergleichen genutzt werden (Abbildung 4.3). Drei Vergleiche sind dazu notwendig. Zunächst wird zwischen der linken und der rechten

Hälfte des Raumzeigerdiagrammes unterschieden. Mit dem darauf folgenden zweiten und dritten Vergleich lassen sich der Quadrant und der Sektor bestimmen.

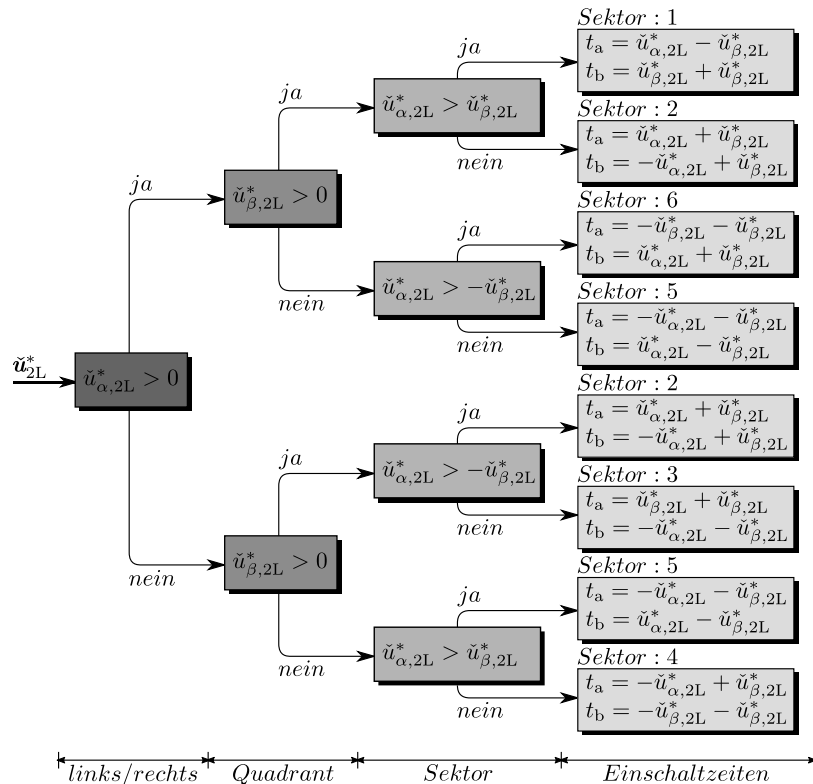


Abbildung 4.3: Entscheidungsbaum II zur Bestimmung des Sektors und der Einschaltzeiten der beteiligten aktiven Spannungsraumzeiger, abgeleitet aus [47]

Auch die Berechnung der Einschaltzeiten der beteiligten Spannungsraumzeiger reduziert sich für alle Sektoren zu einer einfachen Addition bzw. Subtraktion der α, β -Komponenten des Sollspannungsraumzeigers. Die Transformation I verändert nicht die Ausgangsspannungen des Umrichters. Sie vereinfacht nur die Signalverarbeitung, indem die Sektorinformation und die Einschaltzeiten direkt aus den Komponenten des Sollspannungsraumzeigers bezogen werden können. Die Abarbeitung der Raumzeigermodulation mittels eines Mikrocontrollers wird dadurch beschleunigt. Bei der Umsetzung mittels eines FPGAs werden weniger Logikelemente benötigt.

Die Einschaltzeit t_c des Nullspannungsraumzeigers lässt sich für alle Sektoren durch (4.11) bestimmen, solange sich der Sollspannungsraumzeiger innerhalb des hexagonalen Raumzeigerdiagrammes (4.12) befindet.

$$t_a + t_b \leq 1 \quad (4.12)$$

4.1.3 Übermodulation

Mit dem Überschreiten der Grenzen des 2-Level Raumzeigerdiagrammes (4.13)

$$t_a + t_b > 1 \quad (4.13)$$

ist die maximal erzielbare Spannung an den Ausgängen des Umrichters erreicht und der Sollspannungsraumzeiger kann im Mittel über eine halbe Trägersignalperiode T_s nicht mehr durch eine Abfolge von Spannungsraumzeigern nachgebildet werden. Für den Fall des Auftretens von Sollspannungsraumzeigern außerhalb des hexagonalen 2-Level Raumzeigerdiagrammes ist daher eine Übermodulationsstrategie sinnvoll.

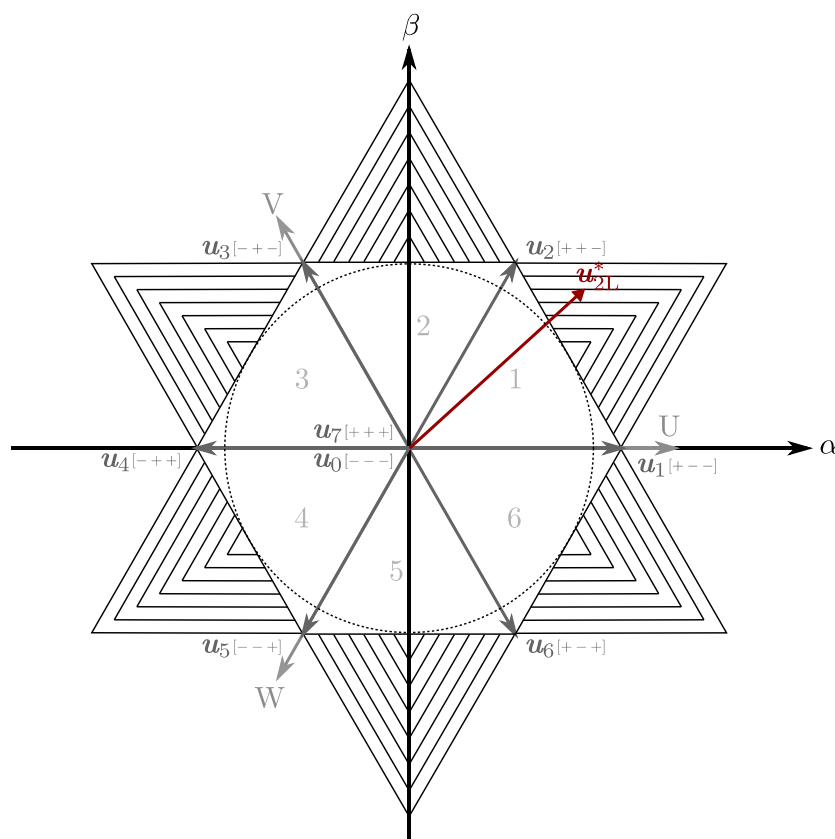


Abbildung 4.4: 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und Sollspannungsraumzeiger (rot) sowie den Übermodulationssektoren (schraffiert), abgeleitet aus [47]

Das 2-Level Raumzeigerdiagramm wird zu diesem Zweck um die schraffierten Übermodulationssektoren erweitert (Abbildung 4.4) [47]. Befindet sich ein Sollspannungsraumzeiger innerhalb einer der Übermodulationssektoren, wird dieser parallel zu den Linien und in die Richtung des näheren Spannungsraumzeigers bis an die Grenze des Raumzeigerdiagrammes verschoben und somit die maximale Spannung an den Ausgängen des Umrichters erzielt (Abbildung 4.5). Nachteilig sind der entstehende Winkelfehler und der aufgrund der nicht mehr sinusförmigen Ausgangsströme erhöhte Oberschwingungsanteil. Um das Verschieben des Sollspannungsraumzeigers zu

ermöglichen, wird in Abhängigkeit seiner Position im Übermodulationssektor die zuvor bestimmte Einschaltzeit t_a oder t_b verändert.

$$t_a = 1 - t_b \quad (4.14)$$

bzw.

$$t_b = 1 - t_a \quad (4.15)$$

Die pro halbe Trägersignalperiode gesamte zur Verfügung stehende Einschaltdauer wird bei der Anwendung der Übermodulationsstrategie durch die beiden benachbarten Spannungsraumzeiger voll ausgeschöpft und der Nullspannungsraumzeiger somit nicht zur Modulation verwendet.

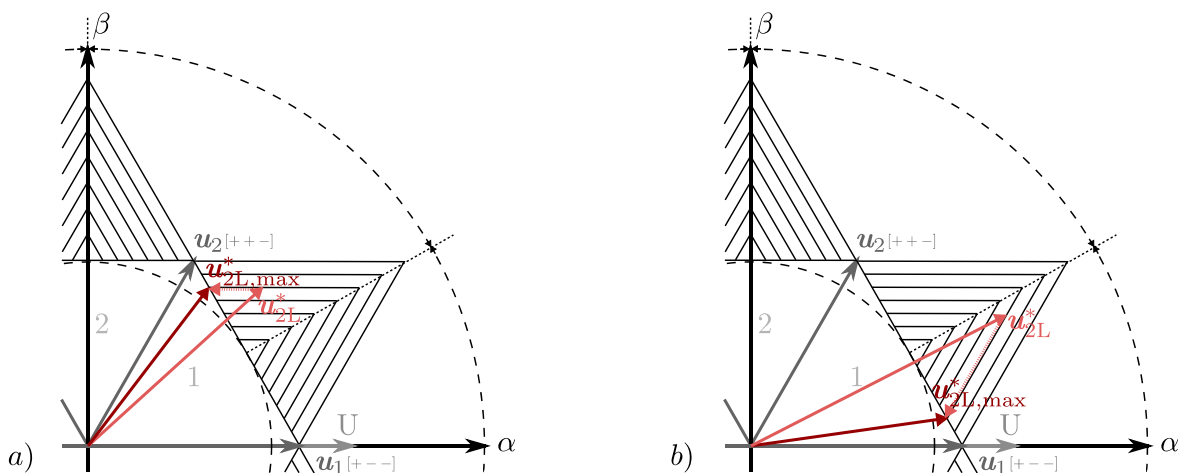


Abbildung 4.5: Verschieben des Sollspannungsraumzeigers \mathbf{u}_{2L}^* bei Übermodulation und der mit einem Winkelfehler behaftete resultierende maximale modulierbare Ausgangsspannungsraumzeiger $\mathbf{u}_{2L,max}^*$ a) oberer Teil des Übermodulationssektors 1, b) unterer Teil des Übermodulationssektors 1, abgeleitet aus [47]

Für den Fall, dass nur ein Spannungsraumzeiger für die gesamte Einschaltdauer aktiv ist, es gilt (4.16) bzw. (4.17), werden ausschließlich die Ecken des hexagonalen Raumzeigerdiagrammes angesteuert.

$$t_a \geq 1 \quad (4.16)$$

$$t_b \geq 1 \quad (4.17)$$

Dies geschieht, wenn sich der Sollspannungsraumzeiger zwischen den Übermodulationssektoren befindet oder diese bei größeren Beträgen überragt (Abbildung 4.6). Rotiert der Sollspannungsraumzeiger in diesem Bereich mit geringer Frequenz, so wird der nächstgelegene Spannungsraumzeiger für mehrere aufeinanderfolgende halbe Trägersignalperioden eingeschaltet. Folglich reduzieren sich aufgrund einer geringeren

Anzahl an Schaltvorgängen die auftretenden Schaltverluste. Ein höherer Ausgangsstrom wird, bedingt durch die geringere Erwärmung der Leistungshalbleiter, ermöglicht. Zusätzlich erhöht sich die Ausgangsspannung des Umrichters als Folge des Wegfalls von Schaltvorgängen und dem damit verbundenen Ausbleiben von Verriegelungszeiten (Kapitel 4.2.7) in Höhe der durch die Verriegelungszeiten verursachten Spannungszeitflächen. Aufgrund des sich im Stromregler aufsummierenden Winkelfehlers besteht aber die Möglichkeit des spontanen Wechsels zwischen zwei benachbarten Spannungsraumzeigern. Sobald die Spannungsraumzeiger $u_{0..6}$ mit einem Sechstel der Grundswingungsfrequenz der Ausgangsspannung im oder gegen den Uhrzeigersinn wechseln, spricht man von Blockkommutierung. Die Schaltfrequenz entspricht dann der Grundswingungsfrequenz der Ausgangsspannung. In Abhängigkeit von dem durch die Stromregelung erzeugten Sollspannungsraumzeiger geschieht der Übergang der Modulationsmethoden automatisch.

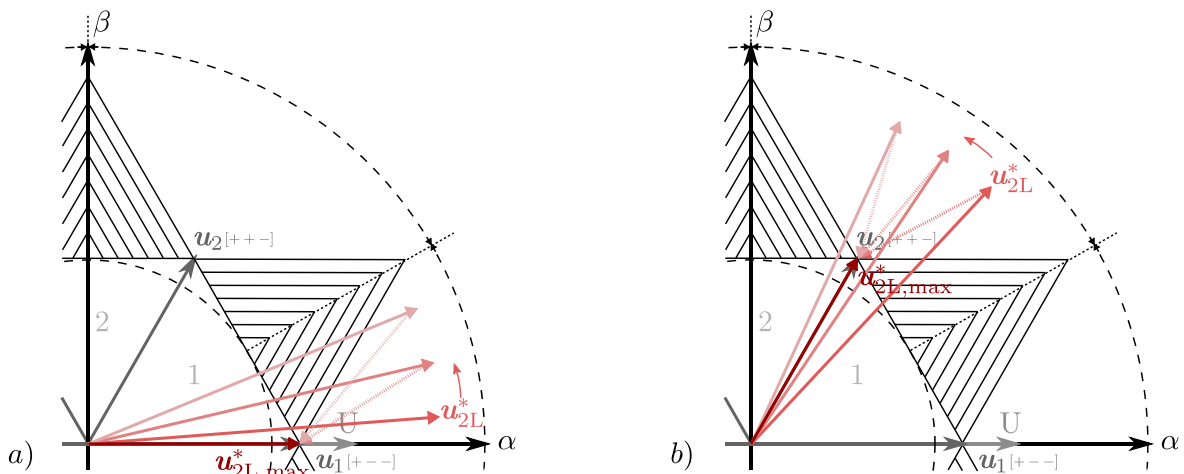


Abbildung 4.6: Verschieben eines sich im Raumzeigerdiagramm bewegendes Sollspannungsraumzeigers u_{2L}^* bei Blockkommutierung und der mit einem Winkelfehler behaftete resultierende maximal modulierbare Ausgangsspannungsraumzeiger $u_{2L,max}^*$ a) Blockkommutierungsbereich des Spannungsraumzeigers u_1 , b) Blockkommutierungsbereich des Spannungsraumzeigers u_2 , abgeleitet aus [47]

Die Transformation I vereinfacht auch die Bestimmung der Position des Sollspannungsraumzeigers außerhalb des Raumzeigerdiagrammes. So kann ein simpler Entscheidungsbaum genutzt werden, um zwischen der unveränderten Raumzeigermodulation, der Übermodulation und der Blockkommutierung die geeignete Modulationsmethode zu wählen (Abbildung 4.7). Dazu werden nur die mit Hilfe des Entscheidungsbaumes II zuvor bestimmten Einschaltzeiten benötigt. Je nach Modulationsmethode werden diese entsprechend verändert.

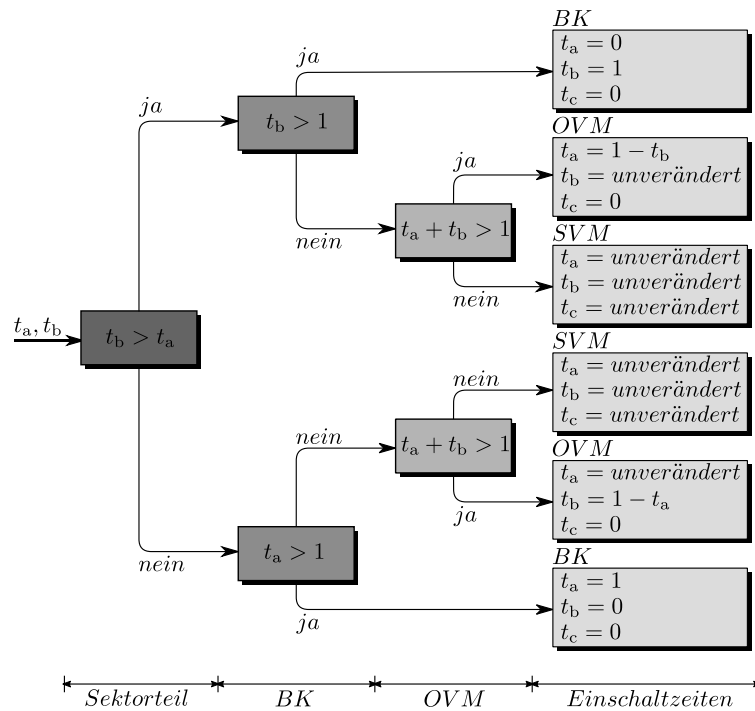


Abbildung 4.7: Entscheidungsbaum III zur Bestimmung der Modulationsmethode aus den zuvor bestimmten Einschaltzeiten, unveränderte Raumzeigermodulation (SVM), Übermodulation (OVM) und Blockkommutierung (BK), abgeleitet aus [47]

4.1.4 Schaltsequenz

Neben den spezifischen Schaltzeiten der Leistungshalbleiter, dem fließenden Laststrom und der zu schaltenden Zwischenkreisspannung werden die auftretenden Schaltverluste durch die Schaltfrequenz bestimmt (Kapitel 3.5.2), d.h. durch die Anzahl der Schaltvorgänge pro Zeiteinheit. Die Anzahl der Schaltvorgänge pro Zeiteinheit hängt sowohl von der Anzahl der Übergänge zwischen den verwendeten Spannungsraumzeigern als auch von deren Abfolge je halber Trägersignalperiode ab. Für diese Arbeit wurde die einfache, nicht modifizierte Raumzeigermodulation gewählt (Kapitel 2.6). Diese verwendet neben den beiden benachbarten aktiven Spannungsraumzeigern beide Nullspannungsraumzeiger zur Modulation. Die Einschaltzeit t_c wird zu gleichen Teilen auf beide Nullspannungsraumzeiger aufgeteilt. Dementsprechend kommt es je halber Trägersignalperiode zu maximal drei Übergängen zwischen den verwendeten Spannungsraumzeigern. Wie nachstehend gezeigt, wird bei entsprechender Anordnung der verwendeten Spannungsraumzeiger je Übergang immer nur eine Phase geschaltet.

Im Folgenden wird die Abfolge der verwendeten Spannungsraumzeiger einer halben Trägersignalperiode als Schaltsequenz bezeichnet. Jede Schaltsequenz, zur Abbildung des Sollspannungsraumzeigers innerhalb einer der sechs Sektoren mittels der einfachen, nicht modifizierten Raumzeigermodulation, beginnt und endet mit einem der beiden Nullspannungsraumzeiger. Für das in Abbildung 4.1 dargestellte Beispiel ergibt sich somit die Schaltsequenz für die aufsteigende Hälfte der Trägersignalperiode zu

$$\mathbf{u}_7\langle t_c/2 \rangle \cdots \mathbf{u}_2\langle t_b \rangle \cdots \mathbf{u}_1\langle t_a \rangle \cdots \mathbf{u}_0\langle t_c/2 \rangle \quad (4.18)$$

und zu

$$\mathbf{u}_0\langle t_c/2 \rangle \cdots \mathbf{u}_1\langle t_a \rangle \cdots \mathbf{u}_2\langle t_b \rangle \cdots \mathbf{u}_7\langle t_c/2 \rangle \quad (4.19)$$

für die absteigende Hälfte der Trägersignalperiode.

Betrachtet man statt der Schaltsequenz die Abfolge der Spannungen der drei Ausgangsphasen des Umrichters für die aufsteigende Hälfte der Trägersignalperiode

$$\mathbf{u}_7[+ + +] \cdots \mathbf{u}_2[+ + -] \cdots \mathbf{u}_1[+ - -] \cdots \mathbf{u}_0[- - -] \quad (4.20)$$

und für die absteigende Hälfte der Trägersignalperiode,

$$\mathbf{u}_0[- - -] \cdots \mathbf{u}_1[+ - -] \cdots \mathbf{u}_2[+ + -] \cdots \mathbf{u}_7[+ + +] \quad (4.21)$$

so ist ersichtlich, dass je Übergang zwischen den verwendeten Spannungsraumzeigern immer nur eine Phase geschaltet wird (rot markiert). Unabhängig davon, ob der Wechsel zwischen zwei Sektoren am Ende der aufsteigenden Hälfte der Trägersignalperiode (Maximum des Trägersignals) oder am Ende der absteigenden Hälfte der Trägersignalperiode (Minimum des Trägersignals) geschieht, erfolgt dieser stets ohne zusätzliche Schaltvorgänge im Vergleich zu der Anzahl der benötigten Schaltvorgänge bei der Modulation innerhalb eines Sektors. Die Anzahl der Schaltvorgänge reduziert sich für den Fall, dass die Einschaltzeit der Nullspannungsraumzeiger null entspricht ($t_c = 0$) und diese daher nicht zur Modulation verwendet werden. Bei der Nutzung der einfachen, nicht modifizierten Raumzeigermodulation sind demzufolge die Anzahl der Schaltvorgänge für diese Modulationsmethode stets auf ein Minimum reduziert und dementsprechend auch die auftretenden Schaltverluste. Die maximale Anzahl der Schaltvorgänge je Schaltsequenz beträgt demnach drei.

Unter Annahme des in Abbildung 4.1 beispielhaft dargestellten Sollspannungsraumzeigers ergeben sich für eine Periode des Trägersignals die in Abbildung 4.8 dargestellten Ausgangsspannungsverläufe der 2-Level Raumzeigerpulsweitenmodulation. Die roten Pfeile markieren die Zeitpunkte der Übernahme der durch die Raumzeigermodulation bestimmten Einschaltzeiten durch die Pulsweitenmodulation (Abbildung 5.8) und der überschwingungsfreien Messung der Phasenströme. Der Sollspannungsraumzeiger ist in diesem Beispiel für beide halben Trägersignalperioden identisch. Die grauen Schattierungen zeigen die Nullspannungszeiger.

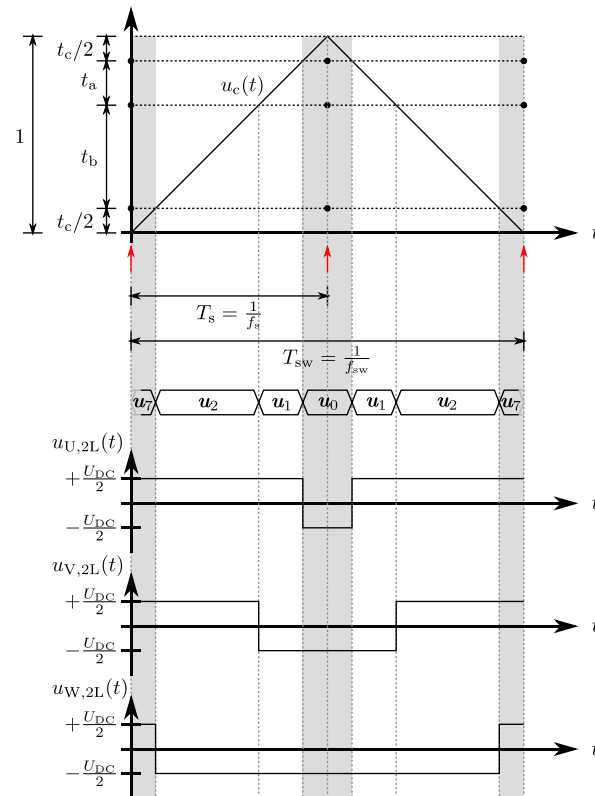


Abbildung 4.8: Pulsweitenmodulation der durch die Raumzeigermodulation bestimmten Einschaltzeiten und die resultierenden Ausgangsspannungsverläufe des 2-Level Modulators für das Beispiel aus Abbildung 4.1, grau schattiert: Nullspannungsraumzeiger, rote Pfeile: Zeitpunkt der Übernahme der Einschaltzeiten und der überschwingungsfreien Strommesswertfassung

4.2 3-Level Raumzeigerpulsweitenmodulation

Der sich im 3-Level Raumzeigerdiagramm bewegende Sollspannungsraumzeiger wird, wie es auch bei der 2-Level Raumzeigerpulsweitenmodulation der Fall ist, im Mittel durch eine Schaltsequenz von mindestens drei den Sektor begrenzenden Raumzeigern nachgebildet. Die hohe Komplexität erfordert, insbesondere für hohe Schaltfrequenzen, eine effiziente Implementierung der 3-Level Raumzeigerpulsweitenmodulation. Die nachfolgend beschriebene Methode zur Generierung der Schaltsignale basiert auf der Möglichkeit, das 3-Level Raumzeigerdiagramm in 2-Level Raumzeigerdiagramme zu unterteilen. Demzufolge kann die in Kapitel 4.1 vorgestellte 2-Level Raumzeigerpulsweitenmodulation inklusive der vereinfachenden Transformation I und der Übermodulationsstrategie genutzt werden. Zum besseren Verständnis sind nachstehend die nicht transformierten Raumzeigerdiagramme in den Abbildungen dargestellt. Des Weiteren wird der von der feldorientierten Stromregelung für den 3-Level Raumzeigerpulsweitenmodulator bereitgestellte und im 3-Level Raumzeigerdiagramm vorliegende Sollspannungsraumzeiger im Folgenden mit \mathbf{u}_{3L}^* bezeichnet. Der Betrag der in den Ecken des 3-Level Raumzeigerdiagrammes sich befindenden Spannungsraumzeiger ist auf eins

normiert. Folglich gilt für jegliche Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes:

$$|\mathbf{u}_{xx}| \leq 1 \quad (4.22)$$

4.2.1 3-Level Raumzeigerdiagramm

Im Gegensatz zum 2-Level Raumzeigerdiagramm (Abbildung 4.1) besteht das 3-Level Raumzeigerdiagramm (Abbildung 4.9) aufgrund der Möglichkeit, das positive, das neutrale und das negative Potential des Gleichspannungszwischenkreises mit den drei Ausgangsphasen des 3-Level Umrichters zu verbinden (Kapitel 3.1, 3.3), aus 27 Spannungsraumzeigern und 24 Sektoren [48].

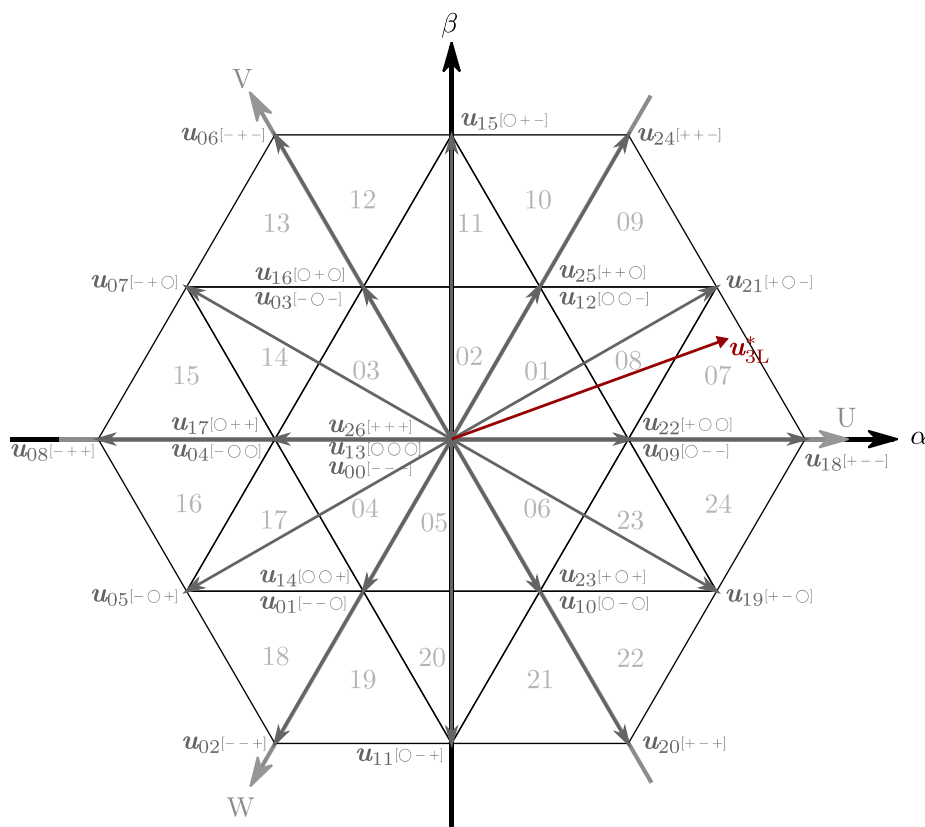


Abbildung 4.9: 3-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und dem Sollspannungsraumzeiger (rot)

Die drei im Koordinatenursprung des 3-Level Raumzeigerdiagrammes liegenden Spannungsraumzeiger sind Nullspannungsraumzeiger, da diese keine Spannungsdifferenz an den drei Ausgangsphasen des Umrichters hervorrufen. Die sechs Spannungsraumzeigerpaare im Inneren des 3-Level Raumzeigerdiagrammes entsprechen dem Spannungsraumzeiger \mathbf{u}_{BK}^* (Kapitel 4.2.2) und sind, wie auch die drei Spannungsraumzeiger im Koordinatenursprung, redundant. Redundante

Spannungsraumzeiger weisen mindestens zwei verschiedene Kombinationen der dreiphasigen Ausgangsspannung auf, besitzen aber bei symmetrischer Aufteilung der Zwischenkreisspannung auf beide Zwischenkreiskapazitäten (Kapitel 4.2.6) eine identische Position im Raumzeigerdiagramm.

4.2.2 Funktionsprinzip

Das 3-Level Raumzeigerdiagramm H kann in acht sogenannte Subhexagone ($SH_0 - SH_7$) unterteilt werden (Abbildung 4.10), [49], [50], [51]. Die zwei mittigen Subhexagone SH_0 und SH_7 ergeben sich aus den drei redundanten Nullspannungsraumzeigern im Koordinatenursprung und sind für die Symmetrierung der Zwischenkreisspannung des 3-Level Umrichters von Bedeutung (Kapitel 4.2.6).

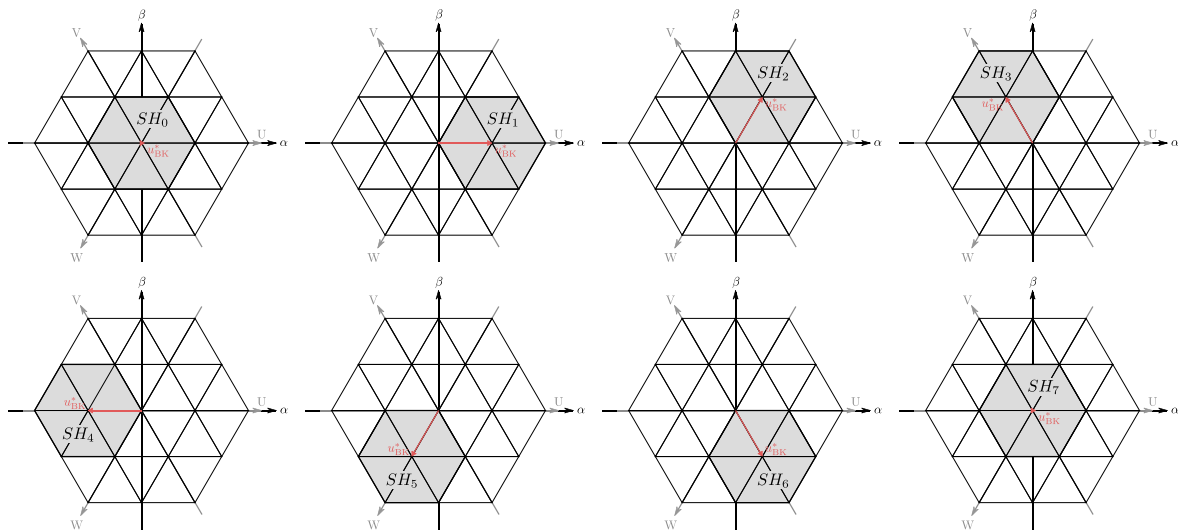


Abbildung 4.10: Unterteilung des 3-Level Raumzeigerdiagrammes in 8 Subhexagone und deren um den Spannungsraumzeiger \mathbf{u}_{BK}^* (rot) verschobener Ursprung gegenüber dem Ursprung des 3-Level Raumzeigerdiagrammes

Die einzelnen Subhexagone entsprechen dem 2-Level Raumzeigerdiagramm und werden je nach Position des Sollspannungsraumzeigers \mathbf{u}_{3L}^* im 3-Level Raumzeigerdiagramm ausgewählt (Kapitel 4.2.3). Die Ursprünge der Subhexagone $SH_1 - SH_6$ sind um den Spannungsraumzeiger \mathbf{u}_{BK}^* vom Ursprung des 3-Level Raumzeigerdiagrammes und damit vom Ursprung des α, β -Koordinatensystems verschoben. Der Betrag des Spannungsraumzeigers \mathbf{u}_{BK}^* entspricht einem Spannungsoffset in Höhe der halben Zwischenkreisspannung und ist für die Subhexagone SH_0 und SH_7 im Koordinatenursprung gleich null. Durch die Transformation II (4.23), welche einer geometrischen Subtraktion des Spannungsraumzeigers \mathbf{u}_{BK}^* von dem im 3-Level Raumzeigerdiagramm vorliegenden Sollspannungsraumzeiger \mathbf{u}_{3L}^* entspricht,

$$\mathbf{u}_{2L}^* = \mathbf{u}_{3L}^* - \mathbf{u}_{BK}^* \quad (4.23)$$

entsteht ein weiterer Spannungsraumzeiger \mathbf{u}_{2L}^* im Koordinatenursprung des α, β -Koordinatensystems (Abbildung 4.11).

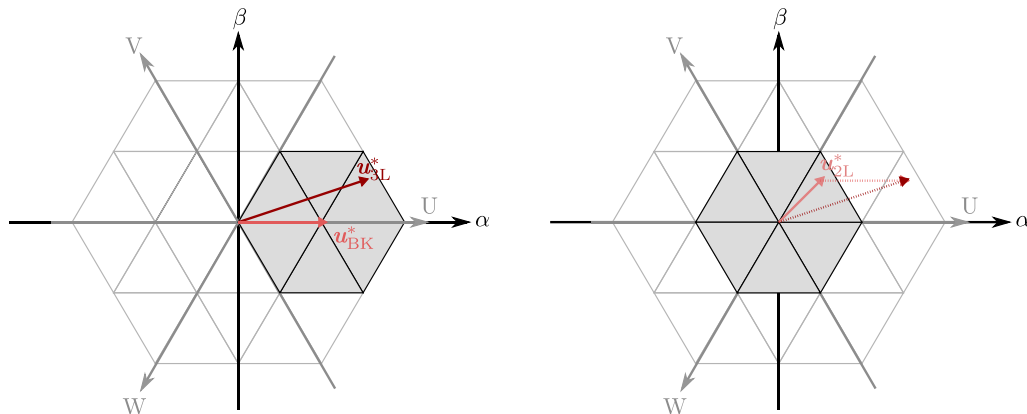


Abbildung 4.11: Transformation II: durch die geometrische Subtraktion des Spannungsraumzeigers \mathbf{u}_{BK}^* von dem im 3-Level Raumzeigerdiagramm vorliegenden Sollspannungsraumzeiger \mathbf{u}_{3L}^* entstehender Spannungsraumzeiger \mathbf{u}_{2L}^*

Da beide Spannungsraumzeiger \mathbf{u}_{2L}^* und \mathbf{u}_{BK}^* nach der erfolgten Transformation II ihre Ursprünge im Koordinatenursprung haben, kann das in Kapitel 4.1 vorgestellte Verfahren der besonders effizienten 2-Level Raumzeigerpulsweitenmodulation einschließlich der Übermodulationsstrategie angewendet werden. Entsprechend der Transformation des im 3-Level Raumzeigerdiagramm vorliegenden Sollspannungsraumzeigers \mathbf{u}_{3L}^* in die zwei Spannungsraumzeiger \mathbf{u}_{2L}^* und \mathbf{u}_{BK}^* des 2-Level Raumzeigerdiagrammes, besteht der 3-Level Raumzeigerpulsweitenmodulator aus zwei separaten, aber miteinander synchronisierten 2-Level Raumzeigerpulsweitenmodulatoren (Abbildung 4.12). Für die beiden parallel laufenden Modulatoren (SVPWM-I und SVPWM-II) stellen \mathbf{u}_{2L}^* und \mathbf{u}_{BK}^* die Sollspannungsraumzeiger dar. Der gesamte 3-Level Raumzeigermodulator nutzt die Vereinfachung der Transformation I, was an der Notation der Sollspannungsraumzeiger durch einen Hatschek in Abbildung 4.12 zu erkennen ist.

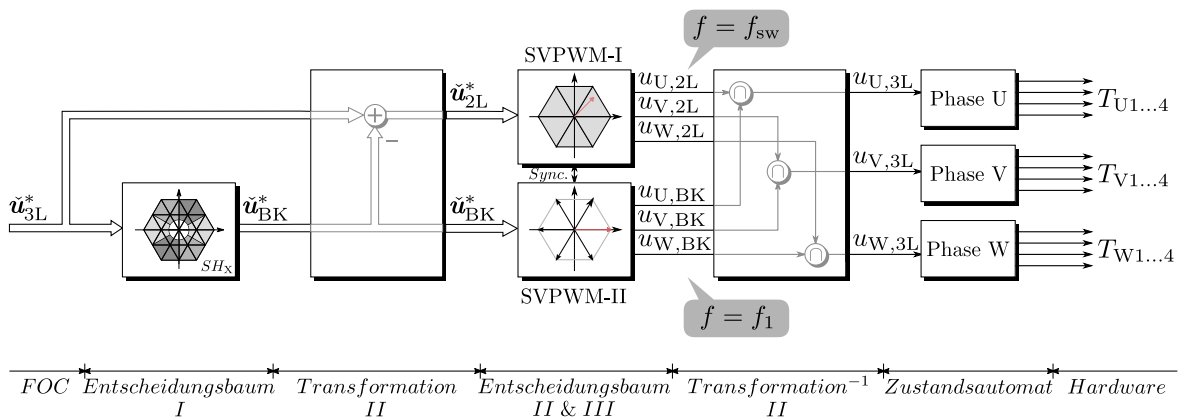


Abbildung 4.12: Blockdiagramm des 3-Level Raumzeigermodulators mit der Bestimmung des Subhexagons, der Transformation II, den zwei synchronisierten 2-Level Raumzeigermodulatoren und den nachgeschalteten Zustandsautomaten

Der Sollspannungsraumzeiger \check{u}_{2L}^* dient als Eingangsgröße für den Raumzeigermodulator SVPWM-I. Die Schaltfrequenz der Ausgangsspannungsebene entspricht der Trägersignalfrequenz f_{sw} der Pulsweitenmodulation. Da der Sollspannungsraumzeiger \check{u}_{BK}^* des Modulators SVPWM-II ausschließlich die Ecken oder den Ursprung des hexagonalen 2-Level Raumzeigerdiagrammes auswählt, ist der Modulator auf die Blockkommutierung der drei Ausgangsspannungen mit der Grundswingungsfrequenz f_1 ($SH_1 - SH_6$) oder im Falle der Subhexagone SH_0 und SH_7 auf die Nutzung der Nullspannungsraumzeiger beschränkt.

Beide 2-Level Modulatoren nutzen, wie üblich, zur Modulation der Ausgangsspannungen das negative und positive Zwischenkreispotential. Mittels logischer Verknüpfung werden daraus anschließend die gewünschten 3-Level Ausgangsspannungsverläufe erzeugt:

$$\langle + \rangle \cap \langle + \rangle \rightarrow \langle + \rangle \quad (4.24)$$

$$\langle + \rangle \cap \langle - \rangle \rightarrow \langle 0 \rangle \quad (4.25)$$

$$\langle - \rangle \cap \langle + \rangle \rightarrow \langle 0 \rangle \quad (4.26)$$

$$\langle - \rangle \cap \langle - \rangle \rightarrow \langle - \rangle \quad (4.27)$$

Weisen die Ausgänge beider 2-Level Modulatoren ein identisches Spannungslevel auf, gilt dieses auch für den Ausgang des 3-Level Modulators. Unterschiedliche Spannungslevel an den Ausgängen der 2-Level Modulatoren entsprechen dem neutralen Zwischenkreispotential am Ausgang des 3-Level Modulators. Über je einen Zustandsautomaten (Kapitel 4.2.7) pro Phase gelangen diese dann als Schaltsignale an die IGBTs. Die in diesem Kapitel vorgestellte 3-Level Raumzeigerpulsweitenmodulation eignet sich für alle in Kapitel 3.1 vorgestellten 3-Level Topologien.

4.2.3 Bestimmung des Subhexagons

Dem Sollspannungsraumzeiger kann in Abhängigkeit von seiner Position im 3-Level Raumzeigerdiagramm nicht immer ein Subhexagon eindeutig zugeordnet werden. Abbildung 4.13 a) zeigt die Sektoren mit der dazugehörigen Anzahl an möglichen Subhexagonen. Befindet sich der Sollspannungsraumzeiger in einem der hellgrauen Sektoren am Rand des 3-Level Raumzeigerdiagrammes, ist die Zuordnung eindeutig. Für die mittelgrauen und dunkelgrauen Sektoren im Zentrum des 3-Level Raumzeigerdiagrammes besteht die Möglichkeit, aus 2 bzw. 4 verschiedenen Subhexagonen zur Abbildung des Sollspannungsraumzeigers zu wählen.

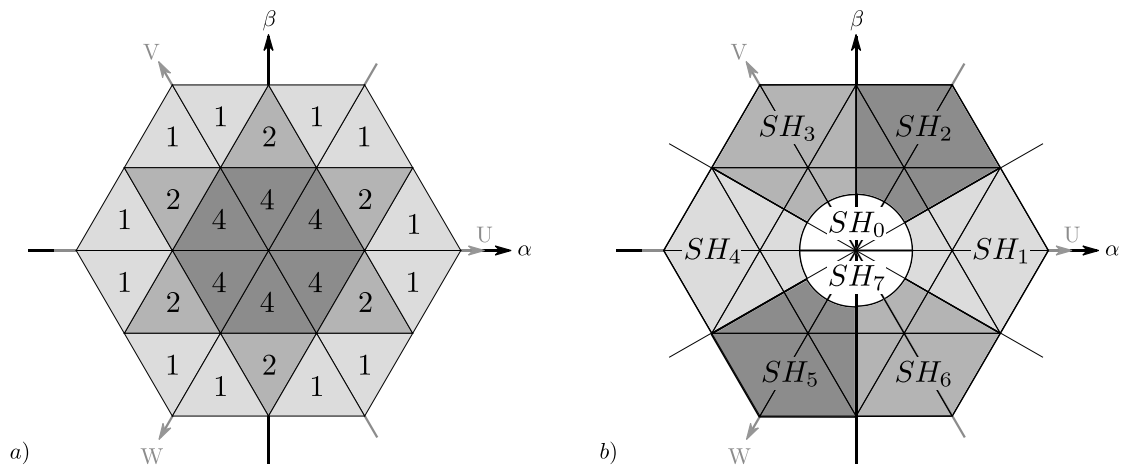


Abbildung 4.13: a) Sektoren mit der Anzahl möglicher Subhexagone, b) gewählte Zuordnung der Subhexagone

Um eine eindeutige Zuordnung dieser Subhexagone zu ermöglichen, werden die 60° -Abschnitte der Ausgangsphasen herangezogen. Dies führt bei der Abbildung des Sollspannungsraumzeigers zu der größtmöglichen Einschaltzeit der redundanten Spannungsraumzeiger und beeinflusst daher die Leistungsfähigkeit der Zwischenkreisspannungsregelung positiv (Kapitel 4.2.6). Sobald der Betrag des Sollspannungsraumzeigers \mathbf{u}_{3L}^* kleiner als das 0,3-fache der Länge der in den Ecken des 3-Level Raumzeigerdiagrammes sich befindenden Spannungsraumzeiger ist, werden die inneren beiden Subhexagone zur Abbildung des Sollspannungsraumzeigers selektiert (Abbildung 4.13 b)) (Kapitel 4.2.6).

$$|\mathbf{u}_{3L}^*| < 0,3 \quad (4.28)$$

Wird der Sollspannungsraumzeiger mittels einer Stromregelung generiert, kann dieser, je nach Parametrierung des Stromreglers, zu einem häufigen Wechsel zwischen zwei benachbarten Subhexagonen führen. Dies gilt insbesondere bei kleinen Beträgen des Sollspannungsraumzeigers. Ein Wechsel zwischen zwei benachbarten äußeren Subhexagonen ist stets mit einem Schaltvorgang einer Phase verbunden, während ein Wechsel zwischen den beiden inneren Subhexagonen ohne Schaltvorgang vollzogen wird (Kapitel 4.2.5). Aufgrund des reduzierten Auftretens von Schaltvorgängen und dem damit verbundenen Ausbleiben der notwendigen Verriegelungszeiten (Kapitel 4.2.7) ergeben sich durch die Nutzung der inneren Hexagone geringere harmonische Oberschwingungen [52], [53]. Die Modulation mittels der inneren Subhexagone resultiert zudem in eine effektivere Symmetrierung der Zwischenkreisspannung (Kapitel 4.2.6). Zur Vermeidung unnötig häufiger Wechsel der Subhexagone und zur Gewährleistung der fehlerfreien Funktion der Hybriden Stromregelung (Kapitel 5.7) ist es vorteilhaft, jegliche Übergänge zwischen zwei benachbarten äußeren Subhexagonen sowie den Wechsel zwischen den inneren und den äußeren Subhexagonen mit einer Hysterese zu versehen.

Die Bestimmung der Subhexagone wird durch die Transformation I (4.7) ebenfalls vereinfacht. Die Steigungen der 60°-Abschnitte der Ausgangsphasen weisen nach der Transformation eine Steigung von 1/3 auf. Daher kann auch hier ein simpler Entscheidungsbaum zur Bestimmung der Subhexagone genutzt werden (Abbildung 4.14).

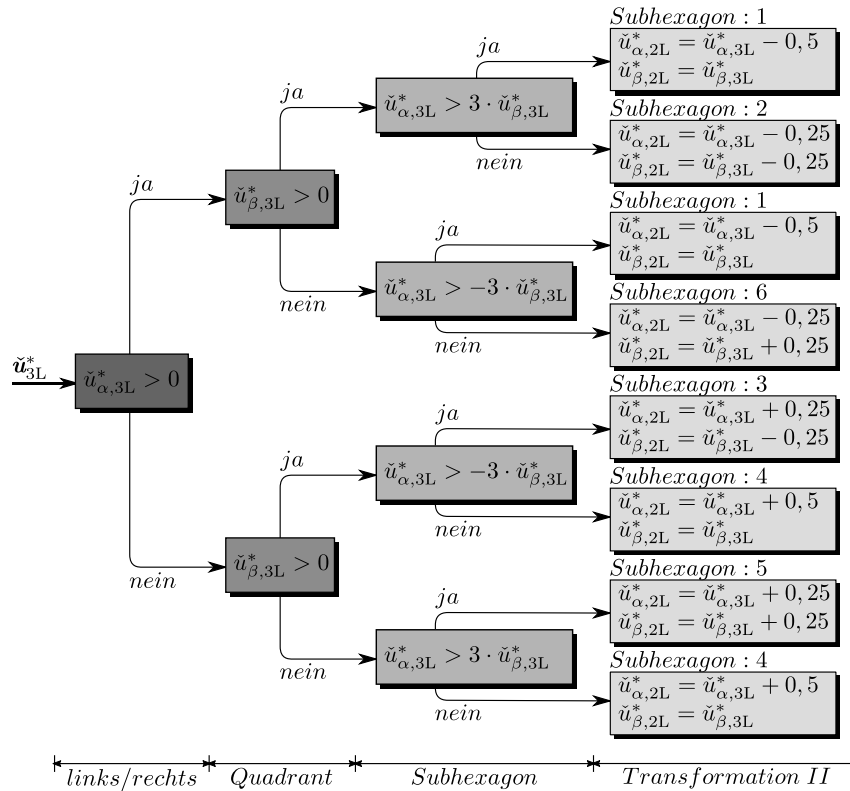


Abbildung 4.14: Entscheidungsbaum I zur Bestimmung des Subhexagons und der Gleichungen für die Transformation II

Die Gleichungen der Transformation II beschreiben das für die Durchführung der 2-Level Raumzeigermodulation erforderliche Verschieben der äußeren Subhexagone in den Koordinatenursprung des 3-Level Raumzeigerdiagrammes. Zudem ergeben sich aus den Verschiebungswerten, allerdings mit konträren Vorzeichen, die Komponenten des transformierten Sollspannungsraumzeigers $\tilde{\mathbf{u}}_{BK}^*$ des Modulators SVPWM-II.

4.2.4 Übermodulation

Die in Kapitel 4.1.3 vorgestellte Übermodulationsstrategie greift automatisch, sobald in der entsprechenden Raumrichtung kein benachbartes Subhexagon existiert und somit durch den Entscheidungsbaum I (Abbildung 4.14) ausgewählt werden kann. In diesem Falle kann der Sollspannungsraumzeiger nicht mehr durch die 2-Level Raumzeigermodulation (Entscheidungsbaum II) innerhalb eines der sechs äußeren Subhexagone abgebildet werden und eine geeignete Übermodulationsstrategie wird durch den Entscheidungsbaum III (Abbildung 4.7) bestimmt. Dementsprechend wird das 3-Level Raumzeigerdiagramm, wie folgend in Abbildung 4.15 dargestellt, durch die schraffierten Übermodulationssektoren

erweitert. Andernfalls werden die gewünschten Einschaltzeiten durch die 2-Level Raumzeigermodulation innerhalb eines der zwei inneren oder sechs äußeren Subhexagone mittels des in Abbildung 4.3 dargestellten Entscheidungsbaumes II berechnet.

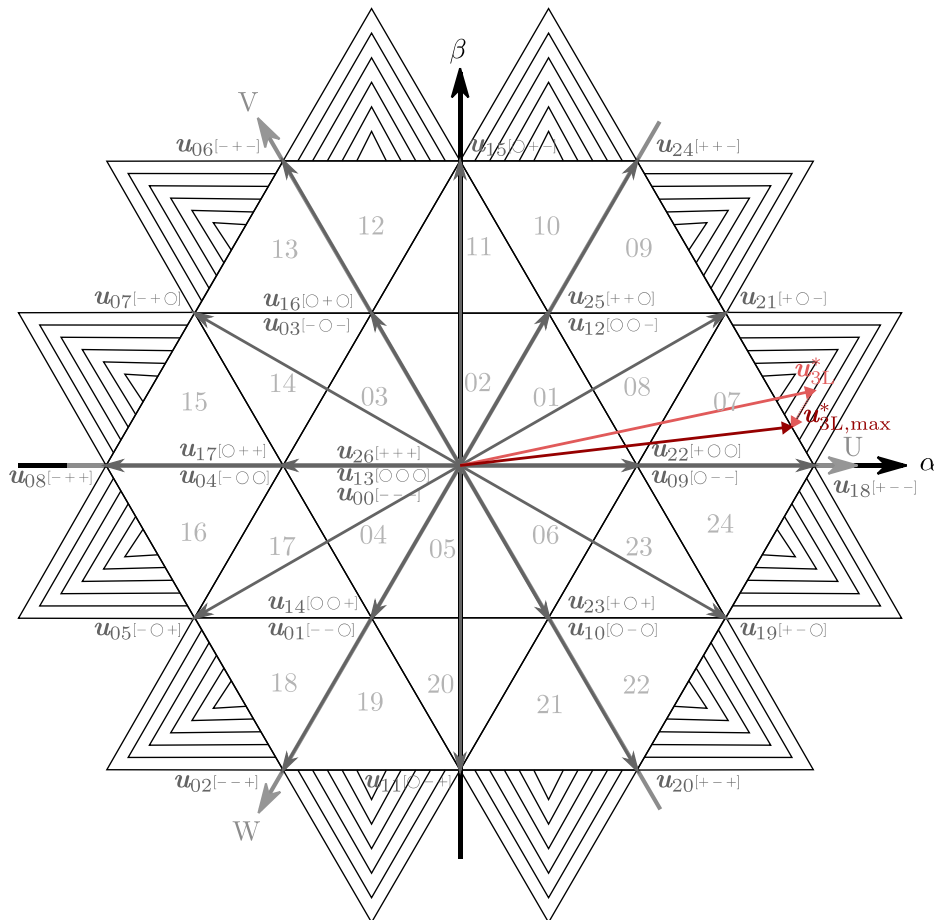


Abbildung 4.15: 3-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen, Übermodulationssektoren (schraffiert) und dem Verschieben des Sollspannungsraumzeigers für den Fall, dass dieser die Grenzen des Raumzeigerdiagrammes überschritten hat (rot)

Die maximal erreichbare Grundschwingungsamplitude $\hat{u}_{1,max}$ der Ausgangsphasen eines 2-Level Umrichters beträgt bei der Modulation mit dem maximalen Modulationsindex von $m = 1$ (Blockkommutation) nach Fourier-Transformation:

$$\hat{u}_{1,max} = \frac{4}{\pi} \cdot \frac{U_{DC}}{2} = \frac{2}{\pi} \cdot U_{DC} \quad (4.29)$$

Bei einem Modulationsindex von $m = 1$ weisen die Phasenspannungen am Ausgang eines 3-Level Umrichters, bedingt durch die Nutzung des neutralen Zwischenkreispotentials für ein Sechstel der Grundschwingungsperiode, dahingegen einen treppenförmigen Verlauf auf. Folglich reduziert sich die maximal erreichbare Grundschwingungsamplitude $\hat{u}_{1,max}$ um ca. 3,5 % im Vergleich zu einem 2-Level Umrichter. Dies erschwert die Vergleichbarkeit, wenn der Modulationsindex als Quotient der aktuell vorliegenden

Grundschwingungsamplitude und der maximal erreichbaren Grundschwingungsamplitude definiert ist (4.3).

$$m = \frac{\hat{u}_1}{\hat{u}_{1,\max}} \quad (4.30)$$

4.2.5 Schaltsequenz

Die in dieser Arbeit vorgestellte effiziente Implementierung der 3-Level Raumzeigermodulation basiert auf der einfachen, nicht modifizierten 2-Level Raumzeigermodulation. Die Anzahl der Schaltvorgänge ist für die Modulationsmethode der nicht modifizierten 2-Level Raumzeigermodulation stets auf ein Minimum reduziert und dementsprechend auch die auftretenden Schaltverluste bei Anwendung dieser (Kapitel 4.1.4). Die maximale Anzahl an Schaltvorgängen je Schaltsequenz beträgt drei. Um die durch das Schalten der halben Zwischenkreisspannung und die (teilweise – je nach Topologie) Verwendung von Leistungshalbleitern mit der halben Sperrspannungsfestigkeit bedingten Vorteile im Bereich der Schaltverluste bestmöglich ausspielen zu können, sollte daher die 3-Level Raumzeigermodulation mit einer geringstmöglichen Anzahl an zusätzlichen Schaltvorgängen im Vergleich zu der 2-Level Raumzeigermodulation auskommen. Die im Folgenden beschriebenen Schaltsequenzen der 3-Level Raumzeigermodulation werden daher in Relation zu denen der 2-Level Raumzeigermodulation betrachtet. Im Unterschied zu dieser entspricht bei der 3-Level Raumzeigermodulation ein Schaltvorgang einem Schalten einer Phase um die halbe Zwischenkreisspannung.

Bei der Modulation mittels der äußeren Subhexagone $SH_1 - SH_6$ bilden die beiden redundanten Spannungsraumzeiger den Beginn und das Ende jeder Schaltsequenz einer halben Trägersignalperiode. Jede aufsteigende Hälfte der Trägersignalperiode beginnt mit dem redundanten Spannungsraumzeiger, welcher die größere Zahl im Index aufweist und endet mit dem redundanten Spannungsraumzeiger, welcher die kleinere Zahl im Index besitzt. Für die absteigende Hälfte der Trägersignalperiode gilt die entgegengesetzte Reihenfolge. Für das in Abbildung 4.9 aufgeführte Beispiel, der Sollspannungsraumzeiger befindet sich im Sektor 07 des 3-Level Raumzeigerdiagrammes, ergibt sich somit für die aufsteigende Hälfte der Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{22}\langle t_c/2 \rangle \cdots \mathbf{u}_{21}\langle t_b \rangle \cdots \mathbf{u}_{18}\langle t_a \rangle \cdots \mathbf{u}_{09}\langle t_c/2 \rangle \quad (4.31)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{22}[+ \circ \circ] \cdots \mathbf{u}_{21}[+ \circ -] \cdots \mathbf{u}_{18}[+ - -] \cdots \mathbf{u}_{09}[\circ - -] \quad (4.32)$$

sowie für die absteigende Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{09}\langle t_c/2 \rangle \cdots \mathbf{u}_{18}\langle t_a \rangle \cdots \mathbf{u}_{21}\langle t_b \rangle \cdots \mathbf{u}_{22}\langle t_c/2 \rangle \quad (4.33)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{09}[\circ - -] \cdots \mathbf{u}_{18}[+ - -] \cdots \mathbf{u}_{21}[+ \circ -] \cdots \mathbf{u}_{22}[+ \circ \circ] \quad (4.34)$$

Betrachtet man die Abfolge der Spannungen der drei Ausgangsphasen des 3-Level Umrichters für die aufsteigende (4.32) und die absteigende (4.34) Hälfte der Trägersignalperiode, so ist ersichtlich, dass je Übergang zwischen den verwendeten Spannungsraumzeigern immer nur eine Phase um die halbe Zwischenkreisspannung geschaltet wird (rot markiert) und die Übergänge somit, im Vergleich zur 2-Level Raumzeigermodulation, ohne zusätzliche Schaltvorgänge geschehen. Auch der Wechsel zwischen zwei Sektoren innerhalb eines der äußeren Subhexagone erfolgt im Vergleich zur 2-Level Raumzeigermodulation ohne zusätzliche Schaltvorgänge. Dies ist unabhängig davon, ob der Wechsel am Ende der aufsteigenden Hälfte der Trägersignalperiode (Maximum des Trägersignals) oder am Ende der absteigenden Hälfte der Trägersignalperiode (Minimum des Trägersignals) geschieht. Im Vergleich zur 2-Level Raumzeigermodulation bedarf es bei einem Wechsel zwischen zwei äußeren Subhexagonen ($SH_1 - SH_6$) eines zusätzlichen Schaltvorganges. Zur Vermeidung weiterer zusätzlicher Schaltvorgänge sollte ein Wechsel nur dann erfolgen, wenn dies mit dem Schalten einer Phase um die halbe Zwischenkreisspannung möglich ist. Unter der Annahme, dass die Trajektorie des Sollspannungsraumzeigers einen Kreis beschreibt und die Grundswingungsfrequenz deutlich kleiner als die Schaltfrequenz ist, gilt dies stets und ist unabhängig davon, ob ein Wechsel am Ende der aufsteigenden oder der absteigenden Hälfte der Trägersignalperiode initiiert wird. Pro Grundswingungsperiode ergeben sich unter dieser Annahme sechs zusätzliche Schaltvorgänge. Im Vergleich zur 2-Level Raumzeigermodulation sind keine zusätzlichen Schaltvorgänge bei der Modulation mittels der äußeren Subhexagone auch dann gewährleistet, wenn eine möglicherweise notwendige Symmetrierung der Zwischenkreisspannung (Kapitel 4.2.6) aktiv ist.

Bei der Modulation mittels der beiden inneren Subhexagone SH_0 und SH_7 bilden zwei der drei Nullspannungsraumzeiger im Koordinatenursprung den Beginn und das Ende jeder Schaltsequenz einer halben Trägersignalperiode. Auch hier beginnt jede aufsteigende Hälfte der Trägersignalperiode mit dem redundanten Spannungsraumzeiger, welcher die größere Zahl im Index aufweist und endet mit dem redundanten Spannungsraumzeiger, welcher die kleinere Zahl im Index besitzt. Für die absteigende Hälfte der

Trägersignalperiode gilt die entgegengesetzte Reihenfolge. Für das Beispiel der Abbildung eines sich in Sektor 01 des 3-Level Raumzeigerdiagrammes befindenden Sollspannungsraumzeigers mittels des Subhexagons SH_0 , ergibt sich für die aufsteigende Hälfte der Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{13}\langle t_c/2 \rangle \cdots \mathbf{u}_{12}\langle t_b \rangle \cdots \mathbf{u}_{09}\langle t_a \rangle \cdots \mathbf{u}_{00}\langle t_c/2 \rangle \quad (4.35)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{13}[\circ\circ\circ] \cdots \mathbf{u}_{12}[\circ\circ -] \cdots \mathbf{u}_{09}[\circ - -] \cdots \mathbf{u}_{00}[- - -] \quad (4.36)$$

sowie für die absteigende Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{00}\langle t_c/2 \rangle \cdots \mathbf{u}_{09}\langle t_a \rangle \cdots \mathbf{u}_{12}\langle t_b \rangle \cdots \mathbf{u}_{13}\langle t_c/2 \rangle \quad (4.37)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{00}[- - -] \cdots \mathbf{u}_{09}[\circ - -] \cdots \mathbf{u}_{12}[\circ\circ -] \cdots \mathbf{u}_{13}[\circ\circ\circ] \quad (4.38)$$

Für die Abbildung des selbigen Sollspannungsraumzeigers mittels des Subhexagon SH_7 ergibt sich für die aufsteigende Hälfte der Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{26}\langle t_c/2 \rangle \cdots \mathbf{u}_{25}\langle t_b \rangle \cdots \mathbf{u}_{22}\langle t_a \rangle \cdots \mathbf{u}_{13}\langle t_c/2 \rangle \quad (4.39)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{26}[+ + +] \cdots \mathbf{u}_{25}[+ + 0] \cdots \mathbf{u}_{22}[+ \circ\circ] \cdots \mathbf{u}_{13}[\circ\circ\circ] \quad (4.40)$$

sowie für die absteigende Trägersignalperiode die Schaltsequenz zu

$$\mathbf{u}_{13}\langle t_c/2 \rangle \cdots \mathbf{u}_{22}\langle t_a \rangle \cdots \mathbf{u}_{25}\langle t_b \rangle \cdots \mathbf{u}_{26}\langle t_c/2 \rangle \quad (4.41)$$

und die Abfolge der Spannungen der drei Ausgangsphasen zu

$$\mathbf{u}_{13}[\circ\circ\circ] \cdots \mathbf{u}_{22}[+ \circ\circ] \cdots \mathbf{u}_{25}[+ + 0] \cdots \mathbf{u}_{26}[+ + +] \quad (4.42)$$

Betrachtet man für das Beispiel die Abfolge der Spannungen der drei Ausgangsphasen des 3-Level Umrichters für beide inneren Subhexagone sowohl für die aufsteigende (4.36), (4.40) als auch für die absteigende (4.38), (4.42) Hälfte der Trägersignalperiode, so ist ersichtlich, dass je Übergang zwischen den verwendeten Spannungsraumzeigern immer nur eine Phase um die halbe Zwischenkreisspannung geschaltet wird (rot markiert) und die

Übergänge somit, im Vergleich zur 2-Level Raumzeigermodulation, ohne zusätzliche Schaltvorgänge geschehen. Auch der Wechsel zwischen zwei Sektoren innerhalb eines der inneren Subhexagone erfolgt im Vergleich zur 2-Level Raumzeigermodulation ohne zusätzliche Schaltvorgänge. Dies ist unabhängig davon, ob der Wechsel am Ende der aufsteigenden Hälfte der Trägersignalperiode (Maximum des Trägersignals) oder am Ende der absteigenden Hälfte der Trägersignalperiode (Minimum des Trägersignals) geschieht. Um den Wechsel zwischen den beiden inneren Subhexagonen (SH_0 und SH_7) ohne zusätzliche Schaltvorgänge, im Vergleich zur 2-Level Raumzeigermodulation, zu gewährleisten, erfolgt dieser stets über den Nullspannungsraumzeiger u_{13} . Ein entsprechender Algorithmus verzögert daher den Wechsel gegebenenfalls um eine halbe Trägersignalperiode. Folglich kann sich die Totzeit der Regelung zur Symmetrierung der Zwischenkreisspannung um eine halbe Trägersignalperiode vergrößern (Kapitel 4.2.6). Ein Wechsel zwischen den beiden inneren Subhexagonen über den Nullspannungsraumzeiger u_{13} führt zudem zur Wiederholung der aufsteigenden bzw. der absteigenden Hälfte des dreieckförmigen Trägersignals. Infolgedessen entspricht das Trägersignal bei solch einem Wechsel einem sägezahnförmigen Verlauf. Weder die Abbildung des Sollspannungsraumzeigers noch andere synchron zum Trägersignal ausgeführte Funktionen des Modulators, wie beispielsweise die Oberschwingungsfreie Strommessung, werden dadurch beeinflusst. Im Vergleich zur 2-Level Raumzeigermodulation sind keine zusätzlichen Schaltvorgänge bei der Modulation mittels der inneren Subhexagone auch dann gewährleistet, wenn eine möglicherweise notwendige Symmetrierung der Zwischenkreisspannung (Kapitel 4.2.6) aktiv ist.

Im Vergleich zur 2-Level Raumzeigermodulation bedarf es bei einem Wechsel zwischen den äußeren Subhexagonen ($SH_1 - SH_6$) und den beiden inneren Subhexagonen (SH_0 und SH_7) zusätzlicher Schaltvorgänge. Bei Netzeinspeisungsanwendungen treten diese Wechsel, bedingt durch die konstante Rotation eines Sollspannungsraumzeigers mit relativ großen und gleichbleibenden Betrag, allerdings vernachlässigbar selten auf. Die geringstmögliche Anzahl von nur einem zusätzlichen Schaltvorgang wird bei einem Wechsel zwischen den äußeren Subhexagonen SH_1 , SH_3 und SH_5 und dem inneren Subhexagon SH_0 sowie bei einem Wechsel zwischen den äußeren Subhexagonen SH_2 , SH_4 und SH_6 und dem inneren Subhexagon SH_7 erzielt und ist unabhängig davon, ob dieser Wechsel am Ende der aufsteigenden oder der absteigenden Hälfte der Trägersignalperiode initiiert wird. Eine Logik gewährleistet, dass die Wechsel mit nur einem zusätzlichen Schaltvorgang, im Vergleich zur 2-Level Raumzeigermodulation, von den äußeren zu den inneren Subhexagonen immer dann stattfinden, wenn sich die Symmetrie der Zwischenkreisspannungen innerhalb einer zulässigen Toleranz befindet. Innerhalb dieser werden die inneren Subhexagone alternierend genutzt und es ist daher irrelevant, welches der beiden inneren Subhexagone zuerst genutzt wird (Kapitel 4.2.6). Außerhalb der zulässigen Toleranz kann es, bedingt durch die Symmetrierung der

Zwischenkreisspannung, zur längerfristigen Nutzung eines der beiden inneren Subhexagone kommen. Ein Wechsel ohne einen weiteren zusätzlichen Schaltvorgang, im Vergleich zur 2-Level Raumzeigermodulation, würde somit für eine unbestimmte Zeit nicht stattfinden können. In diesem Falle wird ein weiterer zusätzlicher Schaltvorgang zu Gunsten eines sofortigen Wechsels zu den entsprechenden inneren Subhexagonen akzeptiert. Die Modulation mittels der inneren Subhexagone kommt ohne die beim Wechsel zwischen den äußeren Subhexagonen auftretenden zusätzlichen Schaltvorgänge aus und ermöglicht eine effektivere Symmetrierung der Zwischenkreisspannung sowie geringere harmonische Oberschwingungen (Kapitel 4.2.3). Bei einem Wechsel von den inneren zu den äußeren Subhexagonen muss der Wechsel gegebenenfalls über das zweite innere Subhexagon zu dem entsprechenden äußeren Subhexagon erfolgen, damit dieser ohne weiteren zusätzlichen Schaltvorgang realisiert werden kann. Dies ist durch eine Verzögerung um die halbe Trägersignalperiode möglich, wenn sich die Symmetrie der Zwischenkreisspannungen innerhalb einer zulässigen Toleranz befindet und die beiden inneren Subhexagone alternierend genutzt werden. Die Verzögerung kann sich außerhalb der zulässigen Toleranz, bedingt durch die Symmetrierung der Zwischenkreisspannung und der damit verbundenen längerfristigen Nutzung eines der beiden inneren Subhexagone, um eine unbestimmte Zeit erhöhen. Solch eine Verzögerung würde aber beispielsweise für einen Sollspannungsraumzeiger, welcher sich in den äußeren Sektoren befindet und sich folglich nicht durch die inneren Subhexagone abbilden lässt, für die Dauer der Verzögerung zu einer fehlerbehafteten Abbildung führen. Dementsprechend wird ein weiterer eventuell auftretender, zusätzlicher Schaltvorgang zu Gunsten der korrekten Abbildung des Sollspannungsraumzeigers akzeptiert.

Für das Beispiel aus Abbildung 4.9 sind in Abbildung 4.16 die Ausgangsspannungsverläufe beider 2-Level Raumzeigermodulatoren und die durch die Rücktransformation resultierenden Ausgangsspannungsverläufe des 3-Level Raumzeigermodulators dargestellt. Sektor 7 ist Teil des Subhexagons SH_1 . Der Sollspannungsraumzeiger \mathbf{u}_{BK}^* verschiebt das Subhexagon SH_1 um die halbe Zwischenkreisspannung entlang der Phase U in Richtung des Koordinatenursprungs. Folglich beträgt die Ausgangsspannung der Phase U des 2-Level Modulators SVPWM-II die positive halbe Zwischenkreisspannung. In Verbindung mit den Ausgangsspannungsverläufen des Modulators SVPWM-I und der Rücktransformation mittels der logischen Verknüpfungen ergeben sich die gewünschten Spannungsverläufe zur Ansteuerung des 3-Level Umrichters.

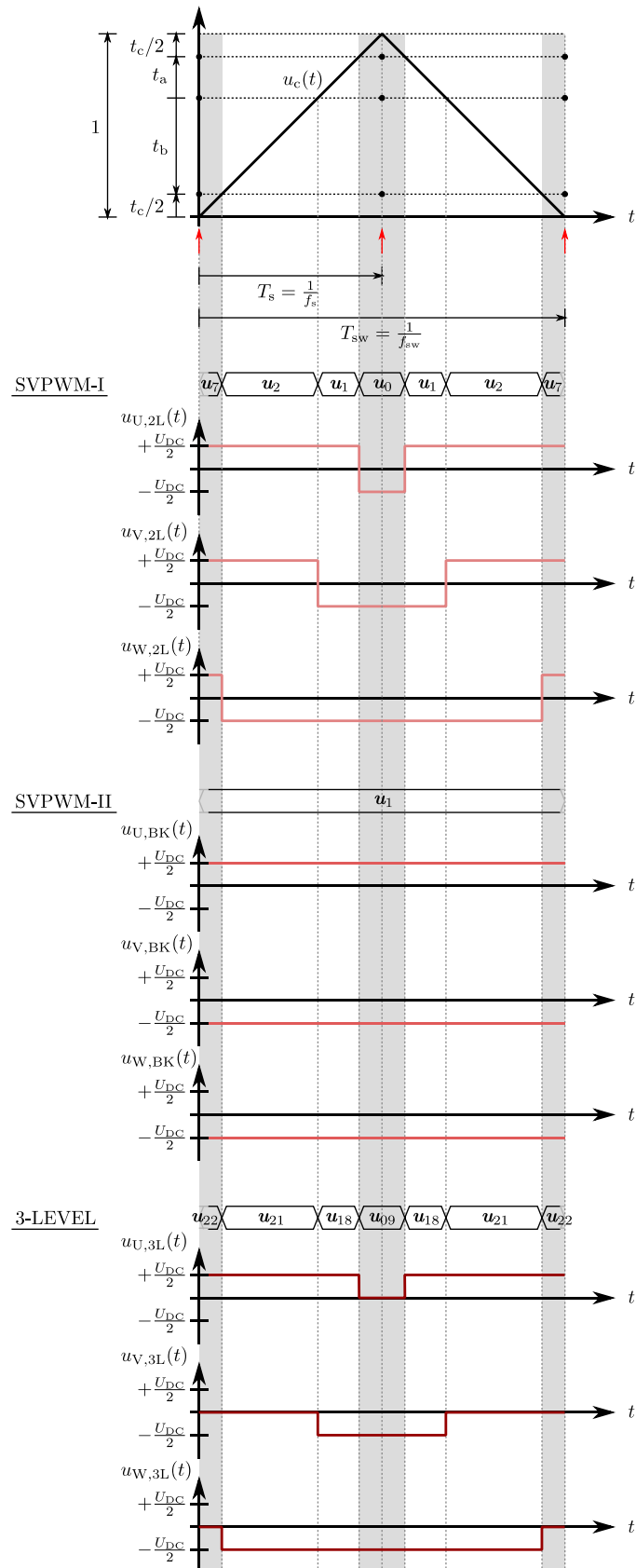


Abbildung 4.16: Ausgangsspannungsverläufe beider 2-Level Pulsweitenraumzeigermodulatoren und die durch die Rücktransformation gewonnenen Ausgangsspannungsverläufe des gesamten 3-Level Modulators für das Beispiel aus Abbildung 4.9, rote Pfeile: Zeitpunkt der Übernahme der Einschaltzeiten und der überschwingungsfreien Strommesswerterfassung

4.2.6 Symmetrierung der Zwischenkreisspannung

Basierend auf der Nutzung beider Nullspannungsraumzeiger bei Verwendung der einfachen, nicht modifizierten Raumzeigermodulation sowie der Möglichkeit der variablen Aufteilung der Einschaltzeit t_c auf diese, wird im Folgenden eine Methode zur aktiven Symmetrierung der Zwischenkreisspannung eines 3-Level Umrichters vorgestellt. Die Symmetrierung der Zwischenkreisspannung ist ein integraler Bestandteil des 3-Level Modulators und wird simultan zur Schaltsignalgenerierung ausgeführt. Weder die Abbildung des Sollspannungsraumzeigers noch die Laufzeit der Schaltsignalgenerierung wird negativ durch die Symmetrierung der Zwischenkreisspannung beeinflusst.

Ein wichtiger Aspekt für den Betrieb eines 3-Level Umrichters ist die möglichst symmetrische Aufteilung der Zwischenkreisspannung auf die beiden Zwischenkreiskapazitäten $C_{DC,h}$ und $C_{DC,l}$ (Abbildung 4.17).

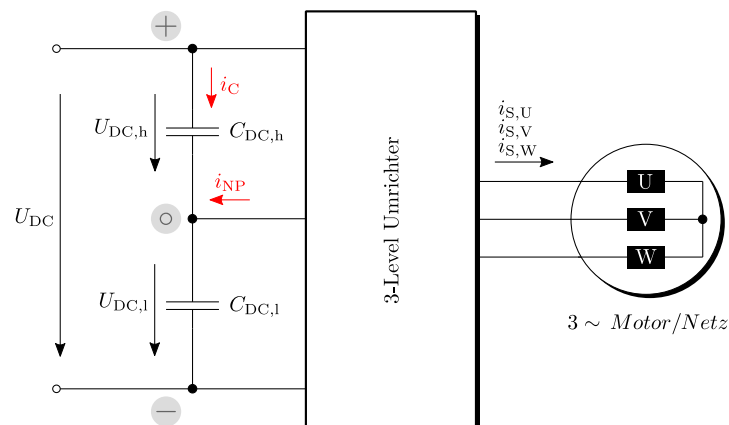


Abbildung 4.17: Aufteilung der Zwischenkreisspannung eines 3-Level NPC Umrichters

Die im Kapitel 3.1 vorgestellten NPC Topologien tendieren je nach Betriebsart und Ansteuerungsmethode zu einer mehr oder weniger starken Abweichung aus dem idealen Zustand. Eine geringere Qualität der Ausgangsspannungen bis hin zu Defekten der Leistungselektronik durch Überspannungen sind mögliche Folgen einer unsymmetrischen Aufteilung der Zwischenkreisspannung. [54]

Die Regeldifferenz lässt sich durch

$$\Delta U_{DC} = \frac{1}{2} \cdot U_{DC} - U_{DC,l} \quad (4.43)$$

berechnen. Mittels der Gleichungen zur Bestimmung der Spannung der oberen Zwischenkreiskapazität

$$U_{\text{DC,h}} = \frac{1}{C_{\text{DC,h}}} \int_{t_0}^{t_0+t_c} i_{\text{C}}(t) dt \quad (4.44)$$

und der Spannung der unteren Zwischenkreiskapazität

$$U_{\text{DC,l}} = \frac{1}{C_{\text{DC,l}}} \int_{t_0}^{t_0+t_c} i_{\text{C}}(t) + i_{\text{NP}}(t) dt \quad (4.45)$$

sowie dem Vorliegen von identisch großen Zwischenkreiskapazitäten

$$C_{\text{DC,h}} = C_{\text{DC,l}} = C \quad (4.46)$$

wird der Einfluss des in bzw. aus dem neutralen Potential fließenden Stromes i_{NP} auf die Symmetrie der beiden Zwischenkreisspannungen in (4.47) ersichtlich.

$$\Delta U_{\text{DC}} = -\frac{1}{2 \cdot C} \int_{t_0}^{t_0+t_c} i_{\text{NP}}(t) dt \quad (4.47)$$

In Abhängigkeit vom gewählten Spannungsraumzeiger lässt sich, bedingt durch dessen Einfluss auf den Strom i_{NP} , eine Verschiebung des neutralen Zwischenkreispotentials hin zum negativen bzw. positiven Zwischenkreispotential erzielen. Nicht alle der 27 Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes eignen sich zur Symmetrierung der Zwischenkreisspannung (Tabelle 4.1). Ausschließlich Spannungsraumzeiger, welche das neutrale Potential mit den Ausgangsphasen verbinden und gleichzeitig einen redundanten Spannungsraumzeiger aufweisen, können zur Regelung genutzt werden. Dazu zählen die Spannungsraumzeigerpaare 14 und 01, 16 und 03, 17 und 04, 22 und 09, 23 und 10 sowie 25 und 12. Sie verbinden mindestens eine Ausgangsphase mit dem neutralen Zwischenkreispotential und führen somit zu einem Strom $i_{\text{NP}} \neq 0$. Zudem weisen diese Spannungsraumzeigerpaare trotz unterschiedlicher Spannungen an den Ausgangsphasen eine identische Position im 3-Level Raumzeigerdiagramm auf. Dementsprechend ist für die korrekte Abbildung des Sollspannungsraumzeigers nur einer der beiden redundanten Spannungsraumzeiger eines Paares erforderlich. Die aus den unterschiedlichen Spannungsraumzeigerkombinationen der Ausgangsphasen resultierenden Ströme i_{NP} sind vom Betrag identisch, besitzen aber ein gegenteiliges Vorzeichen und ermöglichen somit die beidseitige Verschiebung des mittleren Zwischenkreispotentials.

Tabelle 4.1: Eignung der 27 Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes zur Symmetrierung der Zwischenkreisspannung

Spannungsraumzeiger	Ausgangsphasen	$i_{NP} =$	Redundanz	Symmetrierung
02	- - +			
06	- + -			
08	- + +			
18	+ - -	0	NEIN	NEIN
20	+ - +			
24	+ + -			
05	- 0 +	$-i_{S,V}$		
07	- + 0	$-i_{S,W}$		
11	0 - +	$-i_{S,U}$		
15	0 + -	$-i_{S,U}$	NEIN	NEIN
19	+ - 0	$-i_{S,W}$		
21	+ 0 -	$-i_{S,V}$		
26	+ + +			
13	0 0 0	0	JA	NEIN
00	- - -			
14	0 0 +	$+i_{S,W}$	JA	JA
01	- - 0	$-i_{S,W}$		
16	0 + 0	$+i_{S,V}$	JA	JA
03	- 0 -	$-i_{S,V}$		
17	0 + +	$-i_{S,U}$	JA	JA
04	- 0 0	$+i_{S,U}$		
22	+ 0 0	$+i_{S,U}$	JA	JA
09	0 - -	$-i_{S,U}$		
23	+ 0 +	$-i_{S,V}$	JA	JA
10	0 - 0	$+i_{S,V}$		
25	+ + 0	$-i_{S,W}$	JA	JA
12	0 0 -	$+i_{S,W}$		

Alle anderen Spannungsraumzeiger führen zu einem Strom $i_{NP} = 0$ und/oder es fehlt die Möglichkeit der Stromflussrichtungsumkehr durch einen redundanten Partner. Alle zur Symmetrierung der Zwischenkreisspannung geeigneten, redundanten Spannungsraumzeiger liegen im Ursprung der äußeren Subhexagone (Abbildung 4.18).

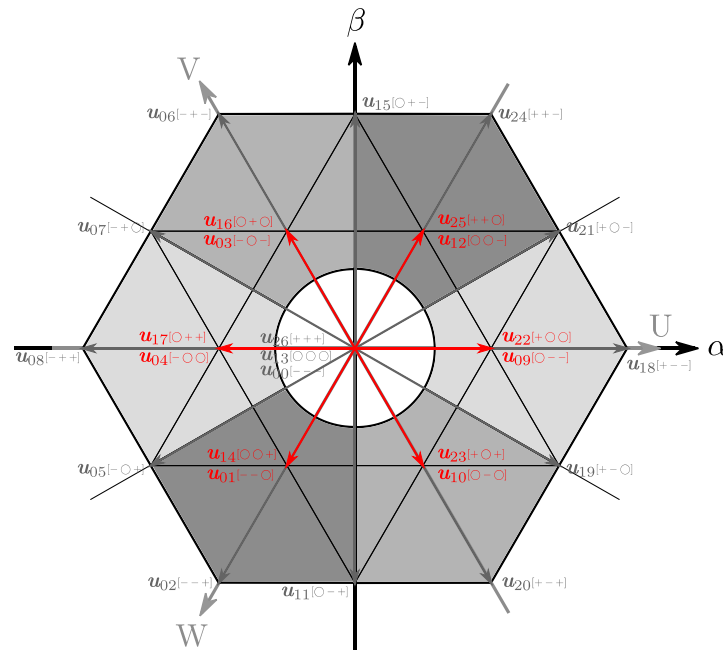


Abbildung 4.18: Darstellung der zur Symmetrierung der Zwischenkreisspannung geeigneten, redundanten Spannungsraumzeiger (rot) im 3-Level Raumzeigerdiagramm

Die redundanten Spannungsraumzeiger mit der kleineren Zahl im Index verbinden die Ausgangsphasen des Umrichters mit dem negativen und dem neutralen Zwischenkreispotential. Dahingegen stellen die redundanten Spannungsraumzeiger mit der höheren Zahl im Index die Verbindung der Ausgangsphasen des Umrichters mit dem neutralen und dem positiven Zwischenkreispotential her. Anhand des Beispiels eines sich in Sektor 07 des 3-Level Raumzeigerdiagrammes befindenden Sollspannungsraumzeigers \mathbf{u}_{3L}^* wird die Symmetrierung der Zwischenkreisspannung für den motorischen Betrieb des 3-Level Umrichters in Abbildung 4.19 veranschaulicht. Subhexagon SH_1 wurde mittels des in Kapitel 4.2.3 beschriebenen Entscheidungsbaumes I selektiert. Demnach können die redundanten Spannungsraumzeiger \mathbf{u}_{09} und \mathbf{u}_{22} im Ursprung des Subhexagons SH_1 zur Symmetrierung genutzt werden. Der Spannungsraumzeiger \mathbf{u}_{09} verbindet die Ausgangsphase U mit dem neutralen und die Ausgangsphasen V und W mit dem negativen Zwischenkreispotential. Folglich gilt $i_{NP} = -i_{S,U}$ und die untere Zwischenkreiskapazität wird entladen. Dahingegen verbindet der Spannungsraumzeiger \mathbf{u}_{22} die Ausgangsphase U mit dem positiven und die Ausgangsphasen V und W mit dem neutralen Zwischenkreispotential. Der sich daraus ergebende Strom i_{NP} entspricht dem positiven Phasenstrom $i_{S,U}$ und die obere Zwischenkreiskapazität wird entladen. Für den Fall eines Phasenverschiebungswinkels $90^\circ < |\varphi| < 270^\circ$ befindet sich der Umrichter im generatorischen Betrieb und bezieht Leistung aus der elektrischen Drehfeldmaschine oder aus dem angeschlossenen Versorgungsnetz. In diesem Falle weisen die entsprechenden Phasenströme, und folglich auch der zur Symmetrierung genutzte Strom i_{NP} , negierte Vorzeichen auf. Für die korrekte Verschiebung des neutralen Potentials ist daher auch das

Vorzeichen des i_{NP} bestimmenden Phasenstromes in Relation zum gewählten Subhexagon zu beachten.

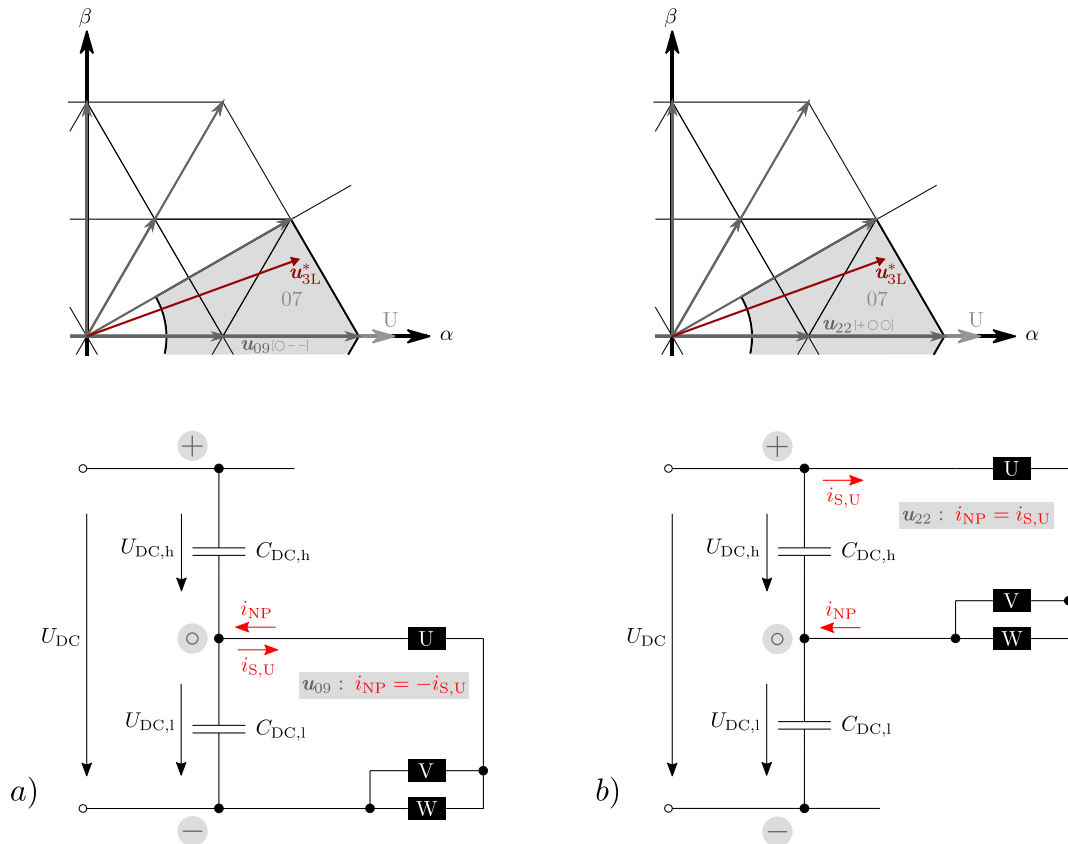


Abbildung 4.19: Beispiel für die Symmetrierung der Zwischenkreisspannung im motorischen Betrieb des Umrichters anhand des Sektors 07 des 3-Level Raumzeigerdiagrammes bzw. des Sektors 1 des Subhexagons 1, a) $i_{NP} = -i_{S,U}$ b) $i_{NP} = i_{S,U}$

Im regulären Betrieb der 3-Level Raumzeigerpulsweitenmodulation mittels der äußeren Subhexagone $SH_0 - SH_6$ beginnt und endet jede Schaltsequenz mit einem der beiden redundanten und zur Symmetrierung geeigneten Spannungsraumzeiger, welche jeweils für die Einschaltzeit von $t_c/2$ eingeschaltet werden (4.31), (4.33). Da diese eine identische Position im 3-Level Raumzeigerdiagramm aufweisen, ist zur Abbildung des Sollspannungsraumzeigers einer der beiden redundanten Spannungsraumzeiger ausreichend. Über das Variieren der Aufteilung der Einschaltzeit t_c auf die beiden redundanten Spannungsraumzeiger kann somit das neutrale Zwischenkreispotential symmetriert werden, ohne die über eine halbe Trägersignalperiode gemittelten Spannungszeitflächen (4.3) zu verändern. Falls sich die Symmetrie der halben Zwischenkreisspannungen innerhalb einer zulässigen Toleranz befindet, teilt sich die Einschaltzeit t_c zu gleichen Teilen auf die beiden redundanten Spannungsraumzeiger auf.

$$t_{c_a} = t_{c_b} = \frac{t_c}{2} \quad (4.48)$$

Wird die zulässige Abweichung der beiden halben Zwischenkreisspannungen überschritten, werden die Einschaltzeiten der beiden redundanten Spannungsraumzeiger so angepasst, dass der resultierende Strom i_{NP} der Asymmetrie entgegenwirkt.

$$t_{c_a} = \frac{t_c}{2} - \Delta t \quad (4.49)$$

$$t_{c_b} = \frac{t_c}{2} + \Delta t \quad (4.50)$$

Für das Beispiel in Abbildung 4.19 und einer positiven Regeldifferenz im motorischen Betrieb wird die Einschaltzeit des Spannungsraumzeigers \mathbf{u}_{22} vergrößert, um die obere Zwischenkreiskapazität stärker als die untere zu entladen. Folglich ergibt sich für die aufsteigende Hälfte der Trägersignalperiode die Schaltsequenz und deren Einschaltzeiten zu

$$\mathbf{u}_{09}\langle t_{c_a} = t_c/2 - \Delta t \rangle \cdots \mathbf{u}_{18}\langle t_a \rangle \cdots \mathbf{u}_{21}\langle t_b \rangle \cdots \mathbf{u}_{22}\langle t_{c_b} = t_c/2 + \Delta t \rangle \quad (4.51)$$

und für die absteigende Hälfte der Trägersignalperiode zu

$$\mathbf{u}_{22}\langle t_{c_b} = t_c/2 + \Delta t \rangle \cdots \mathbf{u}_{21}\langle t_b \rangle \cdots \mathbf{u}_{18}\langle t_a \rangle \cdots \mathbf{u}_{09}\langle t_{c_a} = t_c/2 - \Delta t \rangle \quad (4.52)$$

Ein einfacher Proportionalregler kann zur Berechnung der Aufteilung der Einschaltzeit t_c mittels Δt verwendet werden. Die maximale Stellgröße der Regelung ist abhängig vom Sollspannungsraumzeiger \mathbf{u}_{3L}^* , da in Abhängigkeit von dessen Position im 3-Level Raumzeigerdiagramm sich der Sollspannungsraumzeiger \mathbf{u}_{2L}^* innerhalb eines Subhexagons ergibt und sich somit auch die Einschaltzeiten t_a , t_b und t_c der an der Modulation beteiligten Spannungsraumzeiger ergeben. Aufgrund dessen verringert sich die Leistungsfähigkeit der Symmetrierung mit abnehmendem Abstand des Sollspannungsraumzeiger \mathbf{u}_{3L}^* zum Ursprung des zur Modulation gewählten, äußeren Subhexagons (Abbildung 4.20 a)). Dies erklärt auch die Wahl der Abgrenzungen zwischen den äußeren Subhexagonen durch die 30°-Steigungen in Kapitel 4.2.3. Die Einschaltzeit t_c der redundanten Spannungsraumzeiger der jeweils benachbarten Subhexagone sind entlang dieser Steigungen identisch.

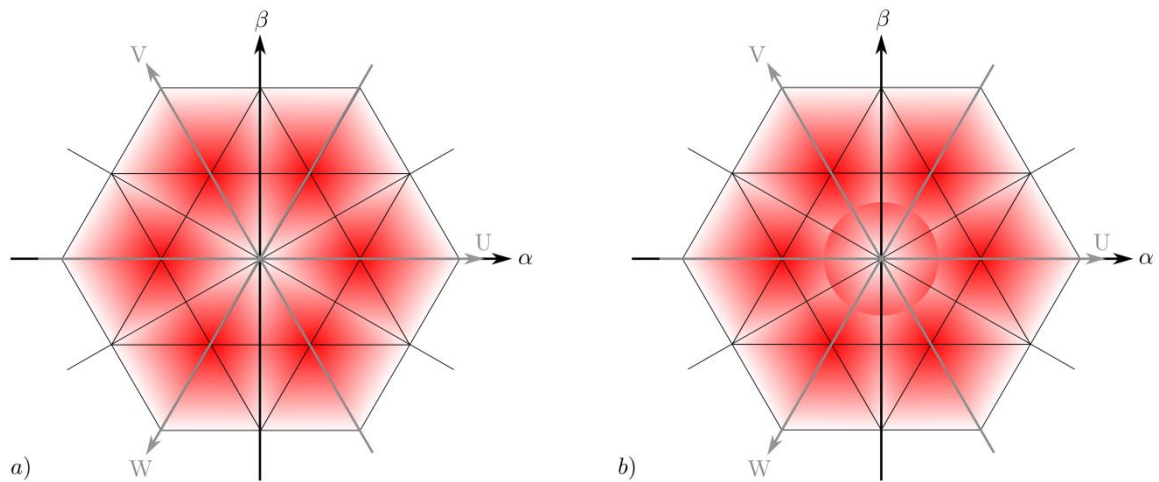


Abbildung 4.20: Leistungsfähigkeit der Symmetrierung der Zwischenkreisspannung bei Verwendung a) der äußeren Subhexagone $SH_1 - SH_6$ und b) der äußeren Subhexagone $SH_1 - SH_6$ und der inneren Subhexagone SH_0 und SH_7 zur Modulation (stärkere Färbung entspricht einer höheren Leistungsfähigkeit)

Im Bereich des Ursprunges und des Randes des 3-Level Raumzeigerdiagrammes besteht somit kaum die Möglichkeit einer signifikanten Verschiebung des neutralen Zwischenkreispotentials. Der Sollspannungsraumzeiger bei Netzeinspeisungsanwendungen ist durch einen relativ großen und gleichbleibenden Betrag sowie einer verhältnismäßig langsamen, aber konstanten Rotation charakterisiert. Folglich werden über eine Grundswingungsperiode die Einschaltzeiten der sich im 3-Level Raumzeigerdiagramm gegenüberliegenden, äußeren Spannungsraumzeiger (05, 07, 11, 15, 19 und 21) und damit auch eine potentielle Asymmetrie der Zwischenkreisspannung ausgeglichen. Zudem führt eine Asymmetrie der Zwischenkreisspannungen zu einem Strom i_{NP} , welcher der Ursache entgegenwirkt. Die bei Netzeinspeisungsanwendungen auftretenden und eher gering ausfallenden Asymmetrien werden durch diese Gegenkopplung in einem gewissen Umfang ausgeregelt. Darüber hinaus ergibt sich durch die passiven Symmetrierungswiderstände, wie sie bei der Reihenschaltung von Zwischenkreiskapazitäten auch bei 2-Level Umrichtern üblich sind, ein positiver Beitrag zur Regelleistung.

Um eine bessere Regelperformance für den Betrieb von Sollspannungsraumzeigern mit sehr kleinen Beträgen zu erzielen, werden für den Fall (4.28) die inneren Subhexagone SH_0 und SH_7 selektiert und zur Symmetrierung der Zwischenkreisspannung genutzt (Abbildung 4.20 b)). Die inneren Subhexagone können als übereinander angeordnete und im Koordinatenursprung des 3-Level Raumzeigerdiagrammes liegende Subhexagone beschrieben werden (Abbildung 4.21). Das Subhexagon SH_0 nutzt zur Modulation ausschließlich Spannungsraumzeiger, welche das neutrale und das negative Zwischenkreispotential mit den Ausgangsphasen verbinden. Im Gegensatz dazu werden zur Modulation mittels des Subhexagons SH_7 nur Spannungsraumzeiger genutzt, welche das positive und das neutrale Zwischenkreispotential mit den Ausgangsphasen verbinden.

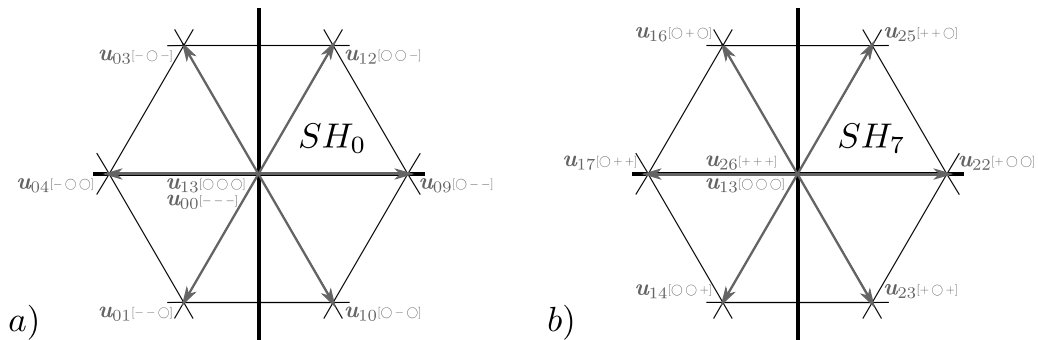


Abbildung 4.21: Symmetrierung der Zwischenkreisspannung mittels der im Koordinatenursprung des 3-Level Raumzeigerdiagrammes gelegenen Subhexagone SH_0 und SH_7

Auch hier sind es die redundanten Spannungsraumzeiger, welche die Symmetrierung über die verschiedenen Ausgangsspannungskombinationen und dem daraus resultierenden Strom i_{NP} ermöglichen. Im Gegensatz zu den äußeren Subhexagonen $SH_1 - SH_6$ liegen diese nicht im Ursprung der inneren Subhexagone SH_0 und SH_7 . Die dort befindlichen Nullspannungsraumzeiger generieren keinen Phasenstrom und eignen sich daher nicht zur Symmetrierung. Somit ergibt sich bei der Symmetrierung der Zwischenkreisspannung mittels der inneren Subhexagone die Einschaltzeit der zur Symmetrierung genutzten Spannungsraumzeiger nicht zu t_c , sondern aus t_a und t_b . Im Falle einer symmetrischen Zwischenkreisspannung kommen die beiden inneren Subhexagone SH_0 und SH_7 alternierend zum Einsatz. Mit steigender Regeldifferenz wird das der Asymmetrie der Zwischenkreisspannung entgegenwirkende, innere Subhexagon immer häufiger selektiert. Das geschieht in Abhängigkeit von dem vorliegenden Vorzeichen des i_{NP} bestimmenden Phasenstromes in Relation zu dem gewählten Subhexagon sowie von dem Vorzeichen der Regeldifferenz. Um ein lineares Wechselverhalten zwischen den Subhexagonen zu erreichen, wird entsprechend der Anforderung eines diskreten Ausgangssignals mit drei Zuständen eine abgewandelte Form der Delta-Sigma Wandlung verwendet.

Die schematische Darstellung der beiden vorgestellten Methoden zur Symmetrierung der Zwischenkreisspannung eines 3-Level Umrichters ist in Abbildung 4.22 dargestellt.

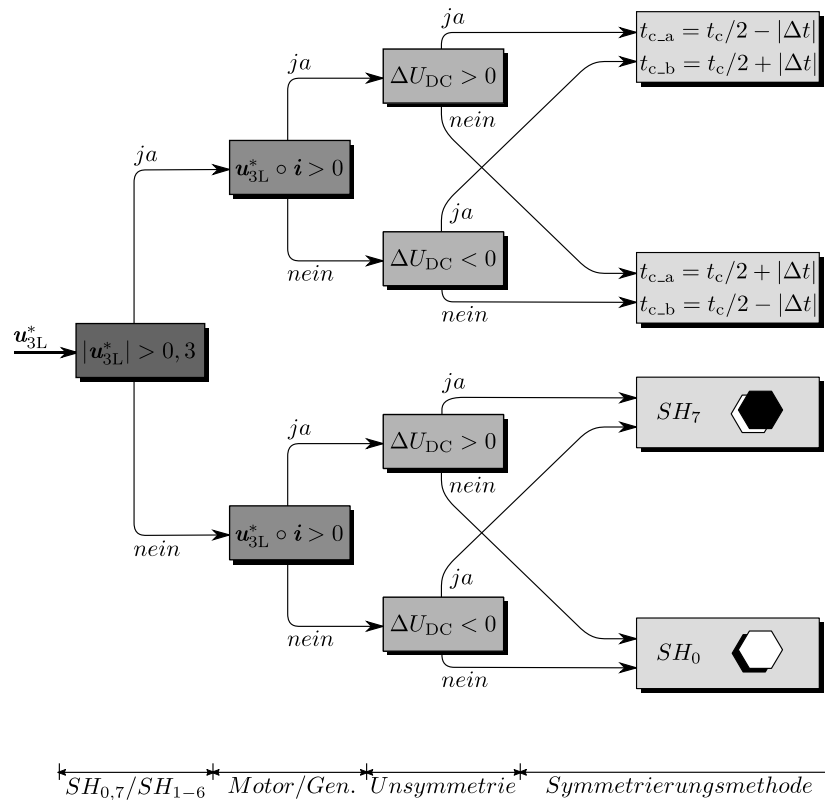


Abbildung 4.22: schematische Darstellung der Symmetrierung der Zwischenkreisspannung eines 3-Level Umrichters mittels der beiden vorgestellten Methoden

Nicht nur die Einschaltzeit der zur Symmetrierung genutzten redundanten Spannungsraumzeiger beeinflusst die Leistungsfähigkeit der Zwischenkreisspannungsregelung. Auch der zum Zeitpunkt der Regelung in das neutrale bzw. aus dem neutralen Potential des Gleichspannungszwischenkreises fließende Strom i_{NP} ist für die maximale elektrische Ladung, welche zur Symmetrierung zur Verfügung steht, entscheidend. Der Strom i_{NP} entspricht, je nach gewähltem Spannungsraumzeiger, dem Betrag des in einer der drei Ausgangsphasen des Umrichters zum Zeitpunkt der Regelung fließenden Stromes und ist somit auch vom Phasenverschiebungswinkel φ abhängig. Ein Algorithmus, welcher dies bei der Wahl eines zur Modulation geeigneten Subhexagons berücksichtigt, ist in [52] vorgestellt. Abbildung 4.23 zeigt die Leistungsfähigkeit der in dieser Arbeit erläuterten Methode der Symmetrierung der Zwischenkreisspannung in Abhängigkeit von der Aussteuerung df und von einer eventuell auftretenden Phasenverschiebung φ der Phasenströme zu den Ausgangsspannungen.

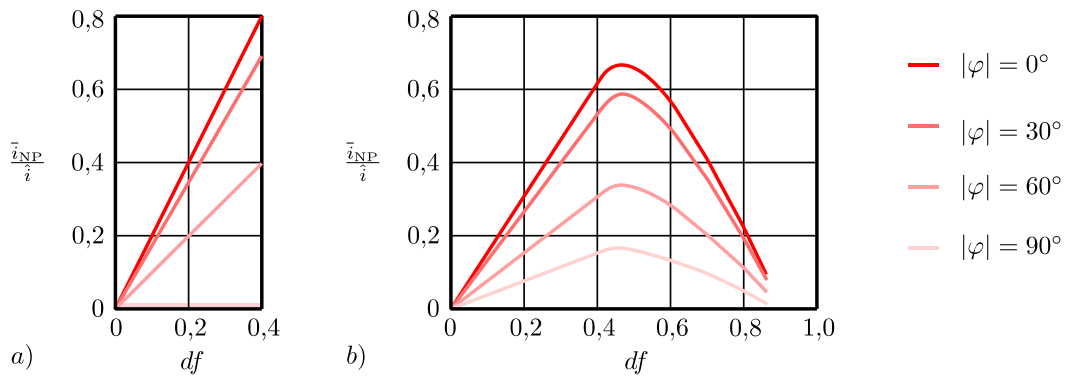


Abbildung 4.23: Leistungsfähigkeit der Symmetrierung der Zwischenkreisspannung in Abhängigkeit von der Länge des Sollspannungsraumzeigers und von dem Phasenverschiebungswinkel φ bei Verwendung a) der inneren Subhexagone SH_0 und SH_7 und b) äußeren Subhexagone SH_1 – SH_6 zur Modulation

Auf der Ordinate ist der in das neutrale bzw. aus dem neutralen Potential des Gleichspannungszwischenkreises fließende Strom i_{NP} , gemittelt über eine Grundswingungsperiode T_1 und normalisiert auf die Amplitude der Phasenströme i , zum Zeitpunkt der Regelung aufgetragen (4.53).

$$\frac{\bar{i}_{NP}}{\hat{i}} = \frac{1}{\hat{i} \cdot T_1} \int_{t_0}^{t_0+T_1} i_{NP}(t) dt \quad (4.53)$$

Die auf der Abszisse befindliche Aussteuerung df berechnet sich mit dem Betrag der in den Ecken des 3-Level Raumzeigerdiagrammes sich befindenden Spannungsraumzeiger $|\mathbf{u}_{XX}| = 1$ und mit dem Betrag des im 3-Level Raumzeigerdiagramm vorliegenden Sollspannungsraumzeigers \mathbf{u}_{3L}^* durch:

$$df = \frac{|\mathbf{u}_{3L}^*|}{|\mathbf{u}_{XX}|} \quad (4.54)$$

4.2.7 Zustandsautomat

Jeder Ausgangsphase des 3-Level Modulators ist ein als Sicherheitsinstanz dienender Zustandsautomat nachgeschaltet (Abbildung 4.12). Mittels diesem werden die strikt zu vermeidenden Schaltzustände (Kapitel 3.3), welche eine Gefahr für die Leistungselektronik darstellen, unterbunden. Dazu zählt auch das vorrangige Ausschalten der äußeren Leistungshalbleiter (T_{X1} , T_{X4}) eines 3-Level Brückenzeiges. Bei der Verwendung der NPC Topologie kann somit eine mögliche Zerstörung der inneren Leistungshalbleiter (T_{X2} , T_{X3}) durch Überspannungen verhindert werden. Zusätzlich werden den vom 3-Level Modulator erzeugten Schaltsignalen Verriegelungszeiten hinzugefügt. Da Übergänge zwischen dem leitenden und dem sperrenden Zustand eines

Leistungshalbleiters zeitbehaftet sind, sind diese zwingend erforderlich. Bei einem Zustandswechsel eines Brückenzeiges gewährleisten die Verriegelungszeiten, dass ein zuvor eingeschalteter Leistungshalbleiter sicher ausgeschaltet ist, bevor ein weiterer Leistungshalbleiter eingeschaltet wird. Somit kann die Zerstörung der Hardware aufgrund eines durch Schaltvorgänge bedingten Kurzschlusses der Zwischenkreisspannungen vermieden werden. Die notwendige Dauer der Verriegelung ist abhängig von der Technologie des Leistungshalbleiters und dessen Leistungsfähigkeit und ist dementsprechend parametrierbar. Des Weiteren erlaubt der Zustandsautomat ein sicheres und zugleich schnelles Herunterfahren des Umrichters aus jedem der genutzten Zustände im Falle eines auftretenden Fehlers. Der in Abbildung 4.24 dargestellte Zustandsautomat eignet sich für alle in Kapitel 3.1 vorgestellten 3-Level Topologien.

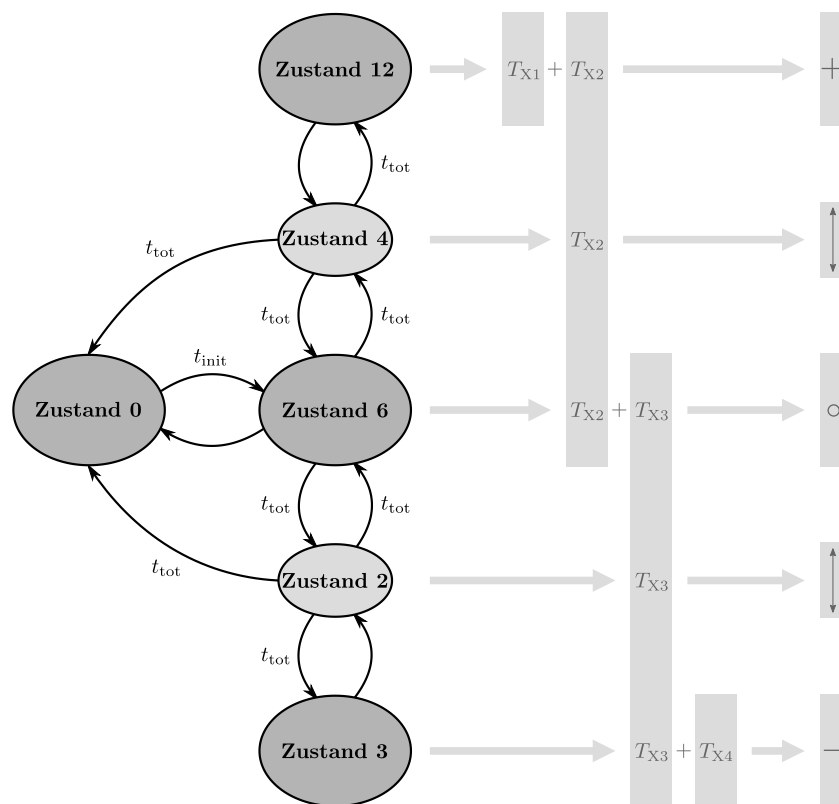


Abbildung 4.24: 3-Level Zustandsautomat eines Brückenzeiges mit den erforderlichen Verriegelungszeiten, den genutzten Zuständen und den zugehörigen aktiven Leistungshalbleitern sowie dem verbundenen Zwischenkreispotential

Die Zustände 3, 6 und 12 verbinden das negative, das neutrale und das positive Zwischenkreispotential mit den Ausgängen des Umrichters. Die Zustände 2 und 4 sind Übergangszustände zwischen dem negativen und dem neutralen bzw. dem neutralen und dem positiven Zwischenkreispotential. Zustand 0 beschreibt den ausgeschalteten Umrichter. Alle anderen in Kapitel 3.3 vorgestellten Zustände existieren nicht und können folglich nicht die Hardware als Schaltsignale erreichen. Mit Ausnahme von drei Übergängen (Zustand 3 zu Zustand 2, Zustand 12 zu Zustand 4 und Zustand 6 zu Zustand 0) sind jegliche Übergänge mit einer Verriegelungszeit t_{tot} versehen. Die Verriegelungszeit

gewährleistet zum einen das sichere Ausschalten eines Leistungshalbleiters des vorherigen Zustandes, zum anderen werden somit Mindesteinschaltzeiten realisiert [55]. Um ein schnellstmögliches Herunterfahren des Umrichters im Falle eines auftretenden Fehlers erzielen zu können, werden diese drei Übergänge ohne Verriegelungszeit ausgeführt. Die Übergänge der Zustände 2 und 4 zum Zustand 0 müssen, bedingt durch das vorrangige Ausschalten der äußeren Leistungshalbleiter und der damit verbundenen Vermeidung von Überspannungen, zwingend mit einer Verriegelungszeit ausgeführt werden. Demzufolge ergibt sich die maximale Ausschaltverzögerung aus der gewählten Verriegelungszeit t_{tot} . Ein Einschalten des Umrichters ist erst nach Ablauf einer Initialisierungszeit t_{init} möglich. Diese verhindert ein sofortiges Wiedereinschalten nach einer überstrombedingten Abschaltung. Ein sich in kürzester Zeit fortlaufend wiederholendes Wiedereinschalten, z.B. durch eine übergeordnete Steuerung, und eine damit verbundene thermische Zerstörung der Leistungshalbleiter kann folglich vermieden werden.

5 Hybride Stromregelung

Mit steigender Schaltfrequenz stellen sich durch die Verwendung eines 3-Level Umrichters, im Vergleich zu einem 2-Level Umrichter, zunehmende Vorteile im Bereich der Schaltverluste ein (Kapitel 3.5). Zudem führt das Schalten der halben Zwischenkreisspannung zur Reduzierung der auftretenden harmonischen Oberschwingungen (Kapitel 3.6). So können beispielsweise durch die Nutzung der 3-Level Technologie und durch das Erhöhen der Schaltfrequenz um den Faktor zwei die Filterinduktivitäten auf ein Viertel reduziert werden. Der resultierende Stromrippel und die Schaltverluste sind vergleichbar mit denen unter Verwendung eines 2-Level Umrichters mit einfacher Schaltfrequenz. Die Verluste der Filterinduktivitäten reduzieren sich dagegen auf 40 % (Kapitel 3.9). Eine weitere Anhebung der Schaltfrequenz erlaubt eine zusätzliche Reduzierung der Filterinduktivitäten, der Filterverluste und des Filtervolumens. Die zu Gunsten der Effizienz reduzierten Filterinduktivitäten können aber, z.B. im Falle eines gravierenden Netzfehlers bei Netzeinspeisungsanwendungen, zu einem besonders schnellen Anstieg der Phasenströme führen. Bedingt durch das zyklische Abtasten der Phasenströme synchron zum Trägersignal der Pulsweitenmodulation und je nach Zeitpunkt des Auftretens des Netzfehlers während des Abtastintervalls, wird der Anstieg der Phasenströme möglicherweise erst dann erfasst, wenn diese bereits den Grenzwert für das überstrombedingte Abschalten des Umrichters überschritten haben und daher von der Stromregelung nicht mehr geregelt werden können. Folglich muss der Umrichter aufgrund des auftretenden Überstromes vom Netz getrennt werden und das von den Netzeinspeisungsrichtlinien geforderte Durchfahren eines Fehlers mit definiertem Fehlerstrom (Kapitel 2.2) kann ohne weitere strombegrenzende Algorithmen nicht erfüllt werden. Eine weitere Ursache für schnelle Anstiege des Stromes sind beispielsweise auf Remanenz beruhende Sättigungseffekte, wie sie beim Einschalten eines Transformators auftreten können. Diese mindern die Induktivität des eingesetzten Transformators und können ebenfalls zur Abschaltung des Systems aufgrund von Überströmen führen. Im Folgenden wird eine Lösung zur Begrenzung schneller Stromanstiege für den Betrieb von Umrichtern vorgestellt. Die Methode unterbindet das überstrombedingte Abschalten des Umrichters, indem es die Vorteile der klassischen Abtastregelung und die der Hysterese-Regelung vereint.

5.1 Stromanstieg bei Netzfehlern

Abbildung 5.1 zeigt das vereinfachte einphasige Ersatzschaltbild einer Netzeinspeisungsanwendung. Die Ausgangsspannung des Umrichters wird durch die Wechselspannungsquelle u_S beschrieben und ist über die netzseitige Filterinduktivität mit dem Versorgungsnetz u_N verbunden. Ohmsche Widerstände sind vernachlässigt. Die Differenz zwischen der Ausgangsspannung des Umrichters und der Netzspannung führt zum Spannungsabfall u_L über die Filterinduktivität L .

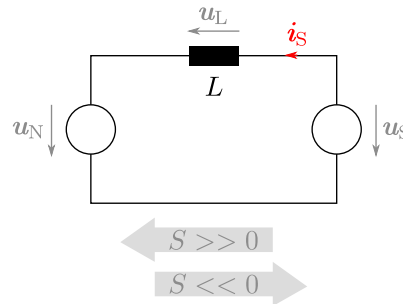


Abbildung 5.1: vereinfachtes einphasiges Ersatzschaltbild einer Netzeinspeisungsanwendung mit positiver Stromflussrichtung aus Sicht des Umrichters, ohmsche Widerstände sind vernachlässigt

Im Normalbetrieb wird die Ausgangsspannung des Netzeinspeisungsumrichters durch den Stromregelalgorithmus gemäß der gewünschten Leistung so eingestellt, dass der resultierende Ausgangsstrom i_S innerhalb der für die Hardware verträglichen Grenzen bleibt. (Abbildung 5.2)

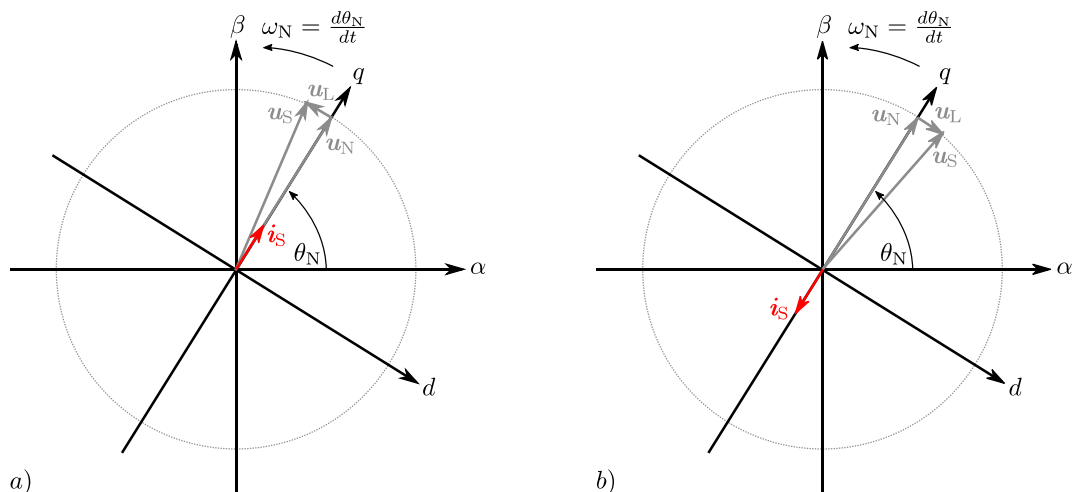


Abbildung 5.2: Zeigerdiagramm im Normalbetrieb bei a) reinem Wirkleistungsfluss in das Netz und b) reinem Wirkleistungsfluss aus dem Netz

Im Falle eines Netzfehlers, wie beispielsweise der Einbruch der dreiphasigen Netzspannung, kann eine beträchtliche Spannung über die Filterinduktivität abfallen und zu entsprechend hohen Ausgangsströmen führen. (Abbildung 5.3)

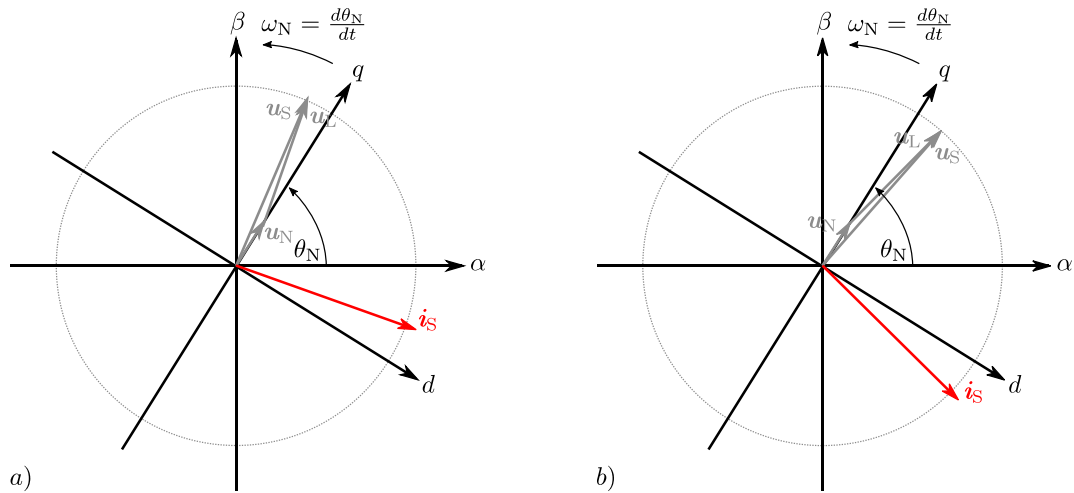


Abbildung 5.3: Zeigerdiagramm im Fehlerfall für die in Abbildung 5.2 dargestellten Betriebszustände

Neben des Betrages der über die Filterinduktivität abfallenden Spannung u_L ist die netzseitige Filterinduktivität L für den Stromanstieg maßgebend (5.1).

$$\frac{di_S}{dt} = \frac{u_L}{L} \quad (5.1)$$

Folglich kann es im Falle eines Netzfehlers durch die zu Gunsten der Effizienz reduzierte Filterinduktivität L zu besonders schnell ansteigenden Strömen kommen.

5.2 Abtastregelung

Die Abtastregelung ist ein Verfahren, welches häufig zur zyklischen Erfassung, Digitalisierung und Regelung der drei ausgangsseitigen Phasenströme eines Umrichters verwendet wird. Üblicherweise erfolgt die digitale Signalverarbeitung innerhalb einer ISR (engl.: **I**nterrupt **S**ervice **R**outine) eines Mikrocontrollers. Dazu zählen unter anderem die feldorientierte Stromregelung mittels PI-Regler (**P**roportional-**I**ntegral-**R**egler) und die Raumzeigermodulation. Integrierte sukzessiv approximierende Analog-Digital Wandler (engl.: **S**ukzessive **A**pproximation **R**egister, kurz: SAR) sorgen für die Diskretisierung der Stromistwerte mit einer effektiven Auflösung von meist 10 Bit und einer Wandlungszeit von wenigen Mikrosekunden [25]. Typischerweise wird eine Schaltfrequenz von $f_{sw} = 8 \text{ kHz}$ verwendet. Zur Filterung von EMV-Störungen ist der Messwerterfassung dementsprechend ein analoges Tiefpassfilter mit einer Zeitkonstante von $T_{TP} = 10 \mu\text{s}$ vorgeschaltet. Dieses erlaubt die Erfassung von Strömen bis zu einer Frequenz von ca. $f_g = 16 \text{ kHz}$, führt aber zu einer Phasenverschiebung des Messwertes. (Abbildung 5.4)

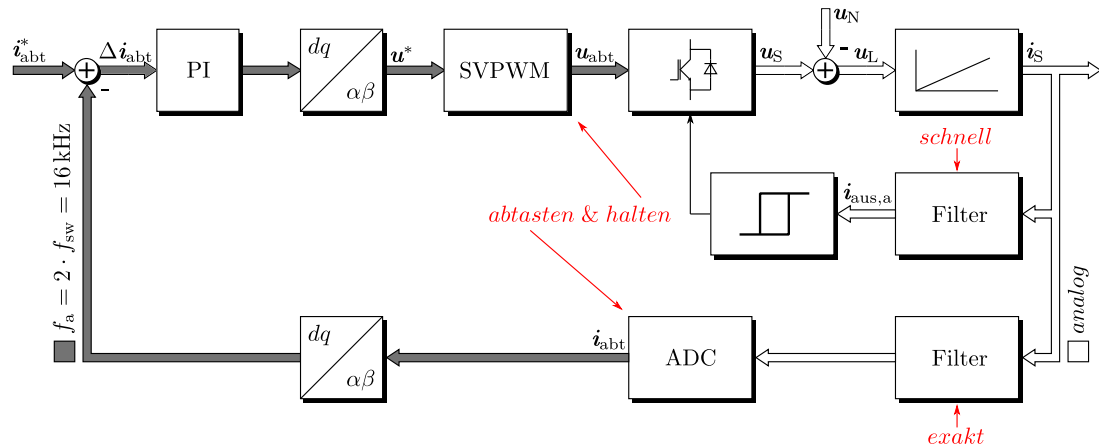


Abbildung 5.4: Blockschaltbild der klassischen Abtastregelung in komplexer Raumzeigerdarstellung

Abbildung 5.5 stellt die zeitliche Abfolge der klassischen Abtastregelung dar. Die Messwerterfassung (abtasten) einschließlich der Analog-Digital-Wandlung erfolgt synchron zu den Umkehrpunkten des Trägersignals der Pulsweitenmodulation (Kapitel 2.8). Bei einer Schaltfrequenz von $f_{sw} = 8 \text{ kHz}$ ($T_{sw} = 125 \mu\text{s}$) ergibt sich für die Aktualisierungsfrequenz der Istströme folglich die zweifache Schaltfrequenz $f_a = f_s = 16 \text{ kHz}$ ($T_a = 62,5 \mu\text{s}$). Anschließend erfolgen die feldorientierte Stromregelung zur Bestimmung des Sollspannungsraumzeigers und die Raumzeigermodulation zur Bestimmung der Einschaltzeiten der Leistungshalbleiter. Die Einschaltzeiten werden abschließend von der Pulsweitenmodulation des Mikrocontrollers zum darauffolgenden Umkehrpunkt des Trägersignals übernommen und für eine halbe Periode des Trägersignals zur Abbildung des gewünschten Sollspannungsraumzeigers gehalten (halten).

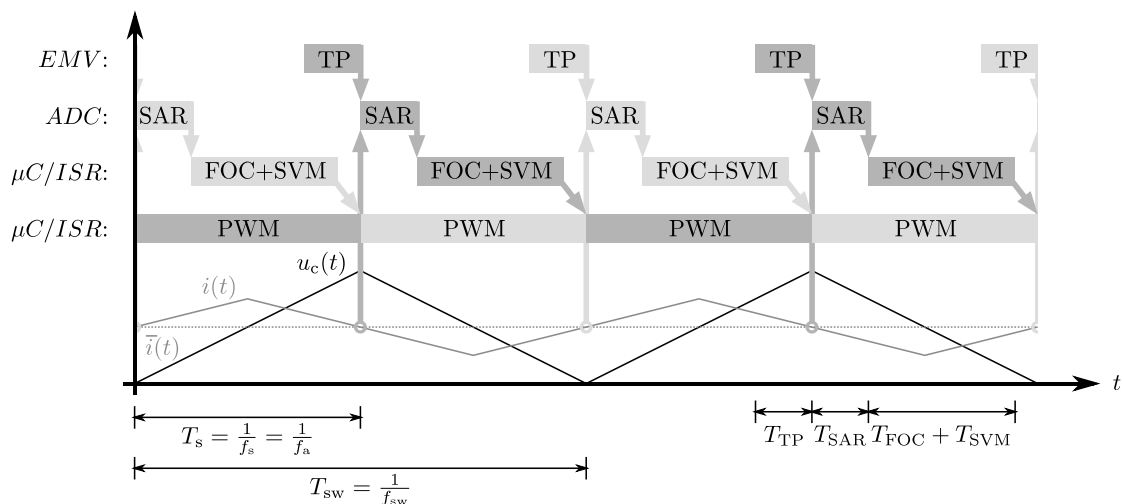


Abbildung 5.5: zeitliche Abfolge der klassischen Abtastregelung synchron zum Trägersignal

Die Signalverarbeitung der Abtastregelung führt somit zu einer Verzögerung um einen Signalverarbeitungszyklus bzw. um eine halbe Trägersignalperiode. Um Überströme ohne große Verzögerung zu erfassen und den Umrichter schnellstmöglich abschalten zu können, werden oftmals analoge Schaltungen zur kontinuierlichen Überwachung verwendet

(Abbildung 5.4). Mittels sechs Komparatoren können beispielsweise positive wie negative Überströme in den drei Ausgangsphasen schnell erfasst und der Umrichter abgeschaltet werden. Kurzschlüsse müssen laut den Herstellern der Leistungshalbleiter innerhalb einer spezifischen maximalen Zeit, welche im niedrigen Mikrosekunden-Bereich liegt (typisch: $5 \mu\text{s} - 10 \mu\text{s}$), abgeschaltet werden [56], [57], [24]. Da hier die Geschwindigkeit und nicht die Genauigkeit der Messwerterfassung von Bedeutung ist, beträgt die Filterzeitkonstante des auch hier notwendigen EMV-Filters typischerweise $T_{\text{TP}} = 2,5 \mu\text{s}$.

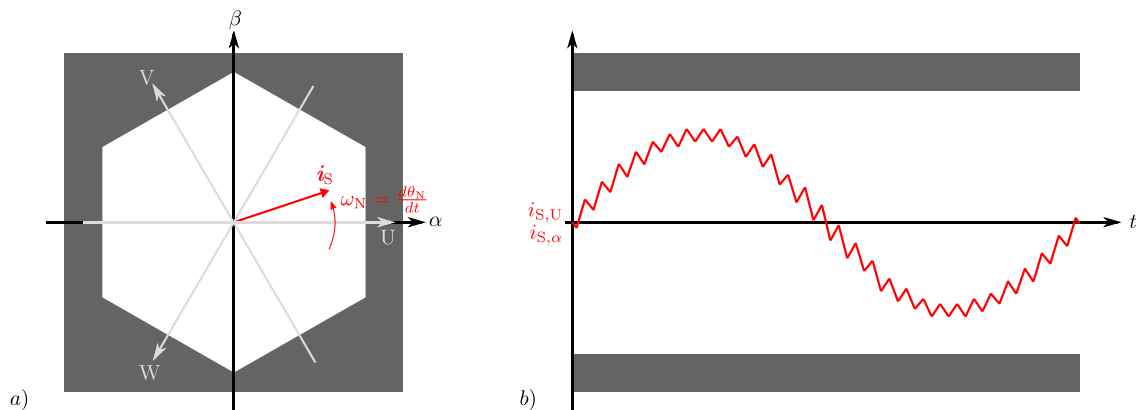


Abbildung 5.6: Abtastregelung mit zulässigem Bereich des Stromwertes (weiß) und Überstrombereich (grau) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung

Innerhalb des weißen Bereiches der Abbildung 5.6 a) kann der Iststromraumzeiger von der Abtastregelung frei bewegt werden. Sollte sich dieser aber im Überstrombereich (grau) befinden, wird der Umrichter durch die Komparatoren umgehend abgeschaltet. Die zeitliche Darstellung des zulässigen Bereiches sowie des Überstrombereiches ist für die α -Komponente bzw. die Ausgangsphase U des Umrichters in Abbildung 5.6 b) veranschaulicht.

5.3 Abtastregelung mittels FPGA

Die Signalverarbeitung der Abtastregelung lässt sich, wie in dieser Arbeit umgesetzt, auch mittels eines FPGAs realisieren (Kapitel 7.2). Neben den im Kapitel 2.11 vorgestellten Vorteilen durch den Einsatz eines FPGAs, ergeben sich weitere im Bereich der Messwerterfassung und -filterung. Durch die Möglichkeit der digitalen Implementierung der Filter werden hardwareseitig sowohl der Platzbedarf als auch die Kosten reduziert. Des Weiteren können der Filtertyp und dessen Parameter geändert werden, ohne dass Veränderungen an der Hardware notwendig werden. Die Analog-Digital Wandlung der Ausgangsphasenströme des Umrichters erfolgt durch Delta-Sigma Wandler, welche, bedingt durch die digitale Signalübertragung, eine hohe EMV-Störfestigkeit ermöglichen (Kapitel 2.9). Nachgeschaltete Sinc-Filter dienen als EMV-Filter und wandeln zudem die hochfrequenten Datenströme der Delta-Sigma Wandler in Datenwörter niedrigerer

Frequenz (Kapitel 2.10). Der Mikrocontroller mit Gleitkommaarithmetik zur feldorientierten Stromregelung sowie die Komparatoren zur Überstromüberwachung können ebenfalls digital innerhalb des FPGAs implementiert werden. (Abbildung 5.7)

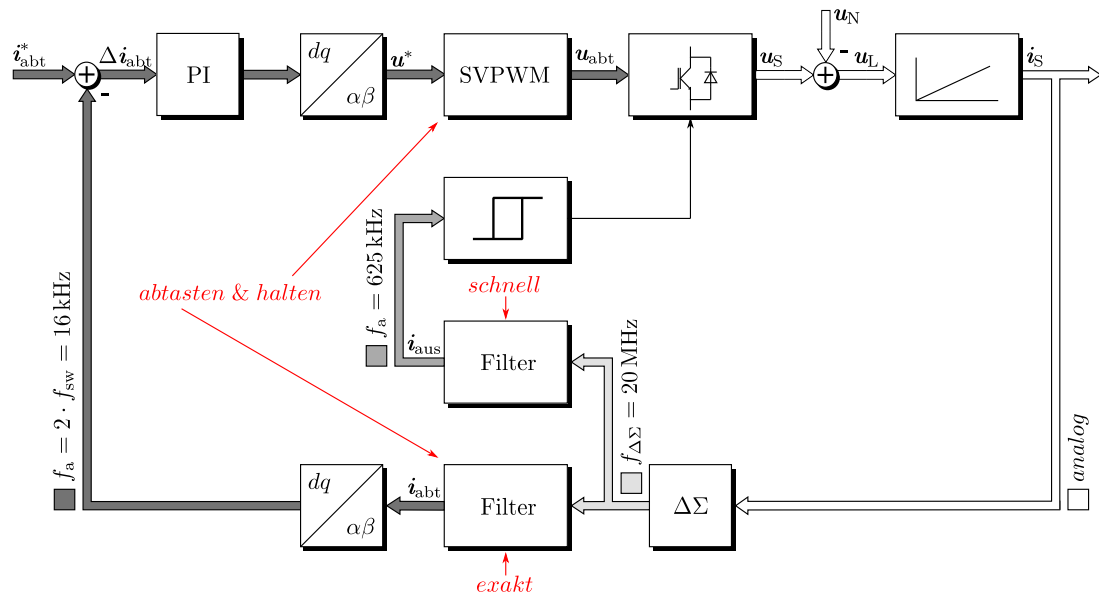


Abbildung 5.7: Blockschaltbild der Abtastregelung mittels FPGA in komplexer Raumzeigerdarstellung

Der zeitliche Ablauf der Abtastregelung mittels FPGA (Abbildung 5.8) ähnelt dem der klassischen Variante. Die feldorientierte Stromregelung innerhalb einer ISR des Softcore-Prozessors kann durch kundenspezifische Anweisungen beschleunigt werden (Kapitel 2.11). Durch die Ausführung der Raumzeigermodulation mittels Logik kann deren Abarbeitungszeit ebenfalls verkürzt werden. Die EMV Filterung sowie die Analog-Digital Wandlung geschehen innerhalb der Filterlaufzeit $T_{\text{sinc_ak}}$ des Sinc-Filters. Durch das Verschieben des Maximums der Gewichtsfunktion des Sinc-Filters auf die Umkehrpunkte des Trägersignals wird eine Phasenverschiebung des gefilterten und gewandelten Messsignals gegenüber dem tatsächlichen Phasenstrom, wie sie bei der herkömmlichen Messung mittels eines analogen Tiefpassfilters und anschließender Analog-Digital Wandlung auftritt, vermieden.

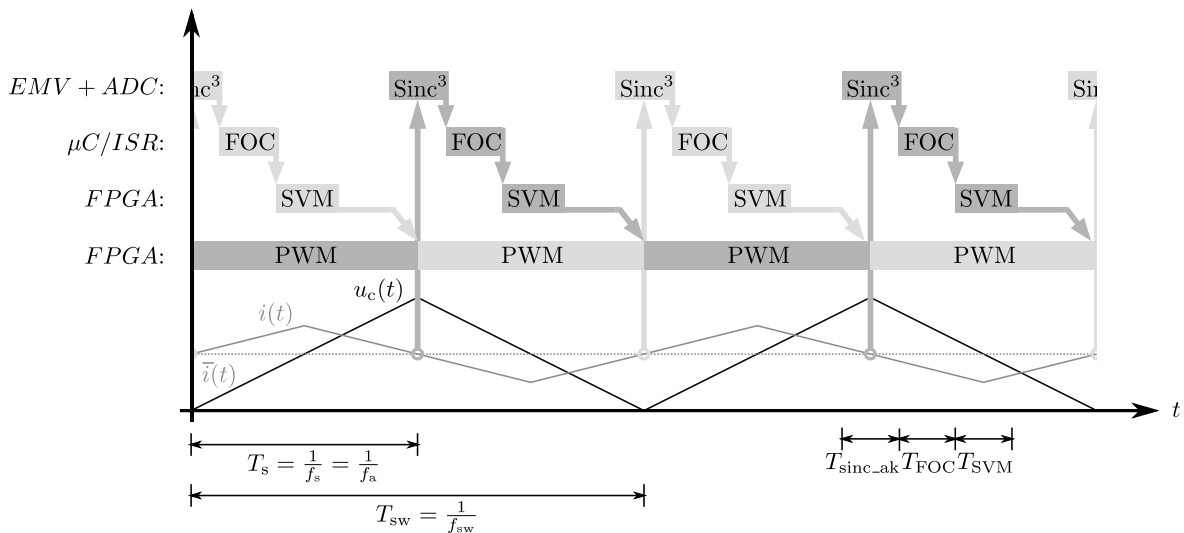


Abbildung 5.8: zeitliche Abfolge der Abtastregelung mittels Delta-Sigma Wandler und Sinc³-Filter synchron zum Trägersignal

Zur EMV-Filterung der für die feldorientierte Stromregelung benötigten Stromistwerte bieten sich bei einer Abtastfrequenz des Delta-Sigma Wandlers von $f_{\Delta\Sigma} = 20$ MHz Sinc-Filter 3.Ordnung mit einem Dezimierungsfaktor von $M = 128$ an. Die sich daraus ergebende Filterzeitkonstante von $T_{\text{sinc}} = 9,6 \mu\text{s}$ führt zu einem ähnlichen Filterverhalten im relevanten Frequenzbereich wie ein analoges EMV-Filter der klassischen Abtastregelung mit einer Filterzeitkonstanten von $T_{\text{TP}} = 10 \mu\text{s}$. Zur EMV-Filterung der für die Überstromabschaltung benötigten Stromistwerte bieten sich bei einer Abtastfrequenz des Delta-Sigma Wandlers von $f_{\Delta\Sigma} = 20$ MHz dagegen Sinc-Filter 3.Ordnung mit einem Dezimierungsfaktor von $M = 32$ an. Die sich daraus ergebende Filterzeitkonstante von $T_{\text{sinc}} = 2,4 \mu\text{s}$ führt zu einem ähnlichen Filterverhalten im relevanten Frequenzbereich wie ein analoges EMV-Filter zur Überstromabschaltung der klassischen Abtastregelung mit einer Filterzeitkonstanten von $T_{\text{TP}} = 2,5 \mu\text{s}$. (Abbildung 5.9)

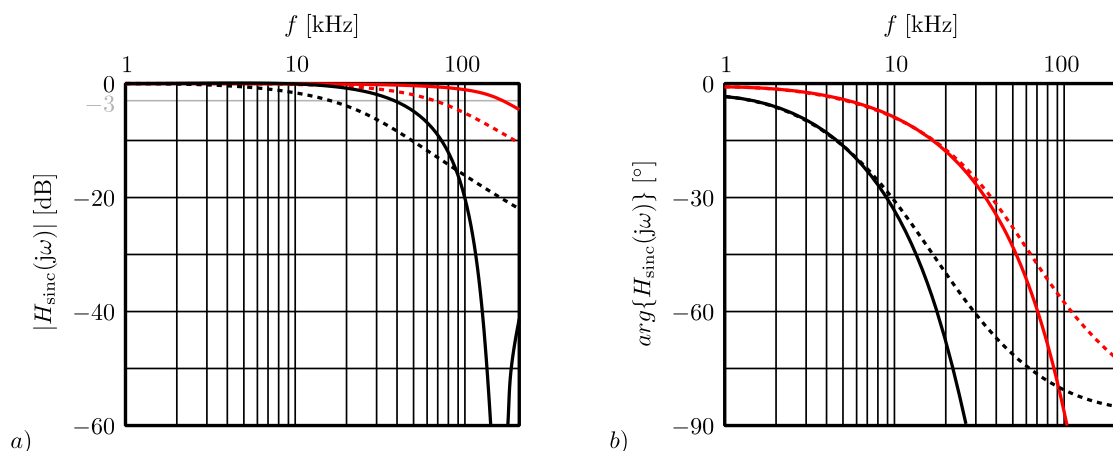


Abbildung 5.9: Frequenzgang eines analogen EMV-Filters (gestrichelte Linien) und eines digital implementierten EMV-Filters (durchgezogene Linien) für die feldorientierte Stromregelung (schwarz) und zur Überstromabschaltung (rot)

Um Überströme ohne große Verzögerung zu erfassen und den Umrichter schnellstmöglich abschalten zu können, arbeiten die entsprechenden Sinc-Filter mit dem Dezimierungsfaktor von $M = 32$ nicht synchron zum Trägersignal der Pulsweitenmodulation, sondern fortlaufend. Nach (2.12) werden die gefilterten Messwerte mit der Laufzeit einer Filterstufe von $T_{\text{sinc}_a} = 1,6 \mu\text{s}$ aktualisiert. Eine Kompensation der Phasenabsenkung durch das Verschieben der Gewichtsfunktion ist im kontinuierlichen Betrieb nicht möglich. Demzufolge wird das gefilterte Messwertsignal gegenüber dem realen Strom um die Filterzeitkonstante von $T_{\text{sinc}} = 2,4 \mu\text{s}$ zuzüglich der halben Stufenbreite des Sinc-Filters von $T_{\text{sinc}_a}/2 = 0,8 \mu\text{s}$ verzögert. Im Falle von Überströmen können die maximal zulässigen Abschaltzeiten der Leistungshalbleiter demnach eingehalten werden. Eine effektive Wortbreite von 11 Bit, welche bei idealer Betrachtung mit einem Dezimierungsfaktor von $M = 32$ erreicht wird, ist zur reinen Abschaltung im Fehlerfall ausreichend. Eine deutlich höhere effektive Wortbreite von 16 Bit stellt das Sinc-Filter mit einem Dezimierungsfaktor von $M = 128$ der feldorientierten Regelung idealerweise zur Verfügung. Die tatsächlich erreichbare effektive Wortbreite hängt in der Praxis von dem Signal-Rauschabstand des eingesetzten Delta-Sigma Wandlers ab. Die gesamte Filterlaufzeit eines Sinc-Filters mit einem Dezimierungsfaktor von $M = 128$ liegt mit $T_{\text{sinc}_{ak}} = 19,2 \mu\text{s}$ noch deutlich unter der Periodendauer eines Abtastzyklus von $T_s = 62,5 \mu\text{s}$. (Tabelle 2.1)

5.4 Hysterese-Regelung

Eine weitere Möglichkeit der Regelung der drei Ausgangsströme eines Umrichters bietet die Hysterese-Regelung (Abbildung 5.10). Analog ausgeführt erlaubt dieses Verfahren eine sehr schnelle und dynamische Reaktion auf eine Regeldifferenz bei geringem Implementierungsaufwand. Die nicht konstante Schaltfrequenz erschwert das Zusammenspiel mit zyklisch ausgeführten Steuerungsalgorithmen. Ein weiterer Nachteil ist die nicht vorhandene Abstimmung der drei unabhängigen Hysterese-Regler, was insbesondere bei niedrigerer Aussteuerung zu erhöhten Schaltfrequenzen führt. Des Weiteren weist dieses Stromregelungsverfahren subharmonische Schwingungen auf und es kann zum Auftreten der doppelten Regeldifferenz kommen. [19], [41]

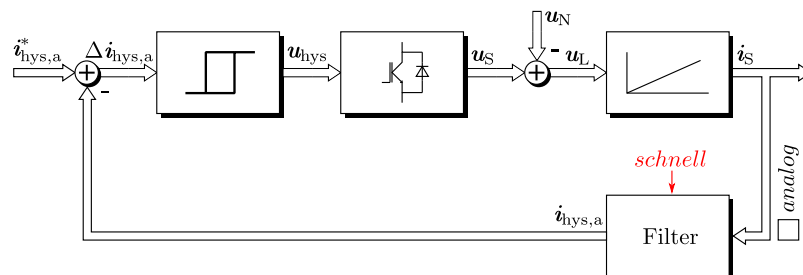


Abbildung 5.10: Blockschaltbild der Hysterese-Regelung in komplexer Raumzeigerdarstellung

Die drei Ausgangsströme werden bei Verwendung der Hysterese-Regelung EMV-gefiltert und kontinuierlich mit den jeweiligen Sollwerten über Komparatoren verglichen. Typisch ist eine Filterzeitkonstante von $T_{TP} = 2 \mu\text{s}$. Befinden sich die Regeldifferenzen der drei Ausgangsströme des Umrichters innerhalb der jeweiligen Hysteresebänder (weißer Bereich in Abbildung 5.11 b)) werden die aktuellen Schaltzustände der Leistungshalbleiter des Umrichters beibehalten. Verlässt die Regeldifferenz einer Phase diesen Bereich, wird in dem entsprechenden Brückenarm des Umrichters unverzüglich eine Schalthandlung ausgelöst, welche den Strom zurück in das Hystereseband führt. Abbildung 5.11 a) zeigt den zulässigen Bereich in der Raumzeigerdarstellung.

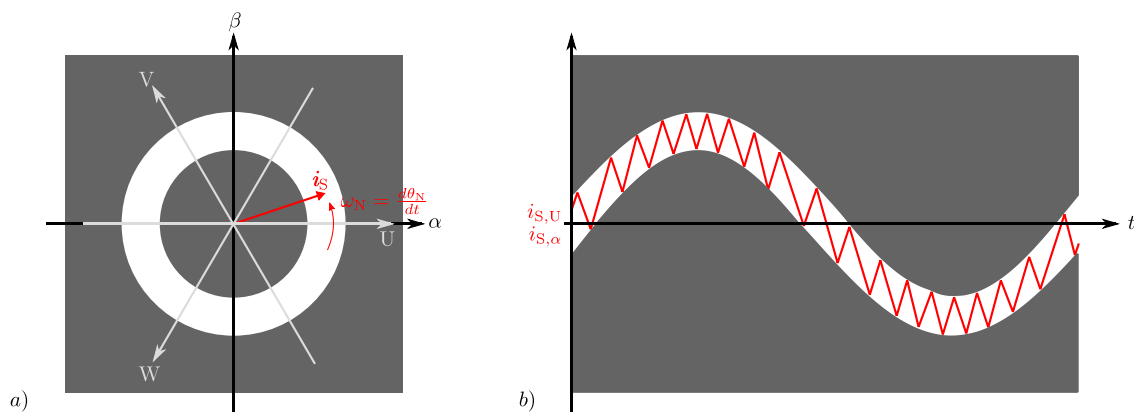


Abbildung 5.11: Hysterese-Regelung mit zulässigem Bereich des Stromistwertes (weiß) und Bereich der Überschreitung der zulässigen Regeldifferenz (grau) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung

Auf der Hysterese-Regelung basieren verschiedene modellbasierte und prädiktive Regelverfahren, welche die bestehenden Freiheitsgrade infolge der Kopplung der drei Phasen durch den nicht verbundenen Sternpunkt ausnutzen, nach verschiedenen Aspekten die Schaltvorgänge optimieren und in einem gewissen Maße das zukünftige Systemverhalten einschätzen können [58], [59], [60]. Nachteilig sind aber die hohe erforderliche Rechenleistung und die nicht konstante Schaltfrequenz. Zudem ergeben sich die durch die Prädiktion bedingten Vorteile nicht bei höheren Schaltfrequenzen [61].

5.5 Hysterese-Regelung mittels FPGA

Die Hysterese-Regelung kann auch digital implementiert werden. Das notwendige EMV-Filter und die Komparatoren werden ähnlich wie bei der Abtastregelung mittels FPGA digital im FPGA realisiert (Abbildung 5.12). Essentiell für das Verfahren ist eine kontinuierliche und schnelle Messwerterfassung mit hoher Aktualisierungsrate, so dass aus quasi zeitkontinuierlichen Stromistwerten die Regeldifferenzen für die digital implementierten Komparatoren gebildet werden können und schnelle Schalthandlungen ermöglicht werden.

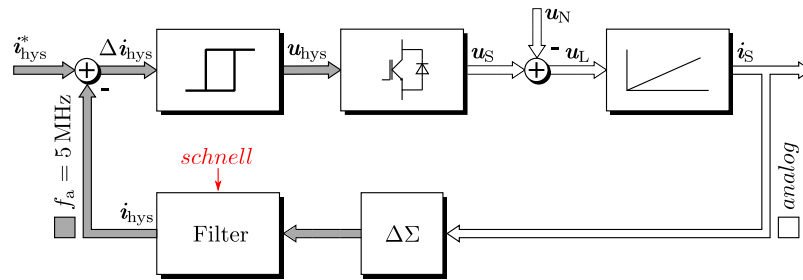


Abbildung 5.12: Blockschaltbild der digitalen Hysterese-Regelung in komplexer Raumzeigerdarstellung

Höhere Aktualisierungsraten der durch die Delta-Sigma Wandler überabgetasteten und digitalisierten Phasenströme können durch Sinc-Filter mit geringeren Dezimierungsfaktoren erreicht werden. Die effektive Auflösung der Messung wird durch diese Maßnahme allerdings herabgesetzt (Tabelle 2.1). Im Gegensatz zu einer herkömmlichen Überstromabschaltung besteht aber insbesondere bei der Realisierung von schmalen Hysteresebändern die Notwendigkeit einer möglichst hohen Auflösung der Stromistwerte.

Sinc-Filter lassen sich, bei entsprechender Auslegung, durch FIR-Filter (engl.: **F**inite **I**mpulse **R**esponse) mit gleicher Übertragungsfunktion ersetzen [26], [62]. Der Unterschied besteht in der Aktualisierungsfrequenz der Datenwörter am Ausgang. Während bei Sinc-Filter diese um den Dezimierungsfaktor M herabgesetzt ist, entspricht die Aktualisierungsfrequenz der Datenwörter bei FIR-Filter der Frequenz des 1-Bit Datenstromes $f_{\Delta\Sigma}$ am Filtereingang. Die auf den Abtast- und Haltevorgang beruhende Verzögerung des Messsignals beläuft sich auf wenige Nanosekunden und ist daher vernachlässigbar. Folglich reduziert sich die Verzögerung des Messsignals auf die Filterzeitkonstante T_{sinc} . Die Sprungantwort des FIR-Filters ähnelt, bedingt durch die Vielzahl sehr kleiner Stufen, der grau dargestellten theoretischen kontinuierlichen Sprungantwort in Abbildung 2.20. Zusätzlich kann eine um ein halbes Bit höhere Auflösung durch die Nutzung eines FIR-Filters, verglichen mit einem Sinc-Filter mit identischer Übertragungsfunktion, erzielt werden [63]. Die Implementierung des FIR-Filters beansprucht allerdings deutlich mehr Ressourcen als die des Sinc-Filters.

In [26] und [62] wird die Möglichkeit der Zerlegung eines Sinc-Filters mit einem Dezimierungsfaktor M in eine Reihenschaltung bestehend aus zwei separaten Sinc-Filtern mit den Dezimierungsfaktoren N und M/N beschrieben. Folglich lassen sich beispielsweise durch die Reihenschaltung zweier Sinc-Filter mit den Dezimierungsfaktoren $N = 4$ und $M/N = 8$ die Filtereigenschaften eines einzelnen Sinc-Filters mit einem Dezimierungsfaktor von $M = 32$ erzielen.

Wird zugleich der letztere der beiden Sinc-Filter im Signalpfad durch einen FIR-Filter mit gleicher Übertragungsfunktion ersetzt, entspricht die Aktualisierungsrate der Reihenschaltung der des ersten Sinc-Filters [26], [62]. Die Zerlegung und die Kombination

der beiden Filtertypen führt somit zu einem Filter mit einem Dezimierungsfaktor von $M = 32$, einer idealen effektiven Wortbreite von 11 Bit und einer hohen Aktualisierungsfrequenz von $f_a = 5 \text{ MHz}$ ($T_{\text{sinc}_a} = 0,2 \mu\text{s}$). Verglichen mit einem reinen Sinc-Filter vermindert sich die Verzögerungszeit von $3,2 \mu\text{s}$ auf $2,5 \mu\text{s}$. Der Ressourceneinsatz hält sich zudem, verglichen mit einem reinen FIR-Filter, in einem vertretbaren Rahmen. Die quasi kontinuierlichen Messwerte dieses Kompromisses aus geringerer Signalverzögerung und moderatem Ressourceneinsatz bieten sich für die digitale Implementierung der Hysterese-Regelung innerhalb eines FPGAs an und erlauben eine unmittelbare Reaktion auf das Überschreiten des Hysteresebandes per Schalthandlung.

5.6 Hybride Stromregelung von 2-Level Umrichtern

5.6.1 Funktionsprinzip

Das Konzept der Hybriden Stromregelung (engl.: **Hybrid Current Control**) ersetzt das einfache Abschalten des Umrichters in Überstromsituationen durch eine intelligente Reaktion des Umrichters, welche beispielsweise das geforderte Durchfahren eines Fehlers bei Netzeinspeisungsanwendungen mit definiertem Fehlerstrom ermöglicht (Kapitel 2.2). Das Prinzip der Hybriden Stromregelung lässt sich anhand eines Labornetzgerätes verdeutlichen. Ein solches Netzgerät regelt die Ausgangsspannung auf einen gewählten Wert. Überschreitet der Ausgangsstrom die zuvor eingestellte maximal zulässige Höhe, so schaltet das Netzgerät umgehend aus dem Spannungsregelungsmodus in den Strombegrenzungsmodus, um die angeschlossene Hardware und das Netzgerät vor Schäden zu schützen. Wird der maximal zulässige Strom wieder unterschritten (z.B. Einschaltvorgang von kapazitiven Lastkreisen), stellt die Spannungsregelung wieder die gewünschte Ausgangsspannung ein. Das Umschalten zwischen der Spannungsregelung und der überlagerten Strombegrenzung geschieht automatisch, unabhängig von der angeschlossenen Last, und ermöglicht den fortlaufenden Betrieb ohne ein Abschalten des Netzgerätes. Dieses Verhalten wird bei der Hybriden Stromregelung durch die Überlagerung der exakten, aber langsameren Abtastregelung (Kapitel 5.3) durch die sehr schnelle, aber weniger exakte Hysterese-Regelung (Kapitel 5.5) erreicht (Abbildung 5.13).

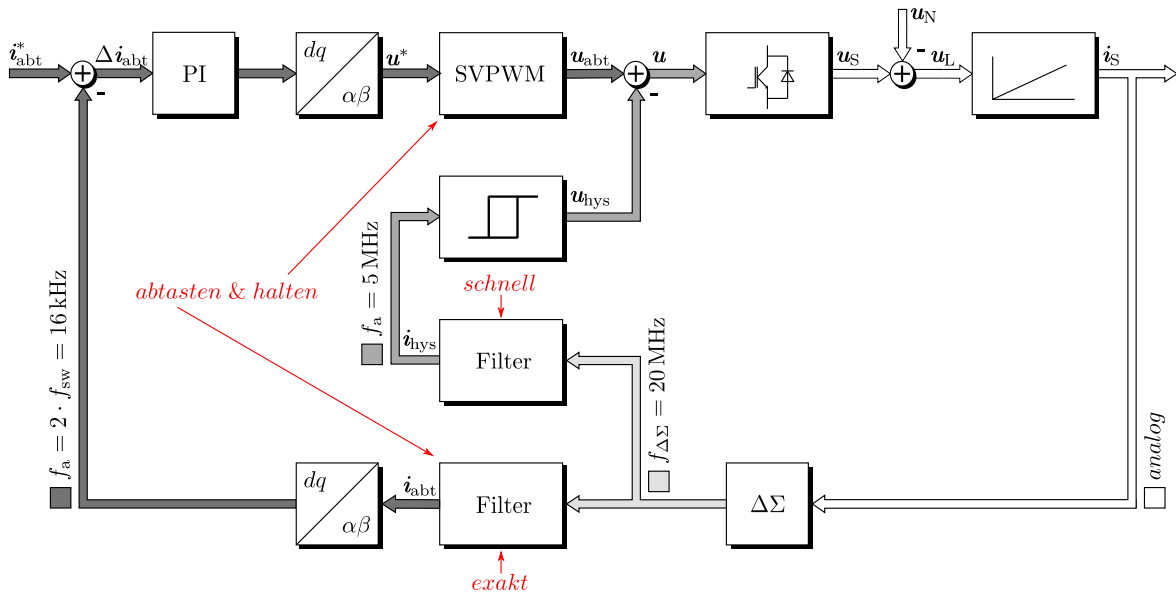


Abbildung 5.13: Blockschaltbild der Hybriden Stromregelung in komplexer Raumzeigerdarstellung

Mathematisch kann diese Überlagerung durch

$$\mathbf{u} = \mathbf{u}_{\text{abt}} - \mathbf{u}_{\text{hys}} \quad (5.2)$$

beschrieben werden. Befindet sich der Iststromraumzeiger \mathbf{i}_s im weißen Bereich der Abbildung 5.14 a), bestimmt die Abtastregelung synchron zum Trägersignal der Pulsweitenmodulation und um eine halbe Trägersignalperiode verzögert den neuen zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeiger \mathbf{u} . Es gilt:

$$\mathbf{u}_{\text{hys}} = 0 \quad (5.3)$$

Außerhalb dieses zulässigen Strombereiches greift die Hysterese-Regelung umgehend über eine Korrektur des aktuell zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers \mathbf{u} strombegrenzend ein. Nun gilt:

$$\mathbf{u}_{\text{hys}} \neq 0 \quad (5.4)$$

Für die überlagerte und wesentlich schnellere Hysterese-Regelung kann der Spannungsraumzeiger der Abtastregelung \mathbf{u}_{abt} als Konstante betrachtet werden. Die intelligente Reaktion des Umrichters auf Überstromsituationen mittels der Korrektur über den Spannungsraumzeiger der Hysterese-Regelung \mathbf{u}_{hys} umfasst drei Modi, welche in Abhängigkeit von der Höhe der Stromistwerte eingreifen und die Phasenströme auf verträgliche Maße reduzieren. Die zeitliche Darstellung dessen ist in der Abbildung 5.14 b) für die Phase U veranschaulicht.

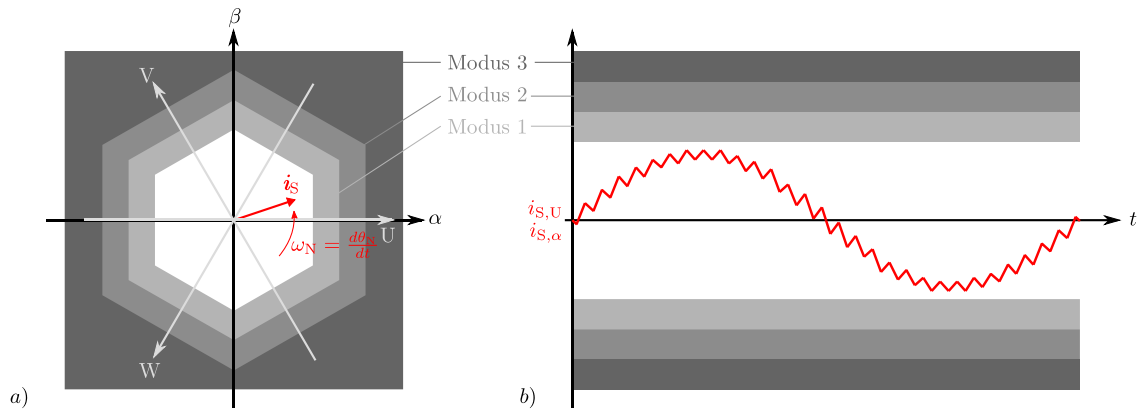


Abbildung 5.14: Hybride Stromregelung mit zulässigem Bereich des Stromwertes (weiß) und den Überstrombereichen (verschiedene Grautöne) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung

Der weiße Bereich in Abbildung 5.14 stellt den regulären Betrieb der Hybriden Stromregelung und damit den Zuständigkeitsbereich der Abtastregelung (Kapitel 5.6.2) dar. Die verschieden grau schattierten Bereiche illustrieren den Zuständigkeitsbereich der einzelnen Modi der Hysterese-Regelung im Falle eines Überstromes. In der praktischen Umsetzung erfolgt die Korrektur mittels des Modus 1 (Kapitel 5.6.3) durch eine Verzögerung und mittels des Modus 2 (Kapitel 5.6.4) durch ein sofortiges Vorziehen der durch die Raumzeigerpulsweitenmodulation generierten Schaltvorgänge. Modus 3 (Kapitel 5.6.5) kann gegebenenfalls durch das Hinzufügen eines weiteren Schaltvorganges zusätzlich strombegrenzend eingreifen.

Neben den aktuell in den Ausgangsphasen des Umrichters fließenden Strömen und der Steigung des Trägersignals sind die gegebenenfalls zu modifizierenden Schaltsignale notwendige Eingangsgrößen der Hybriden Stromregelung. Aus den quasi kontinuierlichen Messwerten der Phasenströme wird fortlaufend die Phase mit dem aktuell größten Stromfluss detektiert und diese anschließend auf eine Überschreitung der Grenzwerte für das Eingreifen der einzelnen Modi überprüft. Modus 2 ist eine Erweiterung von Modus 1 und somit gegebenenfalls gemeinsam mit Modus 1 aktiv. Ein Anstieg der Schaltfrequenz und eine damit verbundene Erhöhung der Schaltverluste ist durch den Einsatz der Modi 1 und 2 der Hysterese-Regelung für 2-Level Umrichter ausgeschlossen. Eine vorübergehende Minderung der Schaltfrequenz, aufgrund von unterbundenen Schaltvorgängen durch den Modus 1 der Hysterese-Regelung, ist jedoch möglich. Bei einphasigen und dreiphasigen Netzeinspeisungsanwendungen mit angeschlossenem Neutralleiter ist Modus 3 als ergänzende Strombegrenzung zu Modus 1 sinnvoll. Durch das zusätzliche Eingreifen von Modus 3 kann es zu einer vorübergehenden Erhöhung der Schaltverluste kommen. Der durch die Modi der Hysterese-Regelung generierte Spannungsraumzeiger \mathbf{u}_{hys} kann den von der Abtastregelung erstellten Spannungsraumzeiger \mathbf{u}_{abt} vollständig überlagern und den aktuell zur Generierung der

Ausgangsspannungen genutzten Spannungsraumzeiger \mathbf{u} zum Zwecke der Strombegrenzung in jegliche Position innerhalb des Raumzeigerdiagrammes verschieben.

Zur Vereinfachung werden zunächst der reguläre Betrieb und anschließend die drei Modi der Hybriden Stromregelung anhand eines 2-Level Umrichters im Netzeinspeisungsbetrieb erläutert. Der Überstrom tritt in den folgenden Beispielen in der Ausgangsphase U mit positiven Vorzeichen auf. Das strombegrenzende Eingreifen der jeweiligen Modi der Hysterese-Regelung kann auf alle anderen 5 möglichen Überschreitungen (3 Phasen mit je zwei Vorzeichen) der hexagonal angeordneten Grenzen übertragen werden.

5.6.2 Regulärer Betrieb

Im regulären Betrieb wird der zur Generierung der Ausgangsspannungen genutzte Spannungsraumzeiger \mathbf{u} ausschließlich durch die Abtastregelung der Hybriden Stromregelung bestimmt ($\mathbf{u} = \mathbf{u}_{\text{abt}}$).

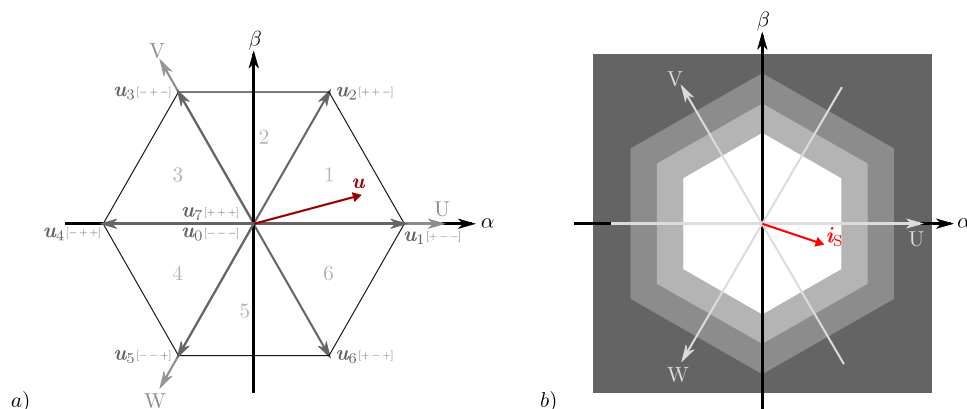


Abbildung 5.15: Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers im regulären Betrieb der Hybriden Stromregelung und im Netzeinspeisungsbetrieb des Umrichters

Ausgehend von einem sich im Sektor 1 des 2-Level Raumzeigerdiagrammes befindenden Spannungsraumzeiger \mathbf{u} und einem um den Phasenverschiebungswinkel φ nacheilenden Iststromraumzeiger i_s (Abbildung 5.15), welcher den zulässigen Bereich nicht überschreitet, werden in Abbildung 5.16 die Ausgangsspannung der einzelnen Phasen, die α -Komponente des Ausgangsspannungsraumzeigers und die α -Komponente des resultierenden Iststromraumzeigers beispielhaft für den regulären Betrieb zeitlich dargestellt.

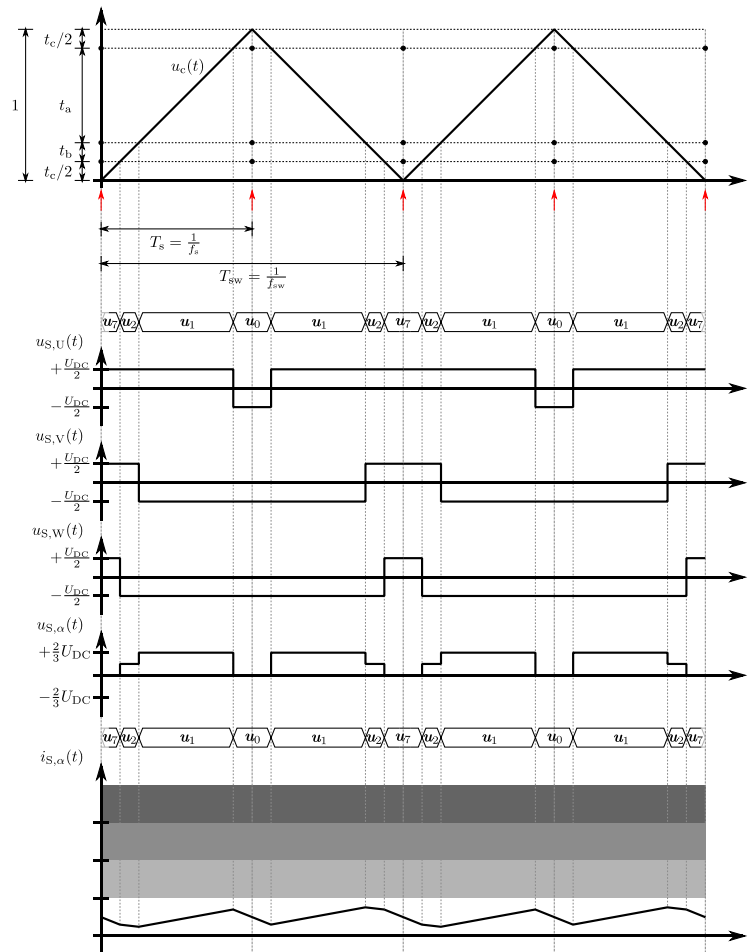


Abbildung 5.16: Beispiel für den regulären Betrieb: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers

Während der aufsteigenden halben Trägerperiode der Pulsweitenmodulation werden die Ausgangsspannungen der einzelnen Phasen von der halben positiven auf die halbe negative Zwischenkreisspannung geschaltet. Gegenteilige Schaltvorgänge finden während der absteigenden halben Trägerperiode statt.

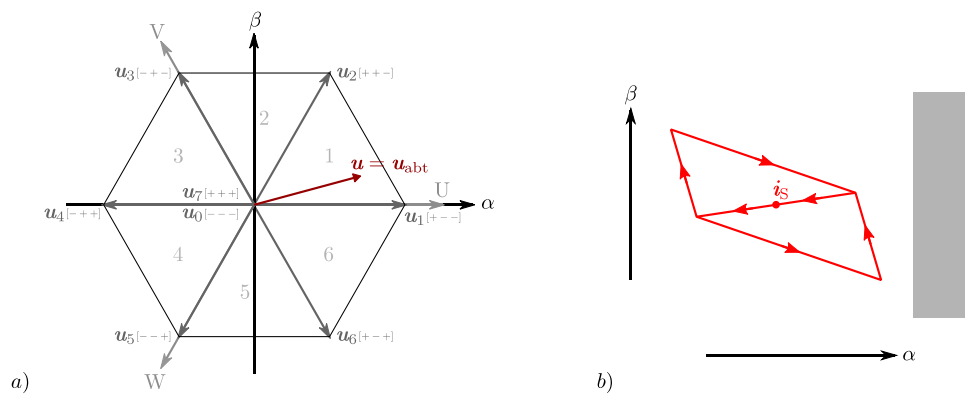


Abbildung 5.17: Beispiel für den regulären Betrieb: a) keine Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) resultierende Trajektorie des Iststromraumzeigers bei Anwendung der einfachen, nicht modifizierten Raumzeigermodulation

Der von der Abtastregelung erstellte Spannungsraumzeiger \mathbf{u}_{abt} wird unverändert zur Generierung der Ausgangsspannung per Spannungsraumzeiger \mathbf{u} verwendet (Abbildung 5.17 a)). Die dazugehörige Trajektorie des Iststromraumzeigers ist in Abbildung 5.17 b) für eine Trägersignalperiode der Pulsweitenmodulation bei Anwendung der einfachen, nicht modifizierten Raumzeigermodulation abgebildet.

5.6.3 Modus 1

Mit dem Überschreiten der Einschaltsschwelle des Modus 1 der Hysterese-Regelung durch den Iststromraumzeiger \mathbf{i}_s wird der Spannungsraumzeiger \mathbf{u}_{abt} während der Modulationsperiode mittels des Spannungsraumzeigers \mathbf{u}_{hys} korrigiert. Die Korrektur erfolgt in der praktischen Umsetzung durch eine hinreichend lange Verzögerung der von der Raumzeigerpulsweitenmodulation generierten Schaltvorgänge. Am Beispiel einer plötzlichen Netzspannungsabsenkung im Netzeinspeisungsbetrieb wird im Folgenden das Eingreifen des Modus 1 erläutert. Abbildung 5.18 zeigt die Position des Spannungsraumzeigers \mathbf{u} zum Zeitpunkt des Netzfehlers sowie den resultierenden Iststromraumzeiger \mathbf{i}_s , welcher die Einschaltsschwelle für Modus 1 überschritten hat.

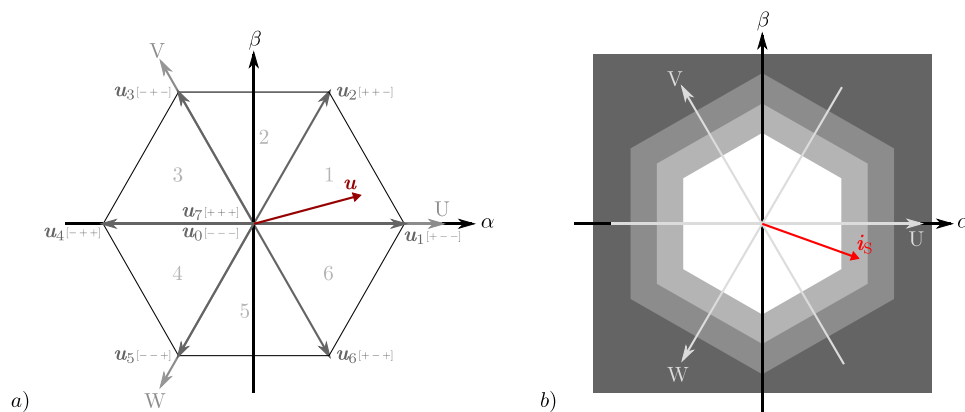


Abbildung 5.18: Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers zum Zeitpunkt der Aktivierung des Modus 1 der Hysterese-Regelung und im Netzeinspeisungsbetrieb des Umrichters

Im aufgeführten Beispiel tritt der Überstrom mit positivem Vorzeichen in der Phase U auf. Eine Verringerung dieses Überstromes kann durch eine Reduzierung der Spannungszeitfläche der Ausgangsspannung der Phase U des Umrichters bewirkt werden. Auch mittels einer Erhöhung der Spannungszeitflächen der Ausgangsspannungen der Phasen V und W des Umrichters lässt sich eine Verringerung des Stromes der Phase U erzielen. Um dies zu erreichen, werden während der aufsteigenden halben Trägersignalperiode die negativen Schaltflanken der Phasen V und W so lange verzögert, bis der Strom der Phase U sich wieder im zulässigen Bereich befindet. Kommt es anschließend wieder zu einem Anstieg des Stromes der Phase U, wird mit der absteigenden halben Trägersignalperiode die positive Schaltflanke der Phase U bis zum Unterschreiten

des Grenzwertes für das Einschreiten von Modus 1 verzögert (Abbildung 5.19). Um das Unterschreiten des Grenzwertes zu gewährleisten, können einzelne Schaltvorgänge auch über die halbe Trägersignalperiode hinaus verzögert werden und erst in der darauf folgenden halben Trägersignalperiode ausgeführt oder je nach Konstellation auch übergangen werden. Letzteres führt zu einer Reduzierung der Schaltfrequenz.

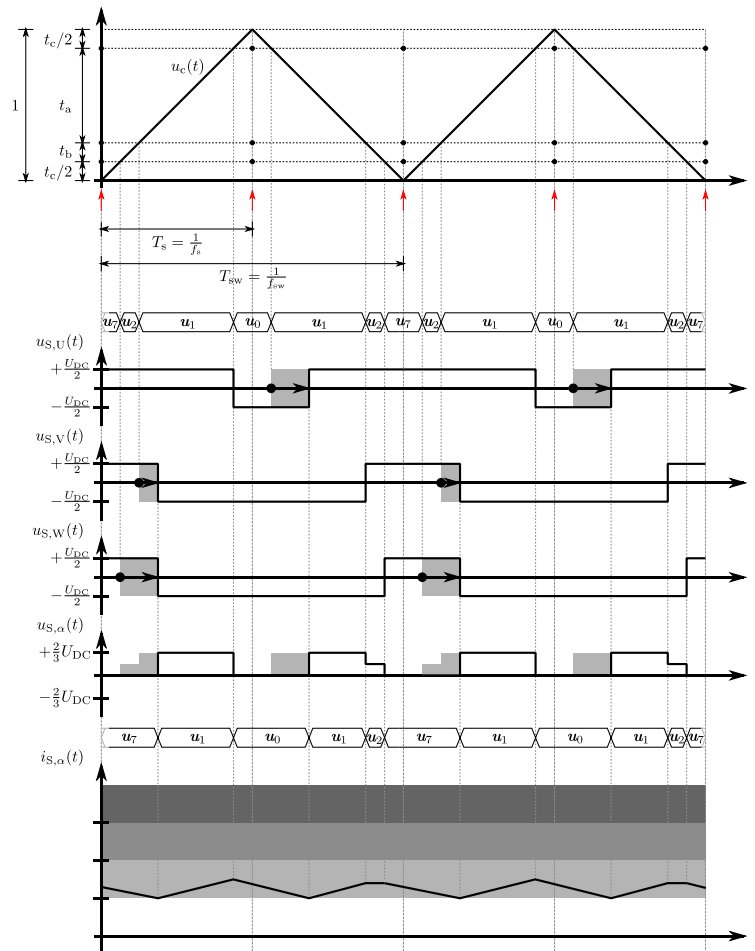


Abbildung 5.19: Beispiel für den Modus 1 der Hysterese-Regelung: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers

Die hellgrau schattierten und mit einem schwarzen Pfeil gekennzeichneten Bereiche der Ausgangsspannungen illustrieren die Korrektur der Spannungszeitflächen durch den Modus 1 der Hysterese-Regelung. Die grau schattierten Bereiche der α -Komponente des Ausgangsspannungsraumzeigers stellen die wirksame Reduzierung der Spannungszeitfläche der über die ausgangsseitige Filterinduktivität der Phase U abfallenden Spannung dar. Infolgedessen ergibt sich der zeitliche Verlauf der α -Komponente des resultierenden Iststromraumzeigers bzw. der zeitliche Verlauf des Stromes der Phase U. Deutlich zu erkennen ist das Verringern des Stromes durch das Verzögern der Schaltvorgänge bis zum Erreichen des zulässigen Bereiches. (Abbildung 5.19)

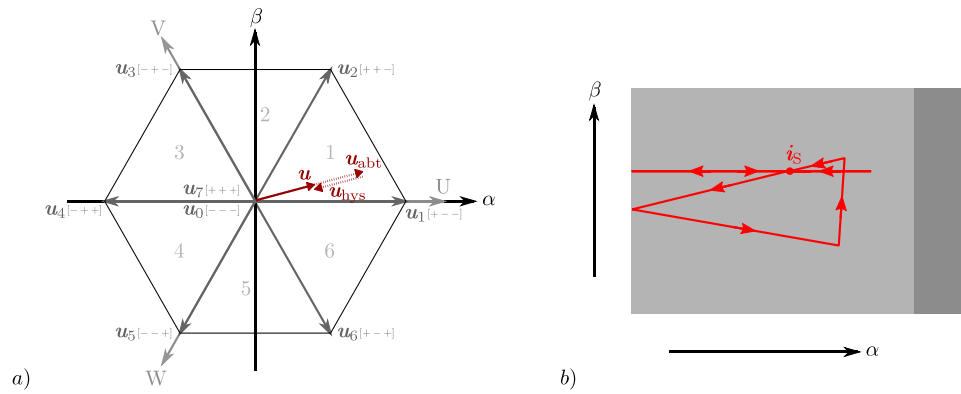


Abbildung 5.20: Beispiel für den Modus 1 der Hysterese-Regelung: a) Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) Trajektorie des resultierenden Iststromraumzeigers

Durch die Korrektur des von der Abtastregelung generierten Spannungsraumzeigers u_{abt} durch den Spannungsraumzeiger u_{hys} der überlagerten Hysterese-Regelung ergibt sich der korrigierte und zur Generierung der Ausgangsspannungen genutzte Spannungsraumzeiger u . Die Trajektorie des resultierenden Iststromraumzeigers zeigt das Zurückführen des Stromes bis zur Einschaltswelle des Modus 1 der Hysterese-Regelung. (Abbildung 5.20)

5.6.4 Modus 2

Mit dem Überschreiten des entsprechenden Grenzwertes wird zusätzlich Modus 2 der Hysterese-Regelung aktiv. Dieser bewirkt in Kombination mit Modus 1 eine noch deutlichere Korrektur des Spannungsraumzeigers u_{abt} durch den Spannungsraumzeiger u_{hys} . Die Korrektur durch Modus 2 erfolgt in der praktischen Umsetzung während der Modulationsperiode und mit einer Verzögerung durch die Signalverarbeitung der Hybriden Stromregelung von einer Taktperiode des FPGAs (typisch: 20ns) mittels eines umgehenden Vorziehens der von der Raumzeigerpulsweitenmodulation generierten Schaltvorgänge. Am Beispiel einer ausgeprägten plötzlichen Netzspannungsabsenkung im Netzeinspeisungsbetrieb wird im Folgenden das Eingreifen des Modus 2 erläutert. Abbildung 5.21 zeigt die Position des Spannungsraumzeigers u zum Zeitpunkt des Netzfehlers sowie den resultierenden Iststromraumzeiger i_s , welcher die Einschaltswelle für Modus 2 überschritten hat.

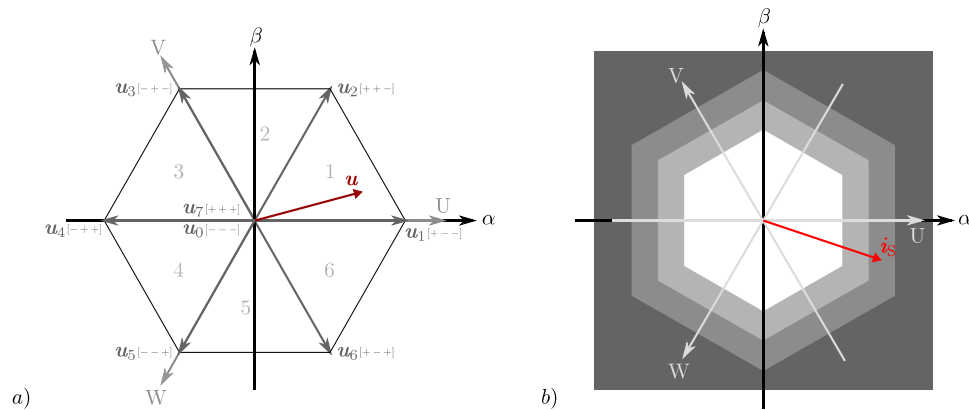


Abbildung 5.21: Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers zum Zeitpunkt der Aktivierung des Modus 2 der Hysterese-Regelung und im Netzeinspeisungsbetrieb des Umrichters

Im aufgeführten Beispiel tritt der Überstrom mit positivem Vorzeichen in der Phase U auf. Eine Verringerung dieses Überstromes kann durch eine Reduzierung der Spannungszeitfläche der Ausgangsspannung der Phase U des Umrichters bewirkt werden. Auch mittels einer Erhöhung der Spannungszeitflächen der Ausgangsspannungen der Phasen V und W des Umrichters lässt sich eine Verringerung des Stromes der Phase U erzielen. Dies wird erreicht, indem entsprechende Schaltvorgänge auf den Zeitpunkt des Überschreitens des Grenzwertes für den Modus 2 durch den Strom der Phase U vorgezogen werden. Während der aufsteigenden halben Trägersignalperiode betrifft dies die negative Schaltflanke der Phase U und während der absteigenden halben Trägersignalperiode die positive Schaltflanke der Phasen V und W. (Abbildung 5.22)

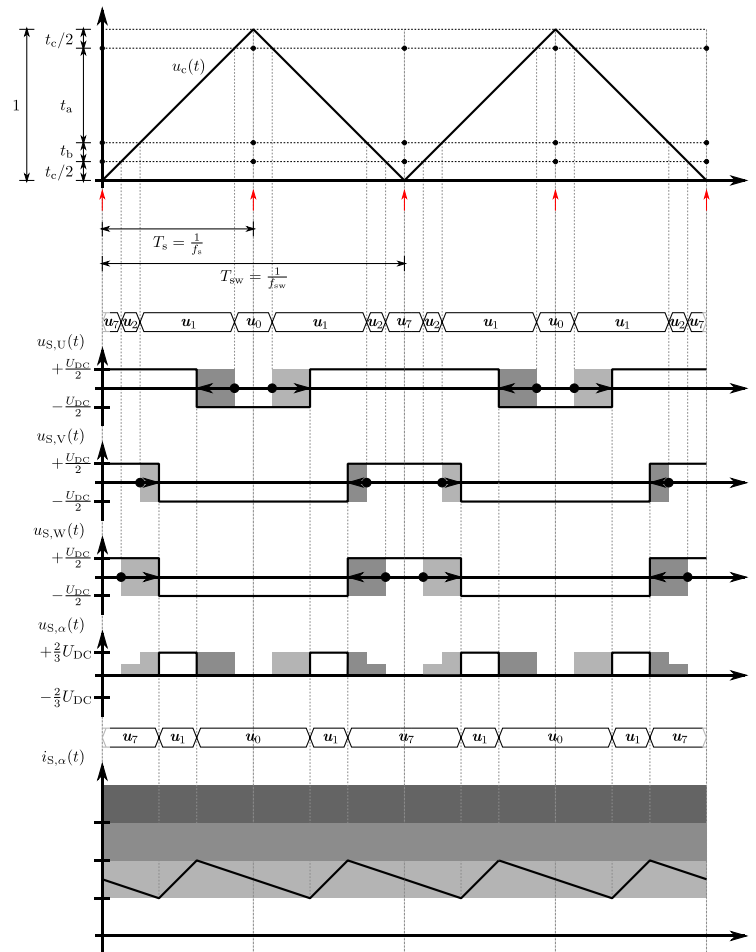


Abbildung 5.22: Beispiel für den Modus 2 der Hysterese-Regelung: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers

Die mittelgrau schattierten und mit einem schwarzen Pfeil gekennzeichneten Bereiche der Ausgangsspannungen illustrieren die Korrektur der Spannungszeitflächen durch den Modus 2 der überlagerten Hysterese-Regelung. Die grau schattierten Bereiche der α -Komponente des Ausgangsspannungsraumzeigers stellen die wirksame Reduzierung der Spannungszeitfläche der über die ausgangsseitige Filterinduktivität der Phase U abfallenden Spannung dar. Infolgedessen ergibt sich der zeitliche Verlauf der α -Komponente des resultierenden Iststromraumzeigers bzw. der zeitliche Verlauf des Stromes der Phase U. Deutlich zu erkennen ist die Begrenzung des Stromes durch die Verzögerung der Schaltvorgänge bis zum Erreichen des zulässigen Bereiches mittels des Modus 1 und die Begrenzung des Stromes durch das Vorziehen der Schaltvorgänge zu dem Zeitpunkt des Überschreitens des Grenzwertes des Modus 2 der Hysterese-Regelung. (Abbildung 5.22)

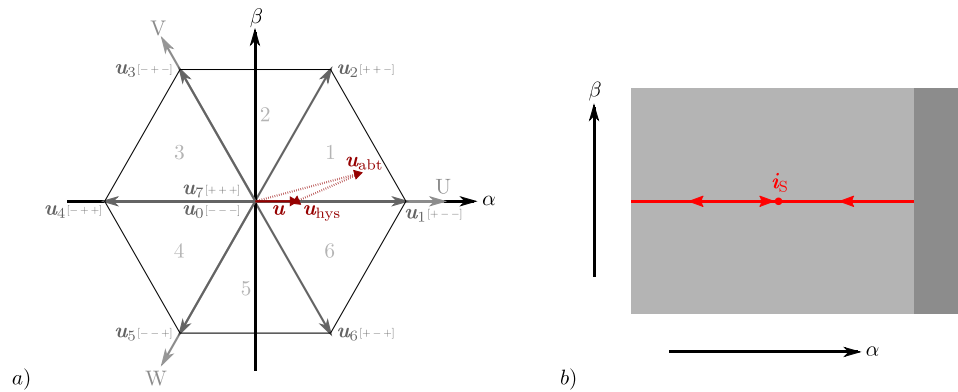


Abbildung 5.23: Beispiel für den Modus 2 der Hysterese-Regelung: a) Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) Trajektorie des resultierenden Iststromraumzeigers

Durch die erweiterte Korrektur des von der Abtastregelung generierten Spannungsraumzeigers u_{abt} durch den Spannungsraumzeiger u_{hys} der überlagerten Hysterese-Regelung ergibt sich der korrigierte und zur Generierung der Ausgangsspannungen genutzte Spannungsraumzeiger u . Die Trajektorie des resultierenden Iststromraumzeigers zeigt das Zurückführen des Stromes bis zur Einschaltswelle des Modus 1 und das Begrenzen des Stromes auf die Einschaltswelle des Modus 2 der Hysterese-Regelung. (Abbildung 5.20)

5.6.5 Modus 3

Bei Motoranwendungen sind sprunghafte Änderungen der induzierten Spannung innerhalb einer halben Trägersignalperiode ausgeschlossen. Auch bei Netzeinspeisungsanwendungen kann es aufgrund des notwendigen ausgangsseitigen Filters nicht zu einem Springen des Iststromraumzeigers von beispielsweise einer Grenze zur gegenüberliegenden Grenze der Hysterese-Regelung im Raumzeigerdiagramm innerhalb einer halben Trägersignalperiode kommen. Folglich ist eine einmalige Korrektur pro Phase und halber Trägersignalperiode durch die Modi 1 oder 2 für dreiphasige Antriebsanwendungen und dreiphasige Netzeinspeisungsanwendungen ohne Anschluss des Neutralleiters ausreichend. Eine Erhöhung der Schaltverluste durch die Hybride Stromregelung ist unter diesen Bedingungen für 2-Level Umrichter daher ausgeschlossen.

Bei einphasigen und dreiphasigen Netzeinspeisungsanwendungen mit angeschlossenem Neutralleiter ist dahingegen ein weiterer strombegrenzender Modus sinnvoll. Grund dafür ist, dass Modus 1 nur dann strombegrenzend eingreifen kann, wenn zu dem Zeitpunkt der gegebenenfalls zu verzögernden Schaltflanke die Einschaltswelle für Modus 1 überschritten wurde. Wird die Einschaltswelle erst nach dem erfolgten Schaltvorgang überschritten, ist ein Eingreifen durch den Modus 1 nicht mehr möglich. Im Falle dreiphasiger Antriebsanwendungen und dreiphasiger Netzeinspeisungsanwendungen ohne Anschluss des Neutralleiters an den Umrichter kann aufgrund der Kopplung der Phasen die

Strombegrenzung in der betreffenden Phase noch während derselben halben Trägersignalperiode durch eine Korrektur der Schaltsignale der beiden anderen Phasen mittels des Modus 2 erfolgen (Abbildung 5.22). Im Falle einphasiger und dreiphasiger Netzeinspeisungsanwendungen mit angeschlossenem Neutralleiter entfällt diese Möglichkeit. Erst mit der nächsten halben Trägersignalperiode würde Modus 2 strombegrenzend eingreifen können. Modus 3 ermöglicht daher bei nicht erfolgter Korrektur durch Modus 1 in der betreffenden Phase und mit Überschreitung des entsprechenden Grenzwertes einen zusätzlichen strombegrenzenden Schaltvorgang je halber Trägersignalperiode (Abbildung 5.24). Der Strom wird somit noch vor dem Beginn der nächsten halben Trägersignalperiode begrenzt und das geforderte Durchfahren eines Netzfehlers mit definiertem Fehlerstrom gewährleistet. In diesem Falle kann es zur vorübergehenden Erhöhung der Schaltverluste kommen.

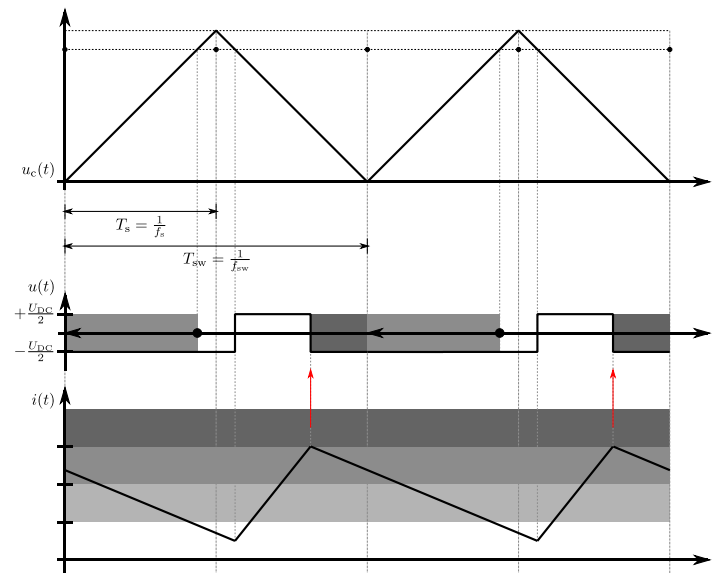


Abbildung 5.24: Beispiel für die Strombegrenzung durch Modus 3 bei einer einphasigen Anwendung

Die Korrektur durch Modus 3 erfolgt in der praktischen Umsetzung während der Modulationsperiode und mit einer Verzögerung von einer Taktperiode des FPGAs durch die Signalverarbeitung der Hybriden Stromregelung (typisch: 20ns). Die Korrektur durch Modus 3 bleibt bis zum Beginn der nächsten halben Trägersignalperiode bestehen. Anschließend wird der Strom mittels des Modus 2 begrenzt oder, falls entsprechende Grenzwerte wieder unterschritten wurden, mittels des Modus 1 begrenzt bzw. per Abtastregelung geregelt.

5.6.6 Alternative Umsetzung

Eine alternative Umsetzung der Hybriden Stromregelung wird in [64] vorgestellt. Hierbei wird, ähnlich wie bei den prädiktiven Regelungsverfahren, ein Toleranzbereich um den Sollstromraumzeiger im Raumzeigerdiagramm definiert. Wird dieser überschritten, greifen

die vorgestellten Modi und führen den Iststromraumzeiger wieder in den zulässigen Bereich. Ein Vorteil dieser Implementierung ist die Möglichkeit einer aggressiveren Parametrierung des unterlagerten PI-Stromreglers, da die überlagerte Hysterese-Regelung auf die Abweichung zum Sollstromraumzeiger und nicht auf das Überschreiten eines absoluten maximal zulässigen Strombetrages reagiert und so ein mögliches Überschwingen unterdrückt wird. Dementsprechend kann die maximale räumliche Abweichung des Iststromraumzeigers vom Sollstromraumzeiger vorgegeben werden.

Im Vergleich zu der in dieser Arbeit vorgestellten Umsetzung der Hybriden Stromregelung kann es, bedingt durch den dann möglicherweise deutlich kleineren Toleranzbereich, zur mehrfachen Überschreitung der räumlich angeordneten Grenzen der Hysterese-Regelung innerhalb einer Trägersignalperiode durch den Iststromraumzeiger kommen. Da das Eingreifen der Modi 1 und 2 der Hysterese-Regelung je Phase und halber Trägersignalperiode auf die Verschiebung eines Schaltvorganges beschränkt ist, muss der Modus 3 so angepasst werden, dass der Iststromraumzeiger zuverlässig im zulässigen Bereich gehalten werden kann. Möglicherweise ist daher ein häufigeres Eingreifen durch den Modus 3 der Hysterese-Regelung notwendig, was zu einem Anstieg der Schaltfrequenz und somit zur Erhöhung der Schaltverluste führen würde.

5.7 Hybride Stromregelung von 3-Level Umrichtern

Ein 3-Level Raumzeigerpulsweitenmodulator lässt sich effizient mittels zwei separaten, aber miteinander synchronisierten 2-Level Raumzeigermodulatoren umsetzen (Kapitel 4.2.2). Folglich kann die Hybride Stromregelung eines 3-Level Umrichters durch zwei den beiden 2-Level Modulatoren nachgeschalteten Hybriden Stromregelungen für 2-Level Umrichter realisiert werden (Abbildung 5.25). Durch den Zugriff der Hysterese-Regelungen beider Hybrider Stromregelungen auf die Ausgangssignale beider 2-Level Modulatoren kann der von der Abtastregelung erstellte Spannungsraumzeiger \mathbf{u}_{abt} vollständig überlagert und der zur Generierung der Ausgangsspannungen genutzte Spannungsraumzeiger \mathbf{u} zum Zwecke der Strombegrenzung in jegliche Position innerhalb des 3-Level Raumzeigerdiagrammes verschoben werden.

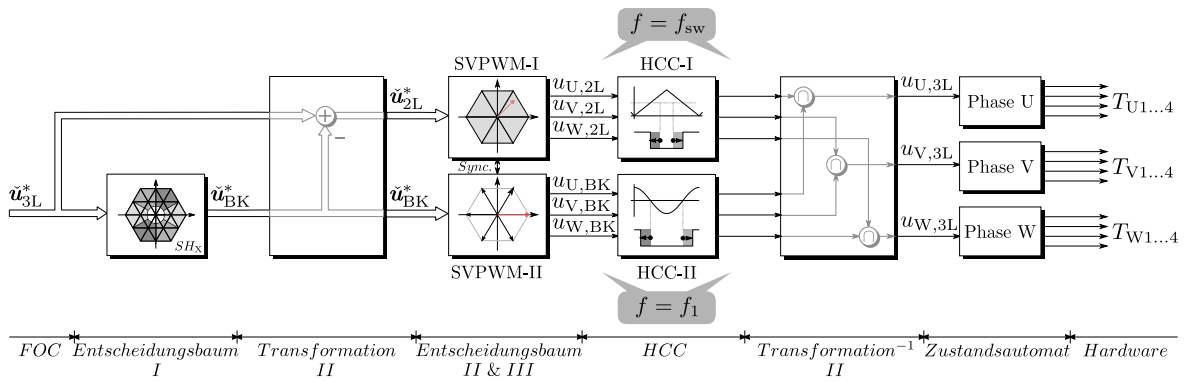


Abbildung 5.25: Blockschaltbild der 3-Level Raumzeigerpulsweitenmodulation mit Hybrider Stromregelung bestehend aus zwei den beiden 2-Level Modulatoren nachgeschalteten Hybriden Stromregelungen für 2-Level Umrichter (HCC I & HCC II)

Die Ausgangssignale des Modulators SVPWM-I entsprechen dem eines gewöhnlichen 2-Level Modulators. Folglich kann die zuvor vorgestellte Hybride Stromregelung ohne Modifikationen dem Modulator nachgeschaltet werden (HCC-I). In Abhängigkeit der von der 3-Level Raumzeigerpulsweitenmodulation zur Generierung der Schaltsignale genutzten Subhexagone unterscheiden sich die Ausgangssignale des Modulators SVPWM-II. Bei der Nutzung der inneren Subhexagone (SH_0 und SH_7) entsprechen die Ausgangssignale den Nullspannungsraumzeigern u_0 und u_7 . Dahingegen handelt es sich bei der Nutzung der äußeren Subhexagone ($SH_0 - SH_6$) um eine reine Blockkommutierung der aktiven Spannungsraumzeiger $u_0 - u_6$. Die Hybride Stromregelung erwartet entsprechend der Schaltsignale einer herkömmlichen 2-Level Raumzeigerpulsweitenmodulation mit dem aufsteigenden Trägersignal eine negative Schaltflanke und mit dem absteigenden Trägersignal eine positive Schaltflanke je Phase. Für die Kompatibilität muss daher ein entsprechendes virtuelles Trägersignal erzeugt werden, welches dieses Kriterium erfüllt. In Abhängigkeit der genutzten Subhexagone generiert daher eine Logik drei virtuelle Trägersignale in Form einer 1-Bit breiten Kodierung, welche die notwendigen Informationen über das Auftreten der negativen und positiven Schaltflanke für die Hybride Stromregelung HCC-II beinhaltet.

Bei der Nutzung der beiden inneren Subhexagone (SH_0 und SH_7) durch den 3-Level Modulator und für den Fall, dass sich die Symmetrie der Zwischenkreisspannungen innerhalb einer zulässigen Toleranz befindet, werden die Nullspannungsraumzeiger u_0 und u_7 des 2-Level Modulators SVPWM-II alternierend zur Modulation gewählt. Außerhalb der zulässigen Toleranz kann mehrfach in Folge einer der beiden Nullspannungsraumzeiger zur Abbildung des Sollspannungsraumzeiger gewählt werden (Kapitel: 4.2.6). Folglich tritt innerhalb jeder zweiten Trägersignalperiode (Kapitel 4.2.5) oder erst nach einer von der Symmetrierung der Zwischenkreisspannung abhängenden Zeitspanne ein simultaner Schaltvorgang der drei Ausgangssignale des Modulators SVPWM-II ein. Das von der Logik generierte und bei der Abbildung des

Sollspannungsraumzeigers mittels der beiden inneren Subhexagone für alle drei Phasen identische, virtuelle Trägersignal berücksichtigt dies. (Abbildung 5.26)

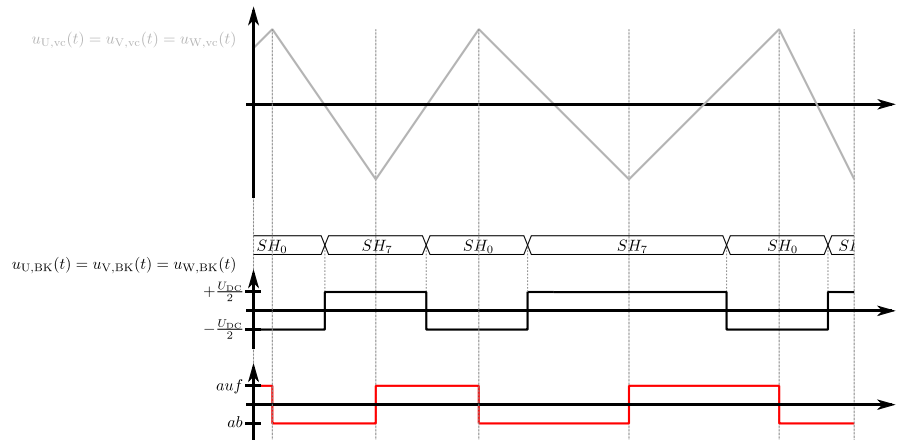


Abbildung 5.26: Beispiel für das virtuelle Trägersignal (grau) und dessen 1-Bit breite Kodierung (rot) der Ausgangssignale der Phasen U, V und W (schwarz) des Modulators SVPWM-II bei Nutzung der inneren Subhexagone zur Abbildung des Sollspannungsraumzeigers

Bei der Nutzung der äußeren Subhexagone ($SH_0 - SH_6$) durch den 3-Level Modulator werden die aktiven Spannungsraumzeiger des 2-Level Modulators SVPWM-II $u_0 - u_6$ im Blockkommutierungsverfahren zur Modulation gewählt (Kapitel 4.2.2). Folglich sind die Ausgangssignale des 2-Level Modulators SVPWM-II um jeweils 120° in ihrer Phasenlage zueinander verschoben und dessen Frequenz entspricht bei Netzeinspeisungsanwendungen der Grundschwingung der Netzfrequenz. Dementsprechend unterscheiden sich auch die von der Logik generierten, virtuellen Trägersignale in der Phasenlage. Um die Funktion der Hysterese-Regelung auch bei einer Umkehr des Drehfeldes zu gewährleisten, muss mit der Änderung der Drehfeldrichtung das virtuelle Trägersignal invertiert werden. Zudem kann es, insbesondere bei der Generierung des Sollspannungsraumzeigers durch eine Stromregelung, im Bereich des Übergangs zweier benachbarter Subhexagone zu einem häufigen Wechsel zwischen diesen kommen. Eine kontinuierlich mit der Grundschwingungsfrequenz der Ausgangsspannung rotierende Auswahl der Subhexagone ist für das korrekte Eingreifen der Hysterese-Regelung der Hybriden Stromregelung HCC-II entscheidend. Daher werden beim Einsatz der Hybriden Stromregelung für 3-Level Umrichter die Grenzen zur Bestimmung der äußeren Subhexagone (Kapitel 4.2.3) um eine Hysterese erweitert. Abbildung 5.27 zeigt das virtuelle Trägersignal der Phase U bei Nutzung der äußeren Subhexagone zur Abbildung des Sollspannungsraumzeigers durch den 3-Level Raumzeigerpulsweitenmodulator. Die Verläufe der Ausgangssignale des Modulators SVPWM-II und des virtuellen Trägersignals für die Phasen V und W ergeben sich aus einer Verschiebung von jeweils 120° .

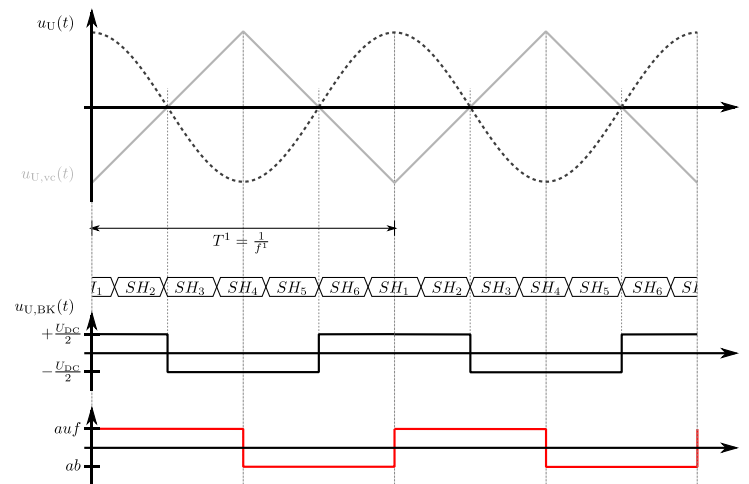


Abbildung 5.27: Beispiel für das virtuelle Trägersignal (grau) und dessen 1-Bit breite Kodierung (rot) des Ausgangssignals der Phase U (schwarz) des Modulators SVPWM-II bei Nutzung der äußeren Subhexagone zur Abbildung des Sollspannungsraumzeigers

In der praktischen Umsetzung der Hybriden Stromregelung für 3-Level Umrichter wird, im Gegensatz zu Modus 2, der Modus 1 in HCC-I und HCC-II gleichzeitig aktiv, da das Verzögern der Schaltflanken durch Modus 1 der Hysterese-Regelung nur dann möglich ist, wenn eine Grenzwertüberschreitung zum Zeitpunkt der zu verzögernden Schaltflanke vorliegt. Bei Netzeinspeisungsanwendungen tritt eine solche Korrekturmöglichkeit für HCC-II je Phase einmal pro Grundswingungsperiode auf. Aufgrund der vergleichbar geringen Eingriffsmöglichkeiten durch den Modus 1 der Hysterese-Regelung der Hybriden Stromregelung HCC-II wird dieser daher gleichzeitig mit HCC-I aktiviert. Das Vorziehen der Schaltflanken auf den Zeitpunkt der Überschreitung des Grenzwertes für Modus 2 kann, sofern der entsprechende Schaltvorgang noch nicht stattgefunden hat, jederzeit geschehen. Um die Korrektur durch diesen Modus abzustufen, wird Modus 2 der Hysterese-Regelung der Hybriden Stromregelung HCC-II erst dann aktiv, wenn nach Ablauf einer vorgegebenen Zeit (z.B. $2,5 \mu\text{s}$) der Stromwert durch das Eingreifen der Hybriden Stromregelung HCC-I nicht unter den Grenzwert für Modus 2 gefallen ist.

Die Hybride Stromregelung für 3-Level Umrichter kann zur vorübergehenden Erhöhung der Schaltfrequenz führen, da das Eingreifen der Hysterese-Regelung der jeweiligen Hybriden Stromregler HCC-I und HCC-II mittels des Modus 1 von dem Auftreten der zu verzögernden Schaltflanken abhängt. Im Falle der Hybriden Stromregelung HCC-I ergeben sich diese durch die Abbildung des Sollspannungsraumzeigers \mathbf{u}_{2L}^* durch den Raumzeigerpulsweitenmodulator SVPWM-I. Das Auftreten der gegebenenfalls zu verzögernden Schaltflanken durch die Hybride Stromregelung HCC-II hängt dahingegen von der Phasenlage, dem Betrag und der Winkelgeschwindigkeit des Sollspannungsraumzeigers \mathbf{u}_{3L}^* sowie dem Vorliegen einer symmetrisch aufgeteilten Zwischenkreisspannung ab. Zudem führt das zeitlich versetzte Aktivieren des Modus 2 zu einer vorübergehenden Erhöhung der Schaltfrequenz. Für die Dauer des Eingreifens der

der Hysterese-Regelung der Hybriden Stromregelung ist die Symmetrierung der Zwischenkreisspannung aufgrund einer möglichen Veränderung der zuvor bestimmten Einschaltzeiten der zur Symmetrierung genutzten redundanten Spannungsraumzeiger nicht gewährleistet.

6 Netzeinspeisung

Die Netzeinspeisungsfähigkeit eines Umrichters erfordert im Vergleich zu einem Antriebsumrichter sowohl an der Hardware als auch an der Software zusätzliche Maßnahmen und Modifizierungen. Voraussetzung für die Synchronisation mit dem Netz sind das Vorliegen des Effektivwertes und des Phasenwinkels der Netzspannung, die Netzfrequenz sowie die Drehfeldrichtung bei dreiphasiger Einspeisung. Die Erfassung dieser Größen per Messung der Phasenspannungen des Netzes muss netzseitig, also extern, hinter den am Umrichter angeschlossenen Sinusfilter erfolgen (Abbildung 6.1). Antriebsumrichter mit einer Nennleistung von bis zu 20 kW sind aufgrund der höheren Kosten, der zusätzlichen Baugröße und des anfallenden Implementierungsaufwandes oftmals nicht netzeinspeisungsfähig.

6.1 Klassische Netzsynchronisation

Beim Einschaltvorgang eines netzeinspeisungsfähigen Umrichters wird üblicherweise zunächst der Gleichspannungszwischenkreis des Umrichters über einen strombegrenzenden Widerstand vorgeladen. Die Freilaufdioden der IGBTs bilden hierbei einen dreiphasigen Brückengleichrichter. Anschließend wird der strombegrenzende Widerstand mit Erreichen einer definierten Zwischenkreisspannung überbrückt. Es wird wiederum von einem symmetrischen System ohne Verbindung des Sternpunktes zum Nullleiter ausgegangen.

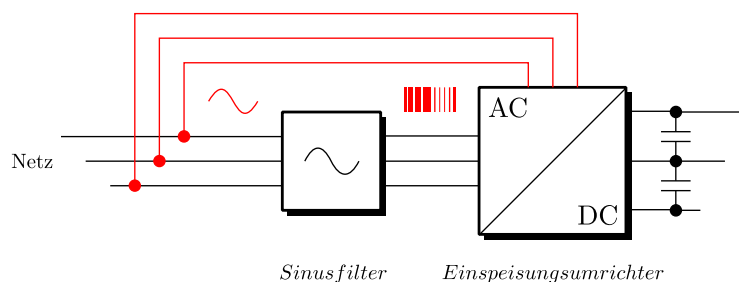


Abbildung 6.1: Umrichter mit Sinusfilter und zusätzlicher Netzspannungserfassung zur Netzsynchronisation (rot)

Mit der Aktivierung des netzeinspeisungsfähigen Umrichters werden mittels der Erfassung der aktuellen Netzgrößen und deren Vorsteuerung die gewünschten Ströme geregelt. Eine PLL verbessert oftmals die Genauigkeit des Phasenwinkels. (Abbildung 6.2)

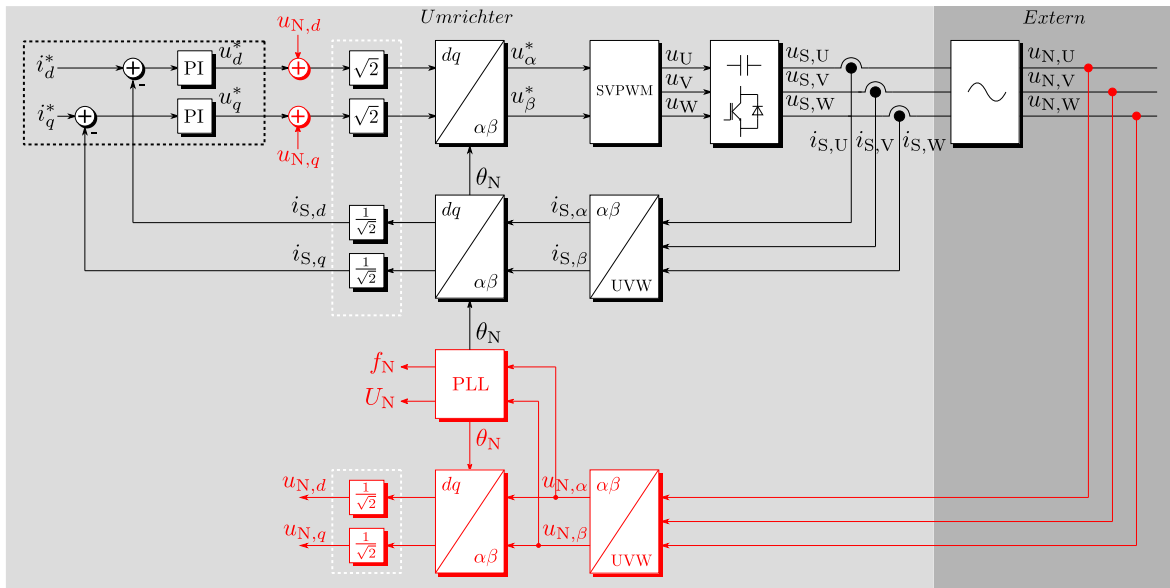


Abbildung 6.2: auf die feldorientierte Regelung basierende, netzspannungsorientierte Regelung eines netzeinspeisungsfähigen Umrichters mit den notwendigen Erweiterungen bei Anwendung der klassischen Netzsynchrisation (rot), abgeleitet aus [15]

Über die in Abbildung 6.3 dargestellte Erweiterung lassen sich die einzuspeisende Wirkleistung P und die einzuspeisende Blindleistung Q separat über die Komponenten des komplexen Sollstromraumzeigers i_q^* und i_d^* regeln. Ein zusätzlicher Regler überwacht die Zwischenkreisspannung und verhindert, dass der Bremschopper im generatorischen Betrieb aufgrund von zu hohen Spannungen eingreifen muss und die Energie, anstatt in Wärme umgewandelt, ins Netz zurückgespeist wird.

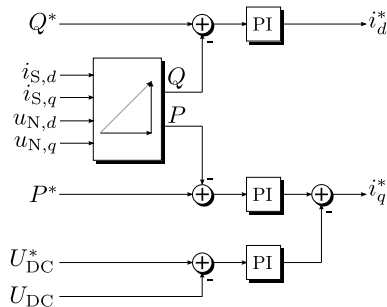


Abbildung 6.3: separate Regelung der einzuspeisenden Wirk- und Blindleistung, abgeleitet aus [15]

Die Berechnung der Istwerte der Leistungen eines Dreiphasensystems erfolgt hier nicht über die Phasengrößen, sondern, wie folgend gezeigt, mittels der komplexen Komponenten des Strom- und Spannungsraumzeigers im α, β -Koordinatensystem oder im d, q -Koordinatensystem. Durch die amplitudeninvariante Clarke-Transformation und die weiß umrandeten Skalierungen in Abbildung 6.2 liegen die Effektivwerte der Netzspannung und des Ausgangsstromes des Umrichters vor (Kapitel 2.3). Da es sich um ein dreiphasiges System handelt, wird zudem die errechnete Leistung mit dem Faktor 3 multipliziert. Somit berechnet sich die dreiphasige Wirkleistung aus dem Produkt der in Phase liegenden komplexen Komponenten des Strom- und Spannungsraumzeigers und dem Faktor 3.

$$P = 3 \cdot (u_{N,d} \cdot i_{S,d} + u_{N,q} \cdot i_{S,q}) \quad (6.1)$$

Entsprechend berechnet sich die dreiphasige Blindleistung aus den orthogonalen Komponenten des Strom- und Spannungsraumzeigers und dem Faktor 3.

$$Q = 3 \cdot (-u_{N,d} \cdot i_{S,q} + u_{N,q} \cdot i_{S,d}) \quad (6.2)$$

Die Grundscheinleistung kann schließlich durch

$$S = \sqrt{P^2 + Q^2} \quad (6.3)$$

berechnet werden. Für den Fall der nicht erfolgten Skalierungen auf die Effektivwerte muss anstelle des Faktors 3 ein Faktor von 3/2 in den Formeln (6.2) und (6.3) zur Berechnung der Wirk- und Blindleistung mittels der komplexen Komponenten des Strom- und Spannungsraumzeigers berücksichtigt werden.

6.2 Spannungsmessungsfreie Netzsynchrisation

Im Folgenden wird eine Methode vorgestellt, welche die üblicherweise verwendete Messung der Netzspannung ersetzt. Sowohl netzeinspeisungsfähige Antriebsumrichter als auch reine Netzeinspeisungsumrichter können von dieser indirekten Messung der Netzspannung über die im Umrichter integrierte Phasenstrommessung profitieren. Unter der Annahme, dass der Neutralleiter nicht mit dem Mittelpunkt des Gleichspannungszwischenkreises verbunden ist und es sich um ein symmetrisches Netz handelt, wird zur Erklärung der Methode zunächst der in Abbildung 6.4 gezeigte Hochsetzsteller und dessen Stromführungspfade für den eingeschalteten und den ausgeschalteten Leistungshalbleiter T_{SS} betrachtet.

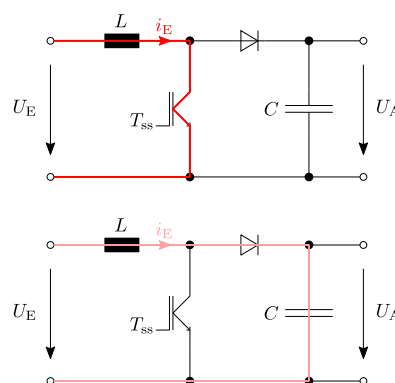


Abbildung 6.4: Stromführungspfade des Hochsetzstellers bei eingeschaltetem Leistungshalbleiter T_{SS} (rot) und ausgeschaltetem Leistungshalbleiter (hellrot)

Der sich ergebende Stromverlauf für den diskontinuierlichen Betrieb des Hochsetzstellers ist in Abbildung 6.5 abgebildet.

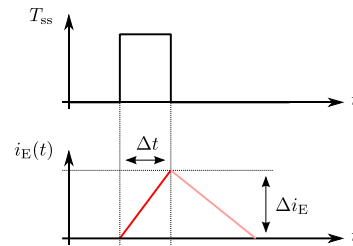


Abbildung 6.5: der zu Abbildung 6.4 entsprechende Stromverlauf im diskontinuierlichen Betrieb des Hochsetzstellers

Für diesen Betriebsfall lässt sich über die Induktivität L , die Einschaltzeit Δt des Leistungshalbleiters T_{SS} und die Messung der Höhe des sich am Ende des Einschaltimpulses ergebenden Stromes i_E mit

$$U_E = L \cdot \frac{\Delta i_E}{\Delta t} = L \cdot \frac{i_E}{\Delta t} \quad (6.4)$$

die Eingangsspannung U_E ohne deren direkte Messung bestimmen. Das Berechnen der Augenblickswerte der Phasenspannungen eines Dreiphasenwechselspannungssystems ist bei einem dreiphasigen hochsetzstellenden Gleichrichter mit nur einem Leistungshalbleiter (engl.: **Single Switch 3-phase Boost Rectifier**) ebenso möglich. Die sich ergebenden Stromführungspfade des SSBR bei eingeschaltetem und ausgeschaltetem Leistungshalbleiter sind in Abbildung 6.6 illustriert.

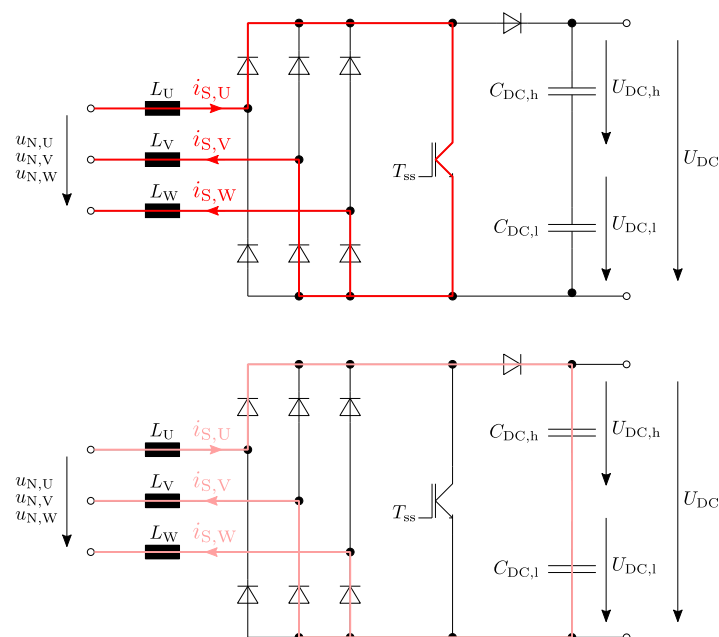


Abbildung 6.6: Stromführungspfade des SSBR bei eingeschaltetem Leistungshalbleiter T_{ss} (rot) und bei ausgeschaltetem Leistungshalbleiter (hellrot)

Die dreiphasige Netzspannung wird durch den Leistungshalbleiter T_{ss} für eine definierte Pulslänge kurzgeschlossen (z.B. 10 μs) und für die Dauer des Pulses als konstant angenommen. Die Höhen der sich am Ende des Pulses ergebenden Phasenströme sind proportional zu den aktuell anliegenden Phasenspannungen. Die Induktivitäten demagnetisieren nach dem Ausschalten des Leistungshalbleiters T_{ss} und laden, wie es auch beim Hochsetzsteller der Fall ist, über die Diode die Zwischenkreiskapazitäten.

Durch die simultane Ansteuerung aller inneren Leistungshalbleiter (T_{U2} , T_{U3} , T_{V2} , T_{V3} , T_{W2} , T_{W3}) und die Deaktivierung aller äußeren Leistungshalbleiter bilden die in Kapitel 3.1 vorgestellten 3-Level Topologien einen dreiphasigen hochsetzstellenden Gleichrichter. Zur Veranschaulichung sind beispielhaft entsprechende Stromführungspfade des 3-Level NPC Umrichters in Abbildung 6.7 dargestellt.

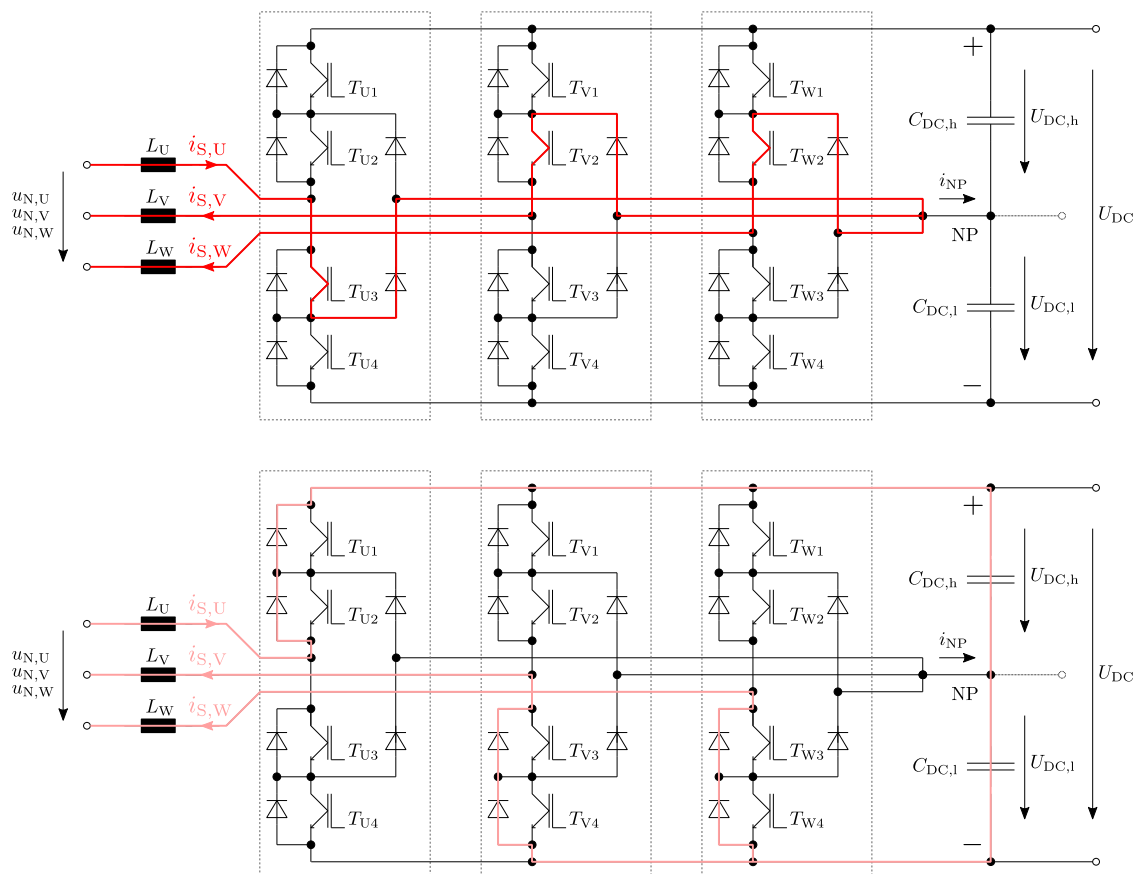


Abbildung 6.7: Stromführungspfade des 3-Level NPC Umrichters bei eingeschalteten Leistungshalbleitern (rot) und bei ausgeschalteten Leistungshalbleitern (hellrot)

Nach erfolgter Vorladung der Zwischenkreiskapazitäten lassen sich folglich durch eine geeignete Ansteuerung der Leistungshalbleiter des 3-Level Umrichters die Augenblickswerte der drei Phasenspannungen ohne deren direkte Messung bestimmen. Die für eine Synchronisation mit dem Netz notwendigen Kenngrößen des Netzes können über eine Abfolge von simultanen Einschaltvorgängen der inneren Leistungshalbleiter eines 3-Level Umrichters gewonnen werden (Abbildung 6.8).

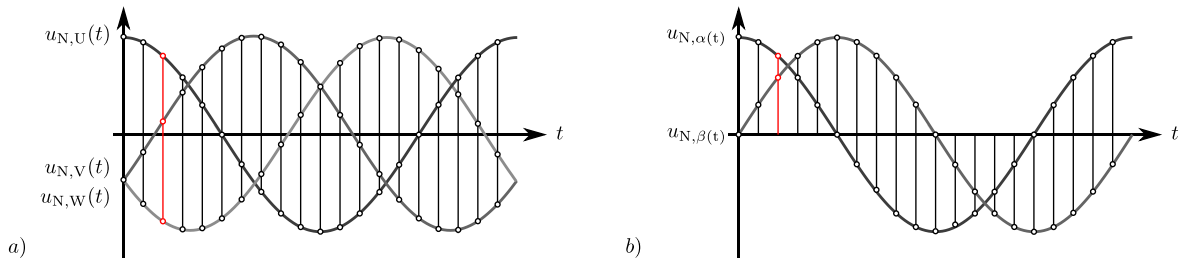


Abbildung 6.8: Abfolge simultaner Einschaltvorgänge der inneren Leistungshalbleiter zur indirekten Bestimmung der Kenngrößen des Netzes, a) Phasenspannungen, b) Clarke-transformierte Phasenspannungen

Um den diskontinuierlichen Betrieb sicherzustellen, müssen die einzelnen Pulse der Abfolge einen ausreichend großen zeitlichen Abstand aufweisen, z.B. $500 \mu\text{s}$ (2 kHz). Die durch die Abfolge simultaner Einschaltvorgänge resultierenden Stromspitzen werden durch die im Umrichter integrierte Phasenstrommessung erfasst, per (6.4) in äquivalente Phasenspannungen gewandelt und anschließend über die Clarke-Transformation in einen komplexen Raumzeiger überführt.

$$\theta_{N,k} = \tan^{-1} \left(\frac{u_{N,\beta}}{u_{N,\alpha}} \right) \quad (6.5)$$

Durch (6.5) kann der aktuelle Phasenwinkel des Netzspannungsraumzeigers $\theta_{N,k}$ für jeden erfolgten Puls bestimmt werden. (Abbildung 6.9)

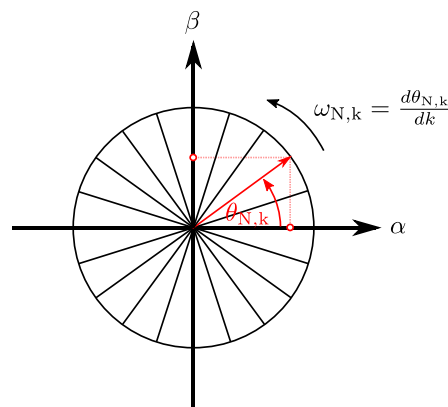


Abbildung 6.9: Bestimmung des Phasenwinkels des Netzspannungsraumzeigers $\theta_{N,k}$ für jeden Puls

Eine PLL sorgt anschließend für die Interpolation des Phasenwinkels zwischen den Einschaltvorgängen und für die Synchronisation der Ausgangsspannung des Umrichters mit der Netzspannung. Aus den Augenblickswerten der Phasenspannungen des Dreiphasenwechselspannungssystems können zudem der Effektivwert der Netzspannung, die Netzfrequenz sowie die Drehfeldrichtung bei dreiphasiger Einspeisung bestimmt werden.

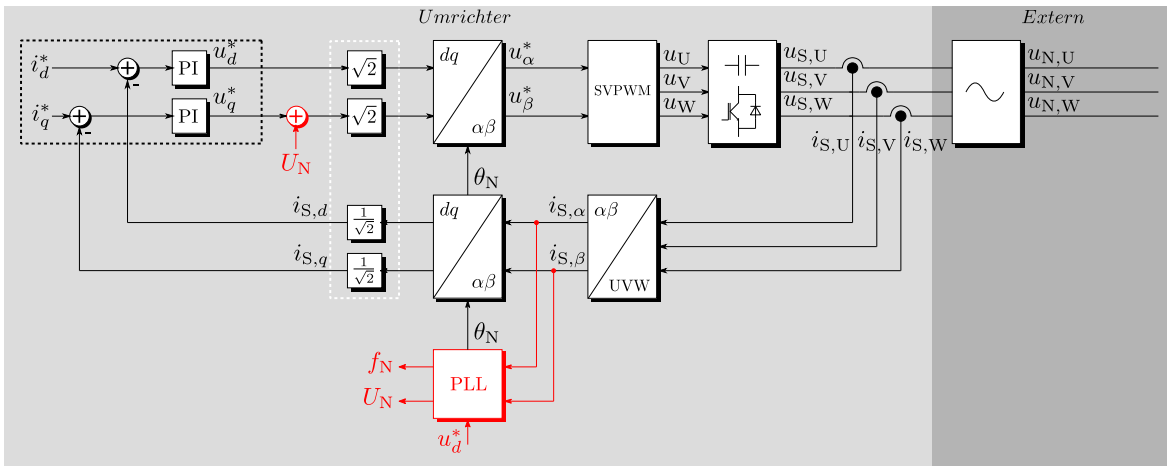


Abbildung 6.10: auf die feldorientierte Regelung basierende netzspannungsorientierte Regelung eines netzeinspeisungsfähigen Umrichters mit den notwendigen Erweiterungen bei Anwendung der spannungsmessungsfreien Netzsynchrisation (rot)

Nach erfolgreicher Synchronisation und dem Vorliegen der notwendigen Kennwerte des Netzes kann der netzeinspeisungsfähige Umrichter aktiviert werden. Unter Berücksichtigung des Phasenwinkels erlaubt die Vorsteuerung des Effektivwertes der Netzspannung ein sauberes Aufschalten der Ausgangsspannung des Umrichters auf das Netz ohne signifikante Einschwingvorgänge der Phasenströme. Mit Aktivierung des Umrichters können die gewünschte Wirk- und Blindleistung separat über die Komponenten des komplexen Sollstromraumzeigers (Abbildung 6.3) netzorientiert geregelt werden (Abbildung 6.10). Soll die Wirkleistung, wie es auch bei der feldorientierten Regelung von Motoren üblich ist, über die q -Komponente geregelt werden, so muss das d,q -Koordinatensystem um 90° gegen den Uhrzeigersinn gedreht werden. Aus Formel (2.9) folgt daher:

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos(\theta_N - 90^\circ) & \sin(\theta_N - 90^\circ) \\ -\sin(\theta_N - 90^\circ) & \cos(\theta_N - 90^\circ) \end{bmatrix} \cdot \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (6.6)$$

Die PLL synchronisiert beim aktivierten Netzeinspeisungsumrichter somit den Phasenwinkel des Netzes mit dem Transformationswinkel der Park-Transformation über den Ausgang des d -Stromreglers u_d^* . Eine Abweichung des Blindstromes von dessen Sollwert ist im regulären Betrieb gleichbedeutend mit einer Drehung des d,q -Koordinatensystems und daher mit einem Fehler der Synchronisation, falls es zuvor zu keiner Änderung des Sollwertes kam. Solch eine Situation ist für die Einspeisung reiner Wirkleistung ($Q = 0$ bzw. $\varphi = 180$ folglich gilt: $i_{N,d} = 0$) in Abbildung 6.11 dargestellt.

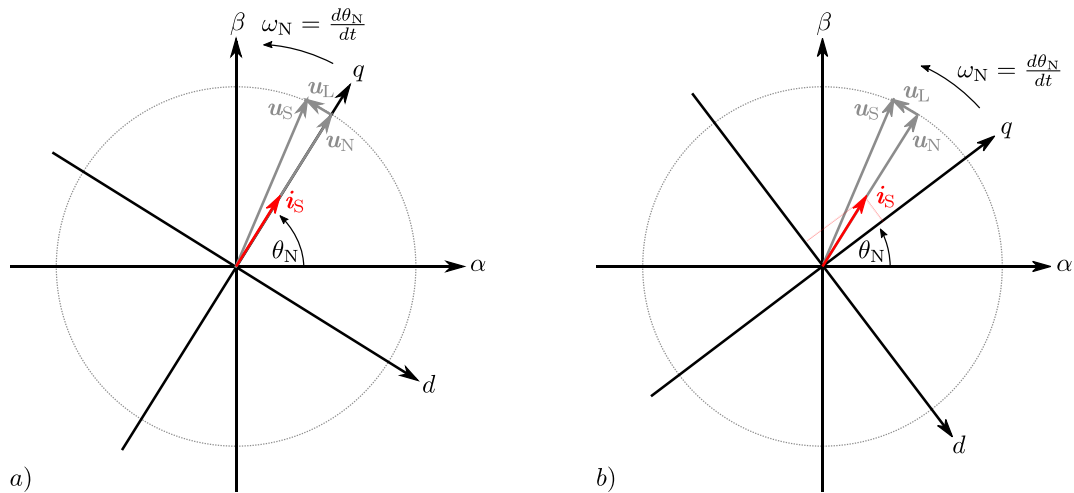


Abbildung 6.11: Beispiele: a) für das Vorliegen des korrekten Transformationswinkels und b) für die Abweichung des Blindstromes vom Sollwert ($i_{N,d}=0$) durch einen Fehler bei der Synchronisation des Transformationswinkels mit dem Phasenwinkel des Netzes

Für den gleichzeitigen Einsatz der spannungsmessungsfreien Netzsynchrisation und der Hybriden Stromregelung bedarf es weiteren Implementierungsaufwandes. Während der Fertigstellung dieser Arbeit wurden Energierückspeisungseinheiten mit integrierten Induktivitäten vorgestellt (Kapitel: 8.2). Die notwendige Messung der Phasenspannungen des Netzes ist bei diesem Konzept, aufgrund der Integration der Filterinduktivitäten in das Gehäuse des Umrichters, ohne zusätzlichen Installationsaufwand möglich.

6.3 Wirkungsgradverbesserung der Netzeinspeisung

Ein weiterer Grund für die oftmals fehlende Netzeinspeisungsfähigkeit von Antriebsumrichtern ist der geringere Systemwirkungsgrad in bestimmten Betriebszuständen. Im Vergleich zum Anschluss des Gleichspannungszwischenkreises eines Antriebsumrichters über einen herkömmlichen Brückengleichrichter ist insbesondere bei verhältnismäßig geringem Leistungsfluss aus dem Netz eine geringere Effizienz zu verzeichnen. Mit den in [65] vorgestellten Betriebsmodi für 3-Level Umrichter lässt sich die Effizienz in diesen Betriebszuständen verbessern. Hierbei fungiert ein 3-Level Umrichter der T-Type Topologie bei geringstem Leistungsbedarf als Single Switch 3-phase Boost Rectifier, bei etwas höherem Leistungsbedarf als Vienna Rectifier [66], [67] und wird erst bei hohem Leistungsbedarf aus dem Netz mittels der herkömmlichen netzorientierten Regelung und der Raumzeigerpulsweitenmodulation angesteuert.

7 Versuchsaufbau

Der Nachweis der korrekten Funktionalität der in dieser Arbeit beschriebenen Methoden erfolgte durch eine praktische Umsetzung. Aus Kostengründen wurden die vorhandenen Komponenten zur Realisierung genutzt und auf einen Versuchsaufbau mit optimalen Komponenten verzichtet. Die Entwicklung und Verifizierung der für den Betrieb eines 3-Level Antriebsumrichters und eines 3-Level Netzeinspeisungsumrichters benötigten Algorithmen wurde mittels des FalconEye 3-Level Reference Design sukzessiv durchgeführt [68].

7.1 Schaltschrank

Anschließend wurde zu Demonstrationszwecken ein portabler Schaltschrank mit einem Antriebsstrang, bestehend aus zwei 3-Level Umrichtern der NPC-Topologie, aufgebaut. Der Antriebsumrichter dient dem Betrieb einer extern am Schaltschrank anzuschließenden Werkzeugspindel. Der Netzeinspeisungsumrichter ermöglicht die bidirektionale Leistungsanbindung über einen Sinusfilter an das öffentliche Versorgungsnetz. Die verwendeten 3-Level Umrichter sind Evaluation Inverter des Typs 3L SKiP 28 MLI 07E3V1 der Firma Semikron [69].

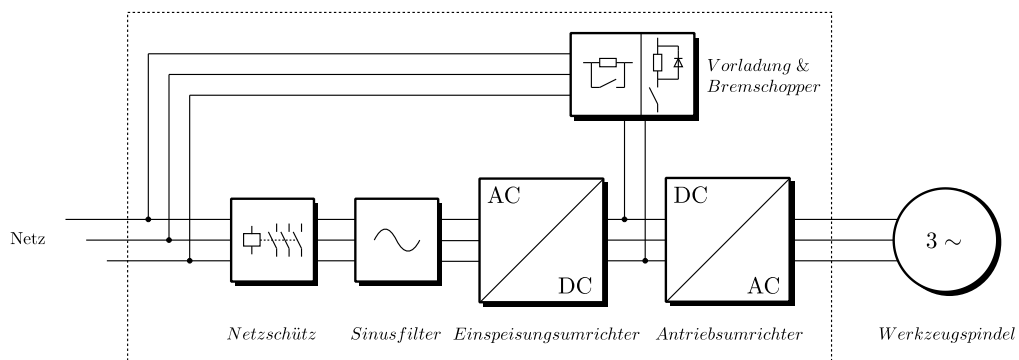


Abbildung 7.1: Schematischer Aufbau des Schaltschranks mit einem Antriebsstrang, bestehend aus zwei 3-Level Umrichtern, Sinusfilter, Schütz, Vordiode- und Bremschopperschaltung

In Abbildung 7.1 sind jegliche Schutzvorrichtungen, Netzschalter und der Steuerkreis des Schaltschranks nicht dargestellt. Aufgrund der bei diesen 3-Level Umrichtern fehlenden Vordiode- und Bremschopperschaltungen ist ausschließlich zu diesem Zweck ein herkömmlicher 2-Level Antriebsumrichter (AX2003) [70] der Firma Beckhoff Automation mit dem positiven und negativen Potential des gemeinsamen Gleichspannungszwischenkreises der 3-Level Umrichter verbunden. Die Schwellwerte für das erfolgreiche Vorladen der Zwischenkreisspannung und das Einschreiten des

Bremschoppers können über die Programmieroberfläche des AX2003 parametrierbar werden. Erst nach abgeschlossener Vorladung ist es möglich die beiden 3-Level Umrichter über das Schütz mit dem Netz zu verbinden. Über eine grafische Benutzeroberfläche (engl.: **Graphical User Interface**) können die 3-Level Umrichter anschließend eingeschaltet werden. Der vollständige Schaltplan ist im Anhang A.1 zu finden. Eine asynchrone Werkzeugspindel mit Wasserkühlung des Typs RF-HSK-F63 150/150x385 24/15 der Firma Hugo Reckerth GmbH diente im Labor als hochdrehender Motor für den Antriebsumrichter [71].



Abbildung 7.2: Foto des Schaltschranks und der auf einem Laptop laufenden grafischen Benutzeroberfläche

7.2 Signalverarbeitung

Beide 3-Level Umrichter wurden jeweils mit einem auf dem kostengünstigen Cyclone IV FPGA der Firma Intel basierenden Entwicklungsboard bestückt. [72], [73]. Mit diesem war sowohl die Realisierung der gesamten benötigten Signalverarbeitung für den Betrieb eines 3-Level Umrichters als auch die Kommunikation über den Echtzeit-Ethernet-Feldbus EtherCAT (engl.: **E**thernet for **C**ontrol **A**utomation **T**echnology) mit einer übergeordneten Echtzeitsteuerung möglich [74]. Außer dem FPGA, den Anschlüssen für die Ein- und Ausgänge des FPGAs, der Spannungsversorgung, einem Schwingquarz als Takterzeuger

für die PLL, dem EPCS64 Flash-Speicher zum nichtflüchtigen Speichern der Konfiguration, der Peripherie für die Anbindung von EtherCAT, vier Tastern, 8 LEDs (engl.: **L**ight-**E**mitting **D**iode) und zwei 7 Segment Anzeigen wurden keine weiteren Komponenten des Entwicklungsboards benötigt.

Die übergeordnete Echtzeitsteuerung wurde mittels TwinCAT (engl.: **T**he **W**indows **C**ontrol **A**utomation **T**echnology) der Firma Beckhoff Automation umgesetzt und auf einem sich im Schaltschrank befindenden IPC (engl.: **I**ndustrial **P**ersonal **C**omputer) der Firma Beckhoff Automation (CX2100) ausgeführt [75], [76]. Über eine Ethernetverbindung mit dem IPC lässt sich eine GUI auf einem externen handelsüblichen PC (engl.: **P**ersonal **C**omputer) ausführen. Mit Hilfe dieser grafischen Benutzeroberfläche lassen sich beispielsweise aktuelle Betriebswerte visualisieren, Sollwerte parametrieren und die Umrichter ein- und ausschalten.

Der gesamte 3-Level Modulator mit allen zeitkritischen und sicherheitsrelevanten Funktionen sowie der Aufarbeitung der Messwertsignale ist im FPGA mittels der Hardwarebeschreibungssprache VHDL implementiert. Die netzorientierte Stromregelung in Gleitkommaarithmetik wurde ebenfalls innerhalb des FPGAs mittels eines dafür angepassten und generierten Softcore-Mikrocontrollers in der Programmiersprache C umgesetzt [77]. Zur Beschleunigung der Berechnungen wurden dem Mikrocontroller Custom Instructions zur Verfügung gestellt und der benötigte Arbeitsspeicher im schnellen On-Chip Memory des FPGAs integriert.

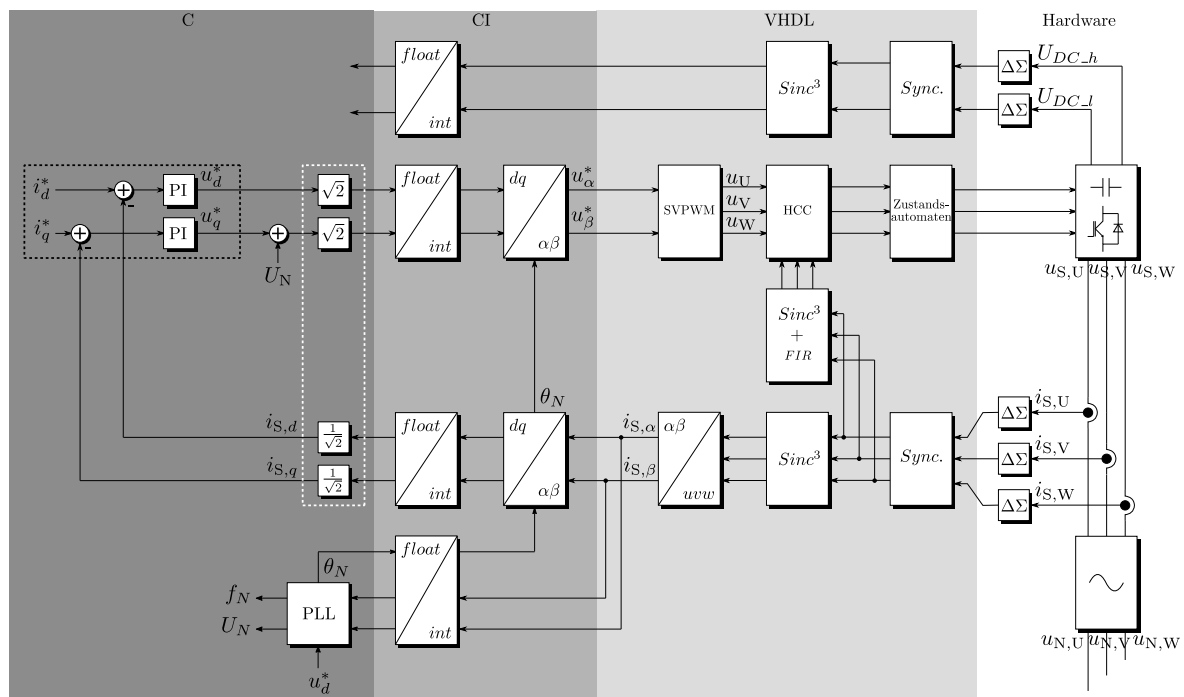


Abbildung 7.3: Aufteilung der Signalverarbeitung des Projektes auf FPGA und Softcore-Mikrocontroller mit angebundenen Custom Instructions (CI)

Abbildung 7.3 zeigt die Aufteilung des Projektes auf die Bereiche VHDL und Mikrocontroller (C) mit angebondenen Custom Instructions (CI). Die Gleitkomma-Custom-Instruction sorgt nicht nur für die schnelle Datentypumwandlung zwischen den Integergrößen in VHDL und den Gleitkommagrößen in C, sondern beschleunigt auch alle in C programmierten Berechnungen mit Gleitkommavariablen des Softcore-Mikrocontrollers. Die Erstellung des gesamten Projektes erfolgte mit der Entwicklungssoftware Quartus II und deren Werkzeuge [78].

7.3 Ergebnisse

Zur Realisierung des gesamten Projektes wurden rund 14 000 Logikelemente des genutzten FPGAs benötigt. Davon entfallen auf den 3-Level Raumzeigerpulsweitenmodulator inklusive der Hybriden Stromregelung sowie der Symmetrierung der Zwischenkreisspannung ca. 2 300 Logikelemente. Weitere 7 700 Logikelemente waren zur Umsetzung des Softcore-Mikrocontrollers notwendig. Die restlichen Logikelemente verteilen sich auf Messwerterfassung und Filterung sowie auf die Netzsynchronisation. Zur Schaltsignalgenerierung aus dem Sollspannungsraumzeiger benötigt der 3-Level Raumzeigerpulsweitenmodulator bei einem Systemtakt des FPGAs von 50 MHz, inklusive der Symmetrierung der Zwischenkreisspannung und der Hybriden Stromregelung, 160 ns. Durch Nutzung eines Delta-Sigma Wandlers mit einer hohen Abtastfrequenz und einer entsprechend kurzen Filterzeitkonstante des nachgeschalteten Filters sowie hinreichend schneller Abarbeitung der feldorientierten Regelung innerhalb des Softcore-Mikrocontrollers werden bei zweifacher Erfassung der Phasenströme und zweifacher Ausführung der feldorientierten bzw. netzorientierten Stromregelung je Trägersignalperiode Schaltfrequenzen bis zu 100 kHz ermöglicht [52]. Aufgrund der im Labor vorliegenden Leistungshalbleiter und deren limitierter, maximal zulässiger Schaltfrequenz konnten experimentell Schaltfrequenzen bis zu einer Frequenz von 40 kHz erzielt werden.

Zur Entwicklung und Verifizierung der 3-Level Raumzeigerpulsweitenmodulation wurde eine eigens dafür entwickelte Raumzeigerbox genutzt. Diese wird zwischen Umrichter und Last geschaltet und transformiert die dreiphasigen Ausgangsströme und -spannungen des Umrichters mittels analoger Operationsverstärkerschaltungen in das α,β -Koordinatensystem. Zur Visualisierung der dann im α,β -Koordinatensystem vorliegenden Strom- und Spannungsraumzeiger eignen sich handelsübliche Oszilloskope, welche im XY-Modus betrieben werden. Analoge Oszilloskope bieten allerdings meist eine vorteilhaftere Darstellung. So lassen sich aus den durch das Nachleuchten bedingten Helligkeitsunterschieden Rückschlüsse auf die Einschaltdauer der genutzten Spannungsraumzeiger und damit auf den Modulationsgrad ziehen. Auch die Trajektorie

des Stromraumzeigers ist bedingt durch das Nachleuchten oftmals besser nachvollziehbar. Die im Folgenden gezeigten Ausgangsströme und -spannungen des Umrichters in der Raumzeigerdarstellung sind dementsprechend Fotografien vom Bildschirm eines anloggen Oszilloskopes. Die Oszillogramme in Abbildung 7.4 zeigen die Ausgangsphasen des Umrichters in Raumzeigerdarstellung bei steigender Aussteuerung bis hin zur Übermodulation. Die Zwischenkreisspannung betrug 200 V und die Schaltfrequenz 12 kHz. Eine permanent erregte Synchronmaschine diente als Last. Die zum Teil auftretenden zweifachen Linien zwischen zwei benachbarten Spannungsraumzeigern sind auf die verwendete Raumzeigerbox zurückzuführen und nicht auf eine Fehlfunktion des Modulators. Die angegebene Aussteuerung df berechnet sich nach (4.54).

Abbildung 7.4 a) zeigt die Modulation mittels der inneren Subhexagone SH_0 und SH_7 bei einer Aussteuerung von $df=0,25$. In Abbildung 7.4 b) und c) wurden die äußeren Subhexagone SH_1 - SH_6 durch den Modulator zur Abbildung des Sollspannungsraumzeigers selektiert. Die Aussteuerung betrug 0,5 bzw. 0,75. Bedingt durch die implementierte Übermodulationsstrategie kommt es bei einer Aussteuerung von $df=1$ zur ausschließlichen Nutzung der äußeren Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes (Abbildung 7.4 d)).

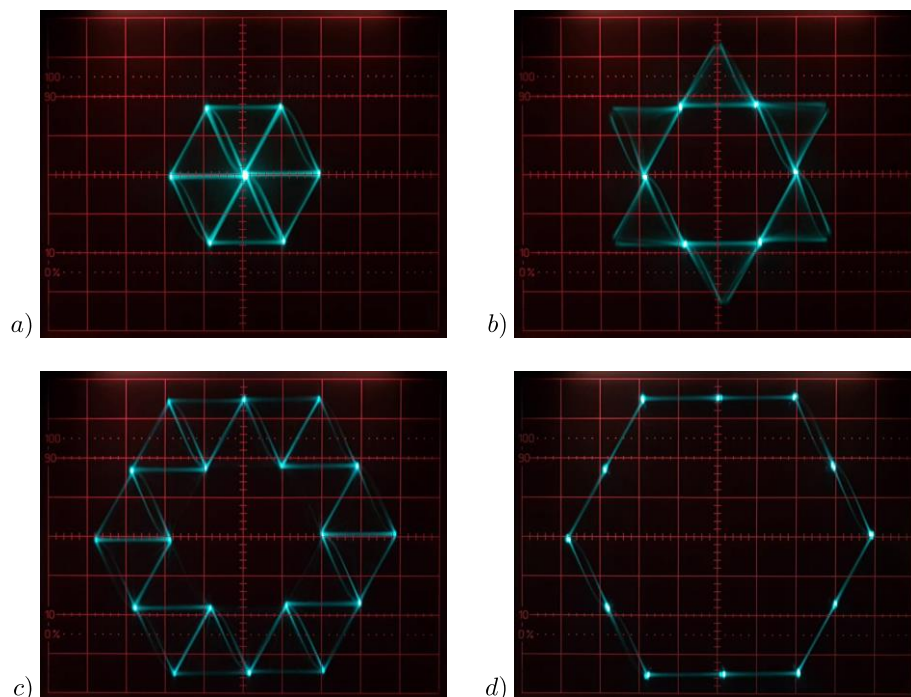


Abbildung 7.4: Raumzeigerdarstellung der Ausgangsphasen des 3-Level Umrichters bei einer Aussteuerung von a) $df = 0,25$ b) $df = 0,5$ c) $df = 0,75$ d) $df = 1$

Aufgrund der nicht vorhandenen Möglichkeit, Fault-Ride-Through Szenarien nachstellen zu können, und des Fehlens entsprechender Sicherheitsvorkehrungen wurde das Prinzip der Hybriden Stromregelung mit einem an den Umrichter angeschlossenen Motor getestet. Die Einschaltsschwellen der Modi 1 und 2 der Hybriden Stromregelung wurden auf 3 A

bzw. 4 A parametriert. Abbildung 7.5 a) zeigt den Iststromraumzeiger der im regulären Betrieb durch die Abtastregelung geregelten Ausgangsströme bei einer Amplitude von ca. 2,1 A ($I = 1,5$ A). In Abbildung 7.5 b) ist das Eingreifen der beiden Modi entsprechend der Theorie aufgrund der nun höheren Sollstromamplitude von 4,2 A ($I = 3,0$ A) deutlich zu erkennen.

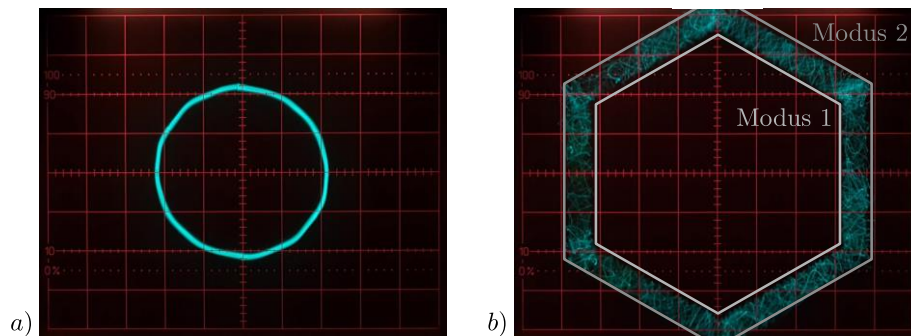


Abbildung 7.5: Trajektorie des Iststromraumzeigers in a) mit einem Betrag von 2.1 A im regulären Betrieb und in b) bei Begrenzung durch den Modus 1 (3 A) und den Modus 2 (4 A) der Hybriden Stromregelung, (1 A / DIV)

Die Abfolge von Stromimpulsen in der Phase U des Umrichters als Folge der simultanen Einschaltvorgänge der inneren Leistungshalbleiter eines 3-Level Umrichters ist beispielhaft für alle drei Ausgangsphasen in den Oszillogrammen der Abbildung 7.6 dargestellt.

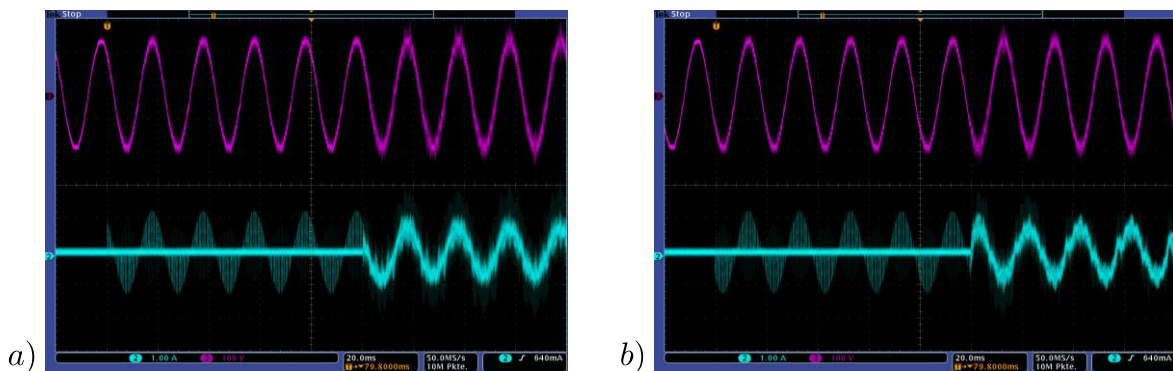


Abbildung 7.6: Phasenspannung der Phase U des Netzes (violett) und der entsprechende Phasenstrom am Ausgang des Umrichters (grün) bei Netzsynchrisation und anschließendem a) reinem Wirkleistungsbezug aus dem Netz bzw. b) bei reiner Wirkleistungseinspeisung in das Netz

Nach erfolgreicher Bestimmung der für die Synchronisation notwendigen Kenngrößen des Netzes ist in Abbildung 7.6 a) der nahtlose Übergang zum reinen Wirkleistungsbezug aus dem Netz mit einem Effektivwert der Phasenströme von 0,5 A zu erkennen. Abbildung 7.6 b) zeigt hingegen die Netzeinspeisung reiner Wirkleistung mit einem Effektivwert der Phasenströme von 0,5 A im direkten Anschluss der Bestimmung der Kenngrößen des Netzes. Die Netzspannung wurde, wie anhand der Oszillogramme zu erkennen ist, in der Entwicklung über einen dreiphasigen Transformator reduziert. Die Effektivwerte der

Phasenspannungen des Netzes betragen bei diesen Aufnahmen rund 120 V. Da die Höhe der Stromimpulse sich vom Rauschen der Messwerterfassung abheben müssen, wurden diese mit einem Maximalwert von ca. 1 A hinreichend groß gewählt.

8 Zusammenfassung und Ausblick

8.1 Zusammenfassung

Wünschenswerte Eigenschaften eines Umrichters sind unter anderem eine hohe Systemeffizienz und eine hohe Regelperformance bei möglichst kompakter Bauform sowie geringen Anschaffungskosten des Gesamtsystems. Niedrige Schaltfrequenzen verringern die Schaltverluste. Die Baugröße, die Kosten und der Wirkungsgrad von möglicherweise benötigten Filterinduktivitäten sowie die Regelperformance des Systems werden allerdings negativ beeinflusst. Hohe Schaltfrequenzen reduzieren dahingegen den Filteraufwand und verbessern die Regelperformance, erhöhen andererseits aber auch die Schaltverluste. Alle Kriterien sind mit einem 2-Level Umrichter nur schwer zu erfüllen.

2-Level Umrichter sind aufgrund geringer Durchlassverluste bei niedrigen Schaltfrequenzen unter 4 kHz besonders effizient. Allerdings hängt ihre Effizienz stark von der verwendeten Schaltfrequenz ab, sodass sich der Wirkungsgrad bei höheren Schaltfrequenzen deutlich verschlechtert. Bedingt durch das Schalten der halben Zwischenkreisspannung und der (teilweisen – je nach Topologie) Verwendung von Leistungshalbleitern mit der halben Sperrspannungsfestigkeit, weisen die Verluste eines 3-Level Umrichters eine deutlich geringere Abhängigkeit von der Schaltfrequenz auf. Da der 3-Level T-Type Umrichter ein Kompromiss aus geringen Durchlass- und Schaltverlusten darstellt, erzielt dieser die höchste Effizienz in einem mittleren Schaltfrequenzbereich von ca. 4 kHz bis 34 kHz. Bei noch höheren Schaltfrequenzen ist der 3-Level Umrichter in der NPC Ausführung, bedingt durch die ausschließliche Verwendung von Leistungshalbleitern mit der halben Sperrspannungsfestigkeit, am effizientesten.

Durch den Einsatz eines Sinusfilters am Ausgang des Umrichters sind sowohl die Strom- als auch die Spannungsverläufe nahezu sinusförmig. Folglich werden die durch den Einsatz eines Umrichters bedingten und ungewünschten Effekte durch einen Sinusfilter fast vollständig eliminiert. Nachteilig wirken sich die Erhöhung der Anschaffungskosten, der Baugröße, des Gewichtes und der Verluste des gesamten Systems bei Anwendungen aus, welche den ausgangsseitigen Sinusfilter nicht zwingend benötigen, aber von den Filtereigenschaften profitieren könnten (z.B. Motoranwendungen). Um aus ökonomischer Sicht den Einsatz eines Sinusfilters für diese Anwendungen erst zu ermöglichen und Anwendungen mit notwendigem ausgangsseitigem Sinusfilter (z.B. Netzeinspeisungsanwendungen) effizienter, kompakter und kostengünstiger zu gestalten, ist es daher erstrebenswert, diese negativen Eigenschaften des Sinusfilters so gering wie möglich zu halten.

Die Vorteile der 3-Level Technik beschränken sich nicht nur auf die Effizienz des Umrichters. Im Vergleich zu einem 2-Level Umrichter reduzieren sich durch die Verwendung eines 3-Level Umrichters mit identischer Schaltfrequenz, ebenfalls bedingt durch das Schalten der halben Zwischenkreisspannung, die harmonischen Oberschwingungen der Phasenspannungen und somit der Stromrippel der Phasenströme. Infolgedessen lassen sich die ausgangsseitigen Filterinduktivitäten reduzieren. Auch das Anheben der genutzten Schaltfrequenz reduziert die harmonischen Oberschwingungen der Phasenspannungen und den Stromrippel der Phasenströme und ermöglicht somit den Einsatz kleinerer ausgangsseitiger Filterinduktivitäten. Im Vergleich zu einem 2-Level Umrichter lässt sich eine Schaltfrequenzerhöhung aufgrund der deutlich geringeren Abhängigkeit der auftretenden Verluste von der Schaltfrequenz mittels eines 3-Level Umrichters effizienter realisieren. So können durch die Nutzung eines 3-Level Umrichters, anstelle eines 2-Level Umrichters, und durch das Erhöhen der Schaltfrequenz um den Faktor zwei, beispielsweise von 6 kHz auf 12 kHz, die Filterinduktivitäten auf ein Viertel reduziert werden. Der resultierende Stromrippel und die auftretenden Verluste des 3-Level Umrichters sind vergleichbar mit dem Stromrippel und den Verlusten eines 2-Level Umrichters bei Verwendung einer Schaltfrequenz von 6 kHz. Die Verluste der Filterinduktivitäten reduzieren sich dagegen auf 40 %. Zudem wird die Regelperformance gesteigert und die Baugröße sowie die Anschaffungskosten der Filterinduktivitäten werden verringert. Eine Anhebung der Schaltfrequenz darüber hinaus erlaubt eine zusätzliche Reduzierung des Filteraufwandes und führt zu einer weiteren Steigerung der Regelperformance, ohne die stark von der Schaltfrequenz abhängigen Verluste eines 2-Level Umrichters in Kauf nehmen zu müssen. Der Einsatz von 3-Level Umrichtern ist daher insbesondere dann lohnenswert, wenn ausgangsseitige Induktivitäten erforderlich sind, wie es beispielsweise bei Netzeinspeisungsanwendungen der Fall ist. Aufgrund der Möglichkeit der Reduzierung der notwendigen Filterinduktivitäten können solche Anwendungen von dem besseren Wirkungsgrad, der geringeren Baugröße und dem niedrigeren Gewicht sowie den reduzierten Anschaffungskosten der Filterinduktivitäten bzw. des Gesamtsystems profitieren [20]. Aber auch bei Anwendungen im Bereich der Werkzeugmaschinen und der hochdynamischen Servoantriebe kann der Einsatz eines 3-Level Umrichters lohnenswert sein. Diese sind aufgrund der Anforderungen an die Performance auf hohe Schaltfrequenzen angewiesen und profitieren sowohl von den niedrigen Schaltverlusten als auch von den aufgrund von geringeren harmonischen Oberschwingungen reduzierten Maschinenverlusten und einer reduzierten Drehmomentwelligkeit [20].

Allerdings wirken sich bei der Nutzung der 3-Level Technologie das komplexere Platinendesign, die zusätzliche Zwischenkreisspannungsmessung und die höhere Anzahl an galvanisch getrennten Spannungsversorgungen für die Treiberschaltungen nachteilig aus. Im Vergleich zu einem 2-Level Umrichter beschränkt sich der Mehraufwand im

Bereich der Spannungsversorgungen bei Verwendung der T-Type Topologie in der Common Collector Verschaltung auf eine einzige. Signalverarbeitungsseitig erhöht sich die Anzahl der benötigten PWM-Blöcke von 6 auf 12. Ein Mehraufwand ergibt sich auch bei der Messung und der Symmetrierung der geteilten Zwischenkreisspannung.

Analoge Schaltungen erlauben eine schnelle Signalverarbeitung. Jede Änderung impliziert allerdings eine Anpassung der Hardware. Dementsprechend bieten analoge Lösungen eine geringe Flexibilität. Softwarelösungen innerhalb eines Mikrocontrollers ermöglichen dahingegen eine hohe Flexibilität und eine universelle Verwendung. Bedingt durch die serielle Abarbeitung sind diese insbesondere bei komplexen Projekten aufgrund der hohen Anzahl von Anweisungen nur eingeschränkt schnell. FPGAs vereinen die Vorteile. Sie sind durch die parallele Signalverarbeitung und je nach gewähltem Systemtakt sowie einer entsprechenden Umsetzung der Algorithmen so schnell, dass die Verarbeitung quasi analog geschieht. Darüber hinaus können sie durch eine plattformunabhängige Hardwarebeschreibungssprache, wie beispielsweise VHDL, konfiguriert werden. Mikrocontroller bieten oftmals nur eine 6-kanalige PWM-Einheit oder zwei separate 6-kanalige PWM-Einheiten, welche aufwendig synchronisiert werden müssen, damit diese für die Ansteuerung der 12 schaltbaren Leistungshalbleiter eines 3-Level Umrichters geeignet sind. Für den Betrieb eines 3-Level Umrichters sind eine hohe Anzahl komplexer Berechnungen insbesondere bei hohen Schaltfrequenzen innerhalb kürzester Zeit durchzuführen. Beschränkt durch die serielle Abarbeitung geraten Mikrocontroller hier oftmals an ihre Grenzen. Um eine schnelle und zuverlässige Funktion zu gewährleisten, ist daher meistens ein Teil der Gateansteuerung und der Schutzbeschaltung in konfigurierbarer Hardware ausgeführt. Die gesamten erforderlichen Funktionen für den Betrieb eines 3-Level Umrichters lassen sich in einem kostengünstigen FPGA flexibel implementieren [79]. Die Abarbeitung der Funktionen erfolgt durch die parallele Signalverarbeitung sehr schnell und durch die Ausführung in Hardware sicher und zuverlässig. Folglich wurde für die Umsetzung des Projektes ein FPGA gewählt und die Algorithmen mittels VHDL beschrieben.

Neben einer ausreichend schnellen Signalverarbeitung ist eine effiziente Implementierung der 3-Level Raumzeigerpulsweitenmodulation notwendig, um die Schaltsignale zur Ansteuerung eines 3-Level Umrichters auch bei hohen Schaltfrequenzen mit einer Aktualisierungsrate in Höhe der zweifachen Schaltfrequenz den PWM-Blöcken zur Verfügung zu stellen. Der in dieser Arbeit vorgestellte 3-Level Raumzeigermodulator ermöglicht dies durch die Unterteilung des 3-Level Raumzeigerdiagrammes in 2-Level Raumzeigerdiagramme und durch die Anwendung einer besonders effizient zu implementierenden 2-Level Raumzeigerpulsweitenmodulation, welche anstelle von Lookup-Tabellen oder komplexen numerischen Berechnungen eine Reihe von simplen Logikentscheidungen und eine vereinfachende Transformation nutzt. Der 3-Level

Modulator beinhaltet zudem eine Übermodulationsstrategie und die Symmetrierung der Zwischenkreisspannungen ist ein integraler Bestandteil dessen. Simultan zur Schaltsignalgenerierung ausgeführt, werden durch die Symmetrierung weder die Abbildung des Sollspannungsraumzeigers noch die Laufzeit der Schaltsignalgenerierung negativ beeinflusst. Mit einer Systemfrequenz von 50 MHz in einem FPGA ausgeführt, ermöglicht das Verfahren bei zweifacher Erfassung der Phasenströme und zweifacher Ausführung der feldorientierten bzw. netzorientierten Stromregelung je Trägersignalperiode Schaltfrequenzen bis zu 100 kHz. Voraussetzungen dafür sind die Erfassung der Eingangsgrößen der feldorientierten bzw. netzorientierten Stromregelung durch Delta-Sigma Wandler, eine entsprechend kurze Filterlaufzeit der in VHDL implementierten Sinc-Filter, die Beschleunigung der im Softcore Prozessor ausgeführten feldorientierten bzw. netzorientierten Stromregelung und die Nutzung von Custom Instructions bei Verwendung von Gleitkommaarithmetik. Die Schutzbeschaltung, welche durch einen Zustandsautomaten je Phase realisiert ist, erfordert keine zusätzlichen elektronischen Komponenten und ist vollständig mittels VHDL umsetzbar. Kontinuierlich und unabhängig von der Messwerterfassung der Abtastregelung laufende Sinc-Filter mit deutlich reduziertem Dezimierungsfaktor ermöglichen ein hinreichend schnelles Abschalten des Umrichters in Fehlersituationen durch die Zustandsautomaten. Darüber hinaus lassen sich mittels der Zustandsautomaten die strikt zu vermeidenden Zustände jedes 3-Level Brückenzweiges ausschließen und die notwendigen Verriegelungszeiten hinzufügen.

Die mittels des Einsatzes von 3-Level Umrichtern und zu Gunsten der Effizienz reduzierten Filterinduktivitäten können aber z.B. im Falle eines gravierenden Netzfehlers bei Netzeinspeisungsanwendungen zu einem besonders schnellen Anstieg der Phasenströme führen. Bedingt durch das zyklische Abtasten der Phasenströme synchron zum Trägersignal der Pulsweitenmodulation und je nach Zeitpunkt des Auftretens des Netzfehlers während des Abtastintervalls, wird der Anstieg der Phasenströme möglicherweise erst dann erfasst, wenn diese bereits den Grenzwert für das überstrombedingte Abschalten des Umrichters überschritten haben und daher von der Stromregelung nicht mehr ausgeregelt werden können. Folglich muss der Umrichter aufgrund des auftretenden Überstromes vom Netz getrennt werden und das von den Netzeinspeisungsrichtlinien geforderte Durchfahren eines Fehlers mit definiertem Fehlerstrom wird somit nicht erfüllt. Die in dieser Arbeit vorgestellte Hybride Stromregelung vereint die Vorteile der klassischen Abtastregelung und der Hysterese-Regelung. Durch die effiziente Implementierung in VHDL und die Abarbeitung mittels eines FPGAs ermöglicht die Abtastregelung im regulären Betrieb eine exakte und mit der zweifachen Schaltfrequenz ausgeführte Regelung des Stromes. Die Erfassung der Phasenströme mittels Delta-Sigma Wandler und die Filterung dieser durch eine Kombination aus Sinc- und FIR-Filter erlaubt die Bereitstellung von quasi

zeitkontinuierlichen Stromistwerten. Diese gestatten der überlagerten Hysterese-Regelung durch ein Verändern der von der Abtastregelung erzeugten Schaltsignale eine schnelle und effektive Strombegrenzung in Überstromsituationen. Folglich lassen sich Netzfehler ohne das Abschalten des Umrichters durchfahren und die durch den Einsatz eines 3-Level Umrichters bedingte mögliche Reduzierung der Filterinduktivitäten in der Praxis erst nutzen.

Antriebsumrichter mit einer Nennleistung von bis zu 20 kW sind aufgrund der höheren Kosten, der zusätzlichen Baugröße und des anfallenden Implementierungsaufwandes sowie eines schlechteren Wirkungsgrades oftmals nicht netzeinspeisungsfähig. Die zusätzlichen Kosten und Verluste sowie die Baugröße können durch den Einsatz eines 3-Level Umrichters in Verbindung mit der vorgestellten Hybriden Stromregelung und der daraus resultierenden Möglichkeit, kleinere Filterinduktivitäten in der Praxis nutzen zu können, reduziert werden. Für die Netzeinspeisungsfähigkeit eines Umrichters sind sowohl bei der Hardware als auch bei der Software zusätzliche Maßnahmen und Modifizierungen notwendig. So ist die Erfassung der Netzspannungen hinter den am Umrichter angeschlossenen Filterinduktivitäten Voraussetzung für die Synchronisation mit dem Netz. Die zur Erfassung der Netzspannungen benötigte zusätzliche Hardware kann durch ein kurzzeitiges Kurzschließen des Dreiphasenwechselfeldspannungsnetzes und durch die indirekte Bestimmung der Phasenspannungen über die resultierenden Phasenströme mittels der im Umrichter vorhanden Strommessung ersetzt werden. Durch die indirekte Bestimmung der Phasenspannungen lassen sich wiederum die zusätzlichen Kosten und die Baugröße verringern und der zur Erfassung der Netzspannungen üblicherweise notwendige Implementierungsaufwand kann vermieden werden. In Betriebssituationen mit geringem Leistungsfluss vom Netz in den Gleichspannungszwischenkreis des Umrichters können verschiedene Ansteuerungsmodi des netzeinspeisungsfähigen 3-Level Umrichters die Verluste des Umrichters reduzieren und damit den gesamten Wirkungsgrad sowie die Rentabilität der Netzeinspeisung weiter erhöhen.

8.2 Ausblick

Auch das Anheben der genutzten Schaltfrequenz eines 2-Level Umrichters reduziert die harmonischen Oberschwingungen der Phasenspannungen und den Stromrippel der Phasenströme und ermöglicht somit den Einsatz kleinerer ausgangsseitiger Filterinduktivitäten. Basieren die Leistungshalbleiter des 2-Level Umrichters nicht wie üblich auf Silicium, sondern auf der teureren Siliziumcarbid-Technologie, so lässt sich eine Anhebung der genutzten Schaltfrequenz aufgrund der deutlich geringeren Schaltverluste effizienter realisieren. Im Vergleich zu einem 3-Level Umrichter muss aufgrund des Schaltens der gesamten Zwischenkreisspannung eine weitaus höhere Schaltfrequenz

gewählt werden, um eine ähnliche Reduzierung der ausgangsseitigen Filterinduktivitäten zu ermöglichen. Höhere Schaltfrequenzen führen im Umrichter sowie in den passiven Komponenten zu einer Reihe von unerwünschten Effekten. Zudem ist auch im Falle der Reduzierung der Filterinduktivitäten mittels eines auf Siliziumcarbid basierenden 2-Level Umrichters ein Algorithmus notwendig, welcher die schnell ansteigenden Phasenströme, z.B. im Falle eines plötzlichen Einbruchs der Netzspannung, zuverlässig begrenzt, um das von den Netzbetreibern geforderte Durchfahren des Fehlers mit einem definierten Fehlerstrom zu ermöglichen. Durch den modularen Aufbau kann die in dieser Arbeit vorgestellte Hybride Stromregelung einem 2-Level Raumzeigerpulsweitenmodulator ohne weitere Änderungen nachgeschaltet werden.

Während der Fertigstellung dieser Arbeit wurden preisgünstige Netzeinspeisungsumrichter kleinerer Leistungen mit integrierten ausgangsseitigen Filterinduktivitäten vorgestellt. Diese können parallel zu bestehenden nicht einspeisungsfähigen Antriebsumrichtern an das Netz angeschlossen und mit deren Gleichspannungszwischenkreisen verbunden werden. Die Trennung der Leistungspfade erlaubt eine gezielte Dimensionierung des Netzeinspeisungsumrichters an die einzuspeisende Leistung sowie die Auslegung der EMV-Maßnahmen für die reine Rückspeiseleistung. [80], [81]

In der Fertigungsautomatisierung stellt das vorübergehende Speichern der während des Bremsvorganges einer elektrischen Maschine rekuperierten Energie eine Alternative zur Netzzückspeisung dieser dar [82]. Je nach Anforderungen kommen dazu meist verschiedene kapazitive oder rotatorische Energiespeicher in Frage. Ein Spannungswandler sorgt für die nötige Spannungsanpassung und verbindet den Gleichspannungszwischenkreis des Antriebsumrichters mit dem Energiespeicher. Zwei Vorteile ergeben sich bei der Verwendung eines Energiespeichers zur Energierückgewinnung. Die bei einem zuvor stattgefundenen Bremsvorgang zurückgewonnene und gespeicherte Energie kann für den nächsten Anlauf der Maschine genutzt werden. Infolgedessen verringert sich die dem Netz entnommene Spitzenleistung und die Netzanschlusskapazität kann reduziert werden. Darüber hinaus kann durch den angebundenen Energiespeicher eine unterbrechungsfreie Stromversorgung realisiert werden. Im Falle von Netzstörungen erlaubt der angebundene Energiespeicher ein Überbrücken des Netzfehlers oder ermöglicht ein kontrolliertes Herunterfahren der Maschine und bewahrt somit vor potentiellen Schäden. Nachteilig wirken sich die mit der Leistung steigende Baugröße und die Anschaffungskosten des Energiespeichers aus.

A Anhang

A.1 Schaltplan Schaltschrank

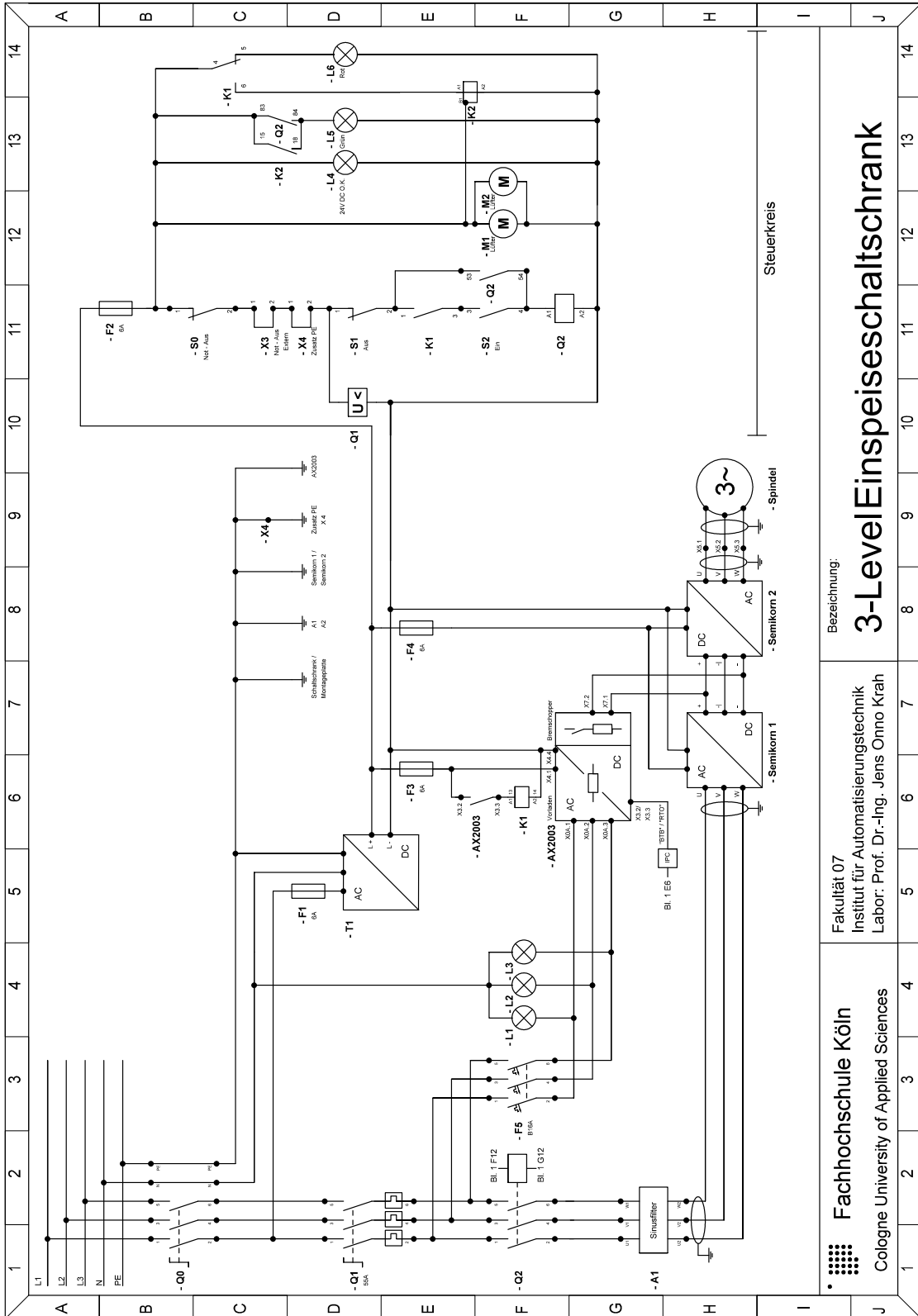


Abbildung A.1: Schaltplan Schaltschrank

Bezeichnung:

3-LevelEinspeiseschaltschrank

Fakultät 07
Institut für Automatisierungstechnik
Labor: Prof. Dr.-Ing. Jens Onno Krahn

Fachhochschule Köln
Cologne University of Applied Sciences

Abkürzungsverzeichnis

ADC	Analog-Digital Wandler (engl.: Analog-to-Digital Converter)
AFE	Netzeinspeisungsumrichter (engl.: Active Front End - Inverter)
A-NPC	Advanced- Neutral Point Clamped
ARS	Ausführung der SVM inkl. Strommessung und -regelung mit zweifacher Trägersignalfrequenz (engl.: Asymmetric Regular Sampling)
ASIC	anwendungsspezifische integrierte Schaltung (engl.: Application-Specific Integrated Circuit)
BK	Blockkommutierung
CI	Kundenspezifische Befehle (engl.: Custom Instructions)
CMOS	sich ergänzende Metall-Oxid-Halbleiter (engl.: Complementary Metal-Oxide-Semiconductor)
CMV	Gleichtaktspannung (engl.: Common-Mode Voltage)
CO ₂	Kohlenstoffdioxid
DAC	Digital-Analog Wandler (engl.: Digital-to-Analog Converter)
EEPROM	elektrisch löschbarer programmierbarer Nur-Lese-Speicher (engl.: Electrically Erasable Programmable Read-Only Memory)
EMV	Elektromagnetische Verträglichkeit
ENOB	effektive Anzahl der Bits (engl.: Effective Number Of Bits)
EtherCAT	Echtzeit-Ethernet-Feldbus (engl.: Ethernet for Control Automation Technology)
FIR	Filter mit endlicher Impulsantwort (engl.: Finite Impulse Response)
FOC	feldorientierte Regelung (engl.: Field Oriented Control)
FPGA	Field Programmable Gate Array
FRT	Fault-Ride-Through
GUI	grafische Benutzeroberfläche (engl.: Graphical User Interface)
HCC	Hybride Stromregelung (engl.: Hybrid Current Control)
IEEE	Institute of Electrical and Electronics Engineers
IGBT	Insulated-Gate Bipolar Transistor
IPC	Industrie-PC (engl.: Industrial Personal Computer)
IP-Core	Funktionsblock mit geistigem Eigentum (engl.: Intellectual Property-Core)
ISR	Interrupt Service Routine
LE	Logikelemente (engl.: Logic Elements)
LED	Leuchtdiode (engl.: Light-Emitting Diode)
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
MSVM	modifizierte Raumzeigermodulation
NAP	Netzanschlusspunkt

NP	Neutrales Potential des 3-Level Zwischenkreises (engl: Neutral Point)
NPC	Neutral Point Clamped
OTP	einmalig beschreibbar (engl.: One Time Programmable)
OVM	Übermodulation (engl.: Overmodulation)
PC	Personal Computer
PI	Proportional Integral Regler
PLL	Phasenregelschleifen (engl.: Phase-Locked Loop)
PWM	Pulsweitenmodulation (engl.: Pulse Width Modulation)
RB	rückwärtssperrend (engl.: Reverse Blocking)
SAR	sukzessiv approximierender Analog-Digital Wandler (engl.: Sukzessive Approximation Register)
SiC	Siliziumcarbid
Sinc ³	Sinc-Filter 3.Ordnung
SNR	Signal-Rauschabstand (engl.: Signal-to-Noise Ratio)
SRS	Ausführung der SVM inkl. Strommessung und -regelung mit einfacher Trägersignalfrequenz (engl.: Symmetrical Regular Sampling)
SSBR	Single Switch 3-phase Boost Rectifier
SVM	Raumzeigermodulation (engl.: Space Vector Modulation)
SVPWM	Raumzeigerpulsweitenmodulation (engl.: Space Vector Pulse Width Modulation)
THD	Gesamtüberschwingungsgehalt (engl.: Total Harmonic Distortion)
TP	Tiefpassfilter
TTL	Transistor-Transistor-Logik
TwinCAT	Speicherprogrammierbare Echtzeitsteuerung (The Windows Control Automation Technology)
UN	United Nation
USV	unterbrechungsfreie Stromversorgungen
VDE	Verband der Elektrotechnik Elektronik Informationstechnik e.V.
VHDL	engl.: Very High Speed Integrated Circuit Hardware Description Language

Formelzeichenverzeichnis

Formelzeichen	Bezeichnung
a	Tastgrad
$arg\{H_{\text{sinc}}(j\omega)\}$	Phasengang eines Sinc-Filters
A_0	Amplitude der Frequenzen bis zur Grenzfrequenz f_{g1}
C	Kapazität allgemein
C_{DC}	Zwischenkreiskapazität
$C_{\text{DC,h}}$	obere Zwischenkreiskapazität
$C_{\text{DC,l}}$	untere Zwischenkreiskapazität
C_U, C_V, C_W	Kapazität der Phase U, V, W
df	Aussteuerung
e	Eulersche Zahl
E	Energie
E_{ab}	abgegebene Energie
$E_{\text{Motor,kin}}$	kinetische Energie der elektrischen Maschine
$E_{\text{Netz,auf}}$	aus dem Netz aufgenommene elektrische Energie
$E_{\text{Netz,rek}}$	ins Netz eingespeiste rekuperierte elektrische Energie
E_{off}	Ausschaltenergie eines IGBT
E_{on}	Einschaltenergie eines IGBT
E_{rr}	Sperrerholungsenergie einer Diode
E_{sw}	Schaltenergie
E_{zu}	zugeführte Leistung
$ENOB$	Effektive Anzahl an Bits
f	Frequenz (allgemein)
f_a	Aktualisierungsfrequenz der Stromistwerte
f_g	Grenzfrequenz (allgemein)
f_{g1}	Grenzfrequenz 1
f_{g2}	Grenzfrequenz 2
f_N	Netzfrequenz
f_s	Ausführungsfrequenz der SVM inkl. Strommessung und -regelung bei ARS bzw. zweifache Schaltfrequenz
$f_{\text{sinc,a}}$	Aktualisierungsfrequenz der Ausgangswerte eines Sinc-Filters
f_{sw}	Schaltfrequenz bzw. Trägersignalfrequenz
f_1	Grundschwingungsfrequenz
$f_{\Delta\Sigma}$	Abtastfrequenz eines Delta-Sigma Wandlers
H	3-Level Raumzeigerdiagramm

$ H_{\text{Puls}} $	Amplitudenspektrum eines Spannungspulses
$ H_{\text{S,X}} $	Amplitudenspektrum einer Ausgangsspannung eines Umrichters
$H_{\text{sinc}}(z)$	z-Übertragungsfunktion eines Sinc-Filters
$H_{\text{sinc}}(j\omega)$	Fourier-Übertragungsfunktion eines Sinc-Filters
$ H_{\text{sinc}}(j\omega) $	Amplitudengang eines Sinc-Filters
i	Augenblickswert eines Stromes
\bar{i}	Mittelwert eines Stromes
i_C	Augenblickswert des Stromes durch die obere Zwischenkreiskapazität
i_E	Augenblickswert des Eingangsstromes eines Hochsetzstellers
i_F	Augenblickswert des Stromes durch eine Diode / einen IGBT in Durchlassrichtung
\bar{i}_F	Mittelwert des Stromes durch eine Diode / einen IGBT in Durchlassrichtung
i_h	Augenblickswert der Summe aller harmonischen Oberschwingungen eines Stromes
i_{NP}	Augenblickswert des in das neutrale Potential des 3-Level Gleichspannungszwischenkreises fließenden Stromes
i_S	Augenblickswert des Ausgangsstromes eines Vierquadrantenstellers
$i_{\text{S,X}}$	Augenblickswert eines Stromes einer beliebigen Phase am Umrichter Ausgang
$i_{\text{S,1}}$	Augenblickswert der Grundschwingung des Ausgangsstromes eines Vierquadrantenstellers
$i_{\text{S,U}}, i_{\text{S,V}}, i_{\text{S,W}}$	Augenblickswert der Phasenströme U, V, W am Umrichter Ausgang
i_U, i_V, i_W	Augenblickswert der Phasenströme U, V, W
$\hat{i}_U, \hat{i}_V, \hat{i}_W$	Scheitelwert der Phasenströme U, V, W
i_1	Augenblickswert der Grundschwingung eines Stromes
$i_{2,\dots,n}$	Augenblickswert der 2., ..., n-ten harmonischen Oberschwingung eines Stromes
I	Effektivwert eines Stromes
I_F	Effektivwert des Stromes durch eine Diode / einen IGBT in Durchlassrichtung
I_h	Effektivwert der Summe aller harmonischen Oberschwingungen eines Stromes
I_1	Effektivwert der Grundschwingung eines Stromes
$I_{2,\dots,n}$	Effektivwert der 2., ..., n-ten harmonischen Oberschwingung eines Stromes
j	Imaginäre Zahl
J	Massenträgheitsmoment
k	Ordnung
L	Induktivität

L_U, L_V, L_W	Induktivität der Phase U, V, W
L_{2L}	Induktivität bei Verwendung eines 2-Level Umrichters
L_{3L}	Induktivität bei Verwendung eines 3-Level Umrichters
m	Modulationsindex
M	Dezimirungsfaktor eines Sinc-Filters
N	Dezimirungsfaktor des zweiten Sinc-Filters bei einer Reihenschaltung von zwei Sinc-Filtern
P	Wirkleistung
P^*	Sollwert der Wirkleistung
P_V	Gesamtverluste der Leistungselektronik eines Umrichters
$P_{V,cond}$	Durchlassverluste der Leistungselektronik eines Umrichters
$P_{V,L2L}$	Verluste der Filterinduktivitäten bei Verwendung eines 2-Level Umrichters
$P_{V,L3L}$	Verluste der Filterinduktivitäten bei Verwendung eines 3-Level Umrichters
$P_{V,off}$	Ausschaltverluste der Leistungselektronik eines Umrichters
$P_{V,on}$	Einschaltverluste der Leistungselektronik eines Umrichters
$P_{V,sw}$	Schaltverluste der Leistungselektronik eines Umrichters
Q	Blindleistung
Q^*	Sollwert der Blindleistung
r_{diff}	differentieller Widerstand einer Diode / eines IGBTs
$r_{DS,on}$	Drain-Source Widerstand bei eingeschaltetem MOSFET
R_{shunt}	Widerstand eines niederohmigen Messwiderstandes
S	Scheinleistung
SNR	Signal-Rauschabstand
t	Zeit
t_{EIN}	Breite eines idealen Pulses
t_{init}	Initialisierungszeit nach Überstromabschaltung
t_{pw}	mittlere Pulsbreite eines Pulses
t_{rf}	Anstiegs- bzw. Abfallzeit eines Pulses
t_{sw}	Dauer eines Schaltvorganges
t_{tot}	Verriegelungszeit
T_a	Periodendauer der Aktualisierung der Stromistwerte
T_{FOC}	Laufzeit der feldorientierten Regelung
T_s	halbe Periodendauer des Trägersignals
T_{SAR}	Laufzeit der sukzessiv approximierenden Analog-Digital Wandlung
T_{sinc}	Filterzeitkonstante eines Sinc-Filters
T_{sinc_a}	Laufzeit einer Sinc-Filterstufe
T_{sinc_ak}	Laufzeit des gesamten Sinc-Filters

T_{SS}	Leistungshalbleiter eines Hochsetzstellers bzw. eines SSBR
T_{SVM}	Laufzeit der Raumzeigermodulation
T_{sw}	Periodendauer des Trägersignals
T_{TP}	Filterzeitkonstante eines Tiefpasses
$T_{U1}, T_{U2}, T_{U3}, T_{U4}$	Leistungshalbleiter des Brückenzeiges der Phase U
$T_{V1}, T_{V2}, T_{V3}, T_{V4}$	Leistungshalbleiter des Brückenzeiges der Phase V
$T_{W1}, T_{W2}, T_{W3}, T_{W4}$	Leistungshalbleiter des Brückenzeiges der Phase W
$T_{X1}, T_{X2}, T_{X3}, T_{X4}$	Leistungshalbleiter eines beliebigen Brückenzeiges
T_1	Grundswingungsperiodendauer
THD_U	Gesamtüberschwingungsgehalt einer Spannung
u	Augenblickswert einer Spannung
\bar{u}	Mittelwert einer Spannung
u_c	Augenblickswert des Trägersignals der Pulsweitenmodulation
u_h	Augenblickswert der Summe aller harmonischen Oberschwingungen einer Spannung
$u_{N,U}, u_{N,V}, u_{N,W}$	Augenblickswert der Netzspannung der Phasen U, V, W
$\hat{u}_{N,1}$	Scheitelwert der Grundswingung der Netzspannung
u_{Puls}	Augenblickswert eines Spannungspulses
u_r	Augenblickswert einer Referenzspannung der Pulsweitenmodulation
$u_{r,U}, u_{r,V}, u_{r,W}$	Augenblickswert der Referenzspannungen der Phasen U, V, W zur Pulsweitenmodulation eines Dreiphasensystems
$u_{r,X}$	Augenblickswert der Referenzspannung einer beliebigen Phase zur Pulsweitenmodulation eines Dreiphasensystems
u_S	Augenblickswert der Ausgangsspannung eines Vierquadrantenstellers
\bar{u}_S	über eine Trägersignalperiode gemittelte Ausgangsspannung eines Vierquadrantenstellers
$\bar{u}_{S,U}$	über eine Trägersignalperiode gemittelte Spannung der Phase U am Umrichteranschluss
$u_{S,U}, u_{S,V}, u_{S,W}$	Augenblickswert der Phasenspannungen U, V, W am Umrichteranschluss
$u_{S,U,1}$	Augenblickswert der Grundswingung der Phasenspannung U am Umrichteranschluss
$u_{S,UV}$	Augenblickswert der verketteten Spannung zwischen den Phasen U und V am Umrichteranschluss
$u_{S,UV,1}$	Augenblickswert der Grundswingung der verketteten Spannung zwischen den Phasen U und V am Umrichteranschluss
u_U, u_V, u_W	Augenblickswert der Schaltsignale der Phasen U, V, W
$u_{U,BK}, u_{V,BK}, u_{W,BK}$	Augenblickswert der 2-Level Blockkommutierungsschaltssignale der Phasen U, V, W
$u_{U,2L}, u_{V,2L}, u_{W,2L}$	Augenblickswert der 2-Level Schaltsignale der Phasen U, V, W

$u_{U,3L}, u_{V,3L}, u_{W,3L}$	Augenblickswert der 3-Level Schaltsignale der Phasen U,V,W
u_0	Gleichanteil einer Spannung
u_1	Augenblickswert der Grundschiwingung einer Spannung
$\hat{u}_{1,max}$	maximal erreichbare Amplitude der Grundschiwingung der modulierten Ausgangsspannung eines Umrichters
$u_{2,...,n}$	Augenblickswerte der 2., ..., n-ten harmonischen Oberschiwingung einer Spannung
U	Effektivwert einer Spannung
U_A	Ausgangsspannung eines Hochsetzstellers
$U_{CE,sat}$	Kollektor-Emitter-Sättigungsspannung
U_{DC}	gesamte Zwischenkreisspannung
U_{DC}^*	Sollwert der Zwischenkreisspannung
$U_{DC,h}$	obere halbe Zwischenkreisspannung
$U_{DC,l}$	untere halbe Zwischenkreisspannung
U_E	Eingangsspannung eines Hochsetzstellers
U_F	Schwellspannung einer Diode / eines IGBTs
U_h	Effektivwert der Summe aller harmonischen Oberschiwingungen einer Spannung
U_N	Effektivwert der Netzspannung
U_{NAP}	Effektivspannung am Netzanschlusspunkt
U_{Nenn}	Nennwert der Effektivspannung des Netzes
U_{ref}	Referenzspannung eines Delta-Sigma Wandlers
U_1	Effektivwert der Grundschiwingung einer Spannung
$U_{2,...,n}$	Effektivwert der 2., ..., n-ten harmonischen Oberschiwingung einer Spannung
Δi	Stromrippel
Δt	Stromanstiegszeit
ΔU_{DC}	Erhöhung der Zwischenkreisspannung
η_{gesamt}	Gesamtwirkungsgrad eines Antriebsstranges
$\eta_1, \eta_2, \dots, \eta_n$	Wirkungsgrade einzelner Komponenten eines Systems
θ	Transformationswinkel der Park-Transformation
θ_N	Winkel des Netzspannungsraumzeigers
π	Kreiszahl (mathematische Konstante)
φ	Phasenverschiebungswinkel
ω	Kreisfrequenz, Winkelgeschwindigkeit
ω_N	Kreisfrequenz des Netzes

Raumzeigerdarstellung

\mathbf{i}	allgemeiner Stromraumzeiger
i_α, i_β	α, β -Komponente eines allgemeinen Stromraumzeigers
i_d, i_q	d, q -Komponente eines allgemeinen Stromraumzeigers
\mathbf{i}^*	allgemeiner Sollstromraumzeiger
i_d^*, i_q^*	d, q -Komponente eines allgemeinen Sollstromraumzeigers
\mathbf{i}_{abt}	Iststromraumzeiger der Abtastregelung
$\mathbf{i}_{\text{abt}}^*$	Sollstromraumzeiger der Abtastregelung
\mathbf{i}_{aus}	Iststromraumzeiger der digitalen Überstromabschaltung
$\mathbf{i}_{\text{aus,a}}$	Iststromraumzeiger der analogen Überstromabschaltung
\mathbf{i}_{hys}	Iststromraumzeiger der digitalen Hysterese-Regelung
$\mathbf{i}_{\text{hys}}^*$	Sollstromraumzeiger der digitalen Hysterese-Regelung
$\mathbf{i}_{\text{hys,a}}$	Iststromraumzeiger der analogen Hysterese-Regelung
$\mathbf{i}_{\text{hys,a}}^*$	Sollstromraumzeiger der analogen Hysterese-Regelung
\mathbf{i}_S	Iststromraumzeiger am Umrichter Ausgang
$i_{S,\alpha}, i_{S,\beta}$	α, β -Komponente des Iststromraumzeigers am Umrichter Ausgang
$i_{S,d}, i_{S,q}$	d, q -Komponente des Iststromraumzeigers am Umrichter Ausgang
$\Delta \mathbf{i}_{\text{abt}}$	Stromraumzeiger der Regeldifferenz der Abtastregelung
$\Delta \mathbf{i}_{\text{hys}}$	Stromraumzeiger der Regeldifferenz digitaler Hysterese-Regelung
$\Delta \mathbf{i}_{\text{hys,a}}$	Stromraumzeiger der Regeldifferenz analoger Hysterese-Regelung
\mathbf{u}	Spannungsraumzeiger zur Generierung der Ausgangsspannungen des Umrichters
\mathbf{u}^*	allgemeiner Sollspannungsraumzeiger
u_α^*, u_β^*	α, β -Komponente des allgemeinen Sollspannungsraumzeigers
u_d^*, u_q^*	d, q -Komponente des allgemeinen Sollspannungsraumzeigers
\mathbf{u}_a	zur Modulation verwendeter aktiver Spannungsraumzeiger
\mathbf{u}_{abt}	durch die Abtastregelung generierter Spannungsraumzeiger
\mathbf{u}_b	zur Modulation verwendeter aktiver Spannungsraumzeiger
\mathbf{u}_{BK}^*	2-Level Sollspannungsraumzeiger der Blockkommutierungsraumzeigermodulation (SVPWM-II)
$\check{\mathbf{u}}_{\text{BK}}^*$	transformierter 2-Level Sollspannungsraumzeiger der Blockkommutierungsraumzeigermodulation (SVPWM-II)
\mathbf{u}_c	zur Modulation verwendeter Nullspannungsraumzeiger
\mathbf{u}_{hys}	durch die Hysterese-Regelung generierter Spannungsraumzeiger
\mathbf{u}_L	Spannungsraumzeiger der über den Filterinduktivitäten abfallenden Spannungen am Umrichter Ausgang
\mathbf{u}_N	Spannungsraumzeiger des Netzes
$u_{N,\alpha}, u_{N,\beta}$	α, β -Komponente des Spannungsraumzeigers des Netzes

$u_{N,d}, u_{N,q}$	d, q -Komponente des Spannungsraumzeigers des Netzes
\mathbf{u}_S	Spannungsraumzeiger am Umrichterausgang
$u_{S,\alpha}, u_{S,\beta}$	α, β -Komponente des Spannungsraumzeigers am Umrichterausgang
\mathbf{u}_X	allgemeiner Spannungsraumzeiger des 2-Level Raumzeigerdiagrammes
$\check{\mathbf{u}}_X$	transformierter allgemeiner Spannungsraumzeiger des 2-Level Raumzeigerdiagrammes
\mathbf{u}_{XX}	allgemeiner Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes
$\mathbf{u}_0, \dots, \mathbf{u}_7$	Spannungsraumzeiger des 2-Level Raumzeigerdiagrammes
$\check{\mathbf{u}}_0, \dots, \check{\mathbf{u}}_7$	Spannungsraumzeiger des transformierten 2-Level Raumzeigerdiagrammes
$\mathbf{u}_{00}, \dots, \mathbf{u}_{26}$	Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes
\mathbf{u}_{2L}^*	Sollspannungsraumzeiger im 2-Level Raumzeigerdiagramm
$\check{\mathbf{u}}_{2L}^*$	transformierter Sollspannungsraumzeiger im transformierten 2- Level Raumzeigerdiagramm
$u_{\alpha,2L}^*, u_{\beta,2L}^*$	α, β -Komponente des Sollspannungsraumzeigers im 2-Level Raumzeigerdiagramm
$\check{u}_{\alpha,2L}^*, \check{u}_{\beta,2L}^*$	α, β -Komponente des transformierten Sollspannungsraumzeigers im transformierten 2-Level Raumzeigerdiagramm
$\mathbf{u}_{2L,\max}^*$	maximal zulässiger Sollspannungsraumzeiger im 2-Level Raumzeigerdiagramm
\mathbf{u}_{3L}^*	Sollspannungsraumzeiger im 3-Level Raumzeigerdiagramm
$u_{\alpha,3L}^*, u_{\beta,3L}^*$	α, β -Komponente des Sollspannungsraumzeigers im 3-Level Raumzeigerdiagramm
$\check{\mathbf{u}}_{3L}^*$	transformierter Sollspannungsraumzeiger im transformierten 3- Level Raumzeigerdiagramm
SH_0, \dots, SH_7	Subhexagone 0, ..., 7 des 3-Level Raumzeigerdiagrammes
t_a, t_b	Einschaltzeiten der zur Modulation verwendeten aktiven Spannungsraumzeiger
t_c	Einschaltzeit der zur Modulation verwendeten Nullspannungsraumzeiger (2-Level) bzw. der zur Modulation verwendeten redundanten Spannungsraumzeiger (3-Level)
t_{c_a}, t_{c_b}	Aufteilung der Einschaltzeit t_c auf die beiden zur Modulation verwendeten Nullspannungsraumzeiger (2-Level) bzw. der verwendeten redundanten Spannungsraumzeiger (3-Level)

Literaturverzeichnis

- [1] Statistisches Bundesamt: »Daten zur Energiepreisentwicklung«. Wiesbaden, Artikelnummer: 561900116109, Oktober 2016
- [2] Statistisches Bundesamt: www.destatis.de. [Online]. Erhältlich im Internet unter: <https://www.destatis.de/DE/ZahlenFakten/GesamtwirtschaftUmwelt/Preise/Verbraucherpreisindizes/Tabellen/VerbraucherpreiseKategorien.html> (2017, September)
- [3] Prognos AG, EWI - Energiewirtschaftliches Institut an der Universität zu Köln, Gesellschaft für Wirtschaftliche Strukturforchung mbH (GWS): »Entwicklung der Energiemärkte – Energiereferenzprognose«. Studie im Auftrag des Bundesministeriums für Wirtschaft und Technologie, Basel/Köln/Osnabrück, Projekt Nr. 57/12, Juni 2014
- [4] European Council: »2030 Climate and Energy Policy Framework«. General Secretariat of the Council, Brüssel, Conclusions EUCO 169/14, October 2014
- [5] United Nations: »Adoption of the Paris Agreement«. Framework Convention on Climate Change, Paris, FCCC/CP/2015/L.9/Rev., Dezember 2015
- [6] Joeri Rogelj, u.a.: »Energy system transformations for limiting end-of-century warming to below 1.5 °C«. Nature Climate Change, Mai 2015
- [7] Paul Waide, Conrad U. Brunner: »Energy Efficiency - Policy Opportunities for Electric Motor-Driven System«. International Energy Agency, Paris, Working Paper, 2011
- [8] Bundesministerium für Wirtschaft und Energie: <http://www.bmwi.de>. [Online]. Erhältlich im Internet unter: <http://www.bmwi.de/DE/Themen/Energie/Energieeffizienz/nape.html>
- [9] Das Konsortium „Energietechnologien 2050“: »Energietechnologien 2050 – Schwerpunkte für Forschung und Entwicklung«. Politikbericht, 2010

- [10] Bundesministerium für Wirtschaft und Technologie: »Energiekonzept«. Berlin, September 2010
- [11] Beckhoff Automation: »Messung bei einem Kunden«. Dezember 2014
- [12] European Committee for Electrotechnical Standardization: »Voltage Characteristics of Public Distribution System«. Brüssel, Standard EN50160, November 2011
- [13] Verband der Elektrotechnik Elektronik Informationstechnik e. V.: »Technische Regeln für den Anschluss von Kundenanlagen an das Mittelspannungsnetz und deren Betrieb (TAR Mittelspannung)«. Frankfurt am Main, VDE-Anwendungsregel, VDE-AR-N 4110 (Entwurf), April 2017
- [14] Verband der Elektrotechnik Elektronik Informationstechnik e. V.: »Erzeugeranlagen am Niederspannungsnetz - Technische Mindestanforderungen für Anschluss und Parallelbetrieb von Erzeugeranlagen am Niederspannungsnetz«. Frankfurt am Main, VDE-Anwendungsregel, VDE-AR-N 4105, August 2011
- [15] R. Teodorescu, M. Liserre, P. Rodriguez: »Grid Converters for Photovoltaic and Wind Power Systems«. Institute of Electrical and Electronics Engineers, United Kingdom, ISBN 9780470057513, 2011
- [16] Edith Clarke: »Circuit Analysis of AC Power Systems«. J. Wiley & sons, New York, 1943
- [17] R. H. Park: »Two Reaction Theory of Synchronous Machines generalized Method of Analysis-Part I«. AIEE Transactions, Vol. 48, 1929
- [18] F. Blaschke: »The Principle of Field Orientation as applied to the new Transvector Closed Loop Control System in a PWM Inverter Induction Motor Drive«. Siemens Review, Vol. 3, No. 5, 1972
- [19] Joachim Holtz: »Pulsewidth Modulation for Electronic Power Conversion«. Proceedings of the IEEE, VOL. 82, NO. 8 August 1994
- [20] Mario Schweizer, Thomas Friedli, Johann W. Kolar: »Comparative Evaluation of Advanced Three-Phase Three-Level Inverter/Converter Topologies Against Two-Level System«. IEEE, Transactions on Industrial Electronics, VOL. 60, NO. 12, Dezember 2013

- [21] Texas Instruments: »Combining the ADS1202 with an FPGA Digital Filter for Current Measurement in Motor Control Applications«. Dallas, Anwendungsbericht, SBAA094, Juni 2003
- [22] Texas Instruments: »ADS 1204 - Four 1-Bit, 10MHz, 2nd-Order Delta-Sigma Modulators«. Dallas, Datenblatt, Februar 2009
- [23] Avago Technologies: »ACPL-798J - Optically Isolated Sigma-Delta Modulator with LVDS Interface«. Datenblatt, August 2015
- [24] Avago Technologies: »ACPL-785J - Isolation Amplifier with Short Circuit and Overload Detection«. Datenblatt, März 2015
- [25] Texas Instruments: »Stellaris LM3S2616 Microcontroller«. Dallas, Datenblatt, DS-LM3S2616-15852.2743, Juli 2014
- [26] Hans-Christoph Klarenbach: »Hochdynamische Servoantriebe mit paralleler Algorithmenverarbeitung«. Technische Universität München, München, Dissertation, April 2013
- [27] J.O. Kraih, J. Pieper, M. Hölting, C. Klarenbach: »Natural-sampled, quasi-continuous and synchronous pulse width modulator enables field oriented control for high speed drives«. PCIM Konferenz, Nürnberg, Mai 2017
- [28] Joachim Holtz: »Selbstgeführte Wechselrichter mit treppenförmiger Ausgangsspannung für große Leistungen und hohe Frequenz«. Siemens Forschungs- und Entwicklungsbericht Bd. 6 (1977) Nr.36, 1977
- [29] Akira Nabae, Isao Takahashi, Hirofumi Akagi: »A New Neutral-Point-Clamped PWM Inverter«. IEEE Transactions on Industry Applications VOL. IA-17, No.5, Oktober 1981
- [30] S. Tamai, M. Koyama, T. Fujii, S. Mizoguchi, T.Kawabata: »3 level GTO converter-inverter pair system for large capacity induction motor drive«. Fifth European Conference on Power Electronics and Applications, IET Conference Publications, 1993
- [31] T. Schütze, V. Strönisch: »Low floor trams with IGBT-3-level inverter«. IET Conference Publications, 1993

- [32] Infineon: »IGBT-Modul FS100R07N3E4«. Datasheet, Revision 2.0, 2013
- [33] Infineon: »IGBT-Modul FS100R17N3E4«. Datasheet, Revision 2.0, 2013
- [34] Fuji Electric: »3-Level Modules with Authentic RB-IGBT«. Application Note, August 2015
- [35] Fuji Electric: »IGBT Module (V series) 12MBI50VN-120-50«. Datenblatt, November 2013
- [36] Mario Schweizer, Thomas Friedli, Johann W. Kolar: »Comparison and Implementation of a 3-Level NPC Voltage Link Back-to-Back Converter with SiC and Si Diodes«. ETH Zürich, IEEE Conference Publications - Twenty-Fifth Annual IEEE Applied Power Electronics Conference, 2010
- [37] Microsemi: »APTMC120HRM40CT3A«. Datenblatt, Juli 2015
- [38] Microsemi: »APTMC60TLM14CA«. Datenblatt, November 2014
- [39] Jens Onno Krahn, Andreas Rath, Markus Hölting, Rolf Richter: »Utilizing 650 V MOSFETs with fast Body Diodes for Motor Control«. Whitepaper Version 1, Mai 2012
- [40] Jens Onno Krahn, Rolf Richter, Loic Toubin, Andreas Wiese: »Besonders energieeffizienter, motorintegrierter Umrichter mit SiC-MOSFETs«. SPS IPC Drives Kongress, Nürnberg, 2013
- [41] Felix Jenni, Dieter Wüest: »Steuerverfahren für selbstgeführte Stromrichter«. vdf Hochschulverlag AG an der ETH Zürich und B.G. Teubner Stuttgart, Zürich, Stuttgart, ISBN 3-519-06176-7, 1995
- [42] Joachim Specovius: »Grundkurs Leistungselektronik«. Vieweg+Teubner Verlag, ISBN 978-3-8348-1647-4, 2011
- [43] Institute of Electrical and Electronics Engineers, Inc.: »IEEE Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced, or Unbalanced Conditions«. IEEE Power & Energy Society, New York, IEEE Standard, ISBN 978-0-7381-6059-0, 2010

- [44] Jussi Hupponen, Juha Pyrhonen: »Filtered PWM-Inverter Drive for High-speed Solid-Rotor Induction Motors«. IEEE, Lappeenranta, Industry Applications Conference, 2000
- [45] REO: »Sinus Filter Plus ++«. www.reo.co.uk
- [46] Schaffner: »Sine wave filter solutions for motor drive applications«. www.schaffner.com, Application Note
- [47] Jens Onno Krah, Joachim Holtz: »High-Performance Current Regulation and Efficient PWM Implementation for Low-Inductance Servo Motors«. IEEE, Transactions on Industry Applications, VOL. 35, NO. 5, September 1999
- [48] J.O. Krah, M. Höltingen, A. Rath, R. Richter: »FPGA-based Control of Three-Level Inverters«. PCIM Konferenz, Nürnberg, Mai 2011
- [49] Jae Hyeong Seo, Chang Ho Choi, Dong Seok Hyun: »A New Simplified Space-Vector PWM Method for Three-Level Inverters«. IEEE, Transactions on Power Electronics, VOL. 16, NO. 4, Juli 2001
- [50] Amit Kumar Gupta, Ashwin M. Khambadkone: »A Space Vector PWM Scheme for Multilevel Inverters Based on Two-Level Space Vector PWM«. IEEE, Transactions on Industrial Electronics VOL. 53, NO. 5, Oktober 2006
- [51] J.O. Krah, M. Höltingen, A. Rath: »Efficient Space Vector PWM Scheme for 3-Level Inverters«. PEIA, Doha, Workshop on Power Electronics for Industrial Applications and Renewable Energy Conversion, November 2011
- [52] Joachim Holtz, Markus Höltingen, Jens Onno Krah: »A Space Vector Modulator for the High Switching Frequency Control of Three-Level SiC Inverters«. IEEE, Transactions on Power Electronics, Vol. 29, No. 5, May 2014
- [53] Heiko Schmirgel, Jens Onno Krah: »Compensation of Nonlinearities in the IGBT Power Stage of Servo Amplifiers through Feed Forward Control in the Current Loop«. PCIM Europe, Nürnberg, Proceedings, 2005
- [54] M. Mohaddes, D.P. Brandt, K. Sadek: »Analysis and Elimination of Third Harmonic Oscillation in Capacitor Voltages of 3-Level Voltage Source Converters«. IEEE, Power Engineering Society Summer Meeting 2000

- [55] Sican GmbH: »dSMC 101 - digital Smart Motion Controller«. Hannover, Kapitel: 8 - Interface to Power Stage, Kapitel 8 - Interface to Power Stage, 0MCD-300-000100, 1999
- [56] Infineon Technologies AG: »IGW40N60H3«. München, Datenblatt, Rev. 2.3, 2014
- [57] Infineon Technologies AG: »IGW40N120H3«. München, Datenblatt, Rev. 2.2, 2014
- [58] Patricio Cortés, Marian P. Kazmierkowski, Ralph M. Kennel, Daniel E. Quevedo, José Rodríguez: »Predictive Control in Power Electronics and Drives«. IEEE, Transactions on Industrial Electronics VOL. 55, NO. 12, Dezember 2008
- [59] Siegfried Stadtfeld: »Das Verfahren zur Regelung der pulsumrichter gespeisten Asynchronmaschine durch Prädiktion und Optimierung in Echtzeit«. Bergische Universität Wuppertal, Wuppertal, Dissertation, Januar 1987
- [60] ABB Automation Products GmbH: »DTC - Eine Motorregelungstechnik für alle Bedingungen«. Ladenburg, White Paper, 2015
- [61] Joachim Holtz: »Advanced PWM and Predictive Control - An Overview«. IEEE, Transactions on Industrial Electronics, VOL. 63, NO. 6, Juni 2016
- [62] A. Rath, C. Klarenbach: »Fast Current Measurement based on Enhanced Sigma Delta Technology«. PCIM Europa, Nürnberg, Mai 2012
- [63] Ning He, Federico Kuhlmann, Andres Buzo: »Double-Loop Sigma-Delta Modulation with dc Input«. IEEE, Transactions on Communications, VOL. 38, NO. 4, April 1990
- [64] J.O. Krah, M. Hölting: »Hybrid Control of 2- and 3-Level Converters - a Smart Fault Ride Through Technique«. PCIM Europe 2014, Nürnberg, Mai 2014
- [65] Markus Hölting, Jens Onno Krah: »Advanced Control Scheme to Improve the Efficiency of 3-Level Active Front End Inverters for Servo Drive«. PCIM Europe 2014, Nürnberg, Mai 2014
- [66] Johann W. Kolar: »Vorrichtung und Verfahren zur Umformung von Drehstrom in Gleichstrom«. IXYS Semiconductor GmbH, Europäisches Patent: EP1994120245, Dezember 1993

- [67] Texas Instruments: »Vienna Rectifier-Based, Three-Phase Power Factor Correction (PFC) Reference Design Using C2000 MCU«. Dallas, TIDM-1000, Juli 2017
- [68] EBV Elektronik: Smart Grid Applications. [Online]. Erhältlich im Internet unter: <https://www.avnet.com/wps/portal/ebv/solutions/markets/smart-grid/applications/inverter-converter/>
- [69] Ingo Staudt: »3L SKiiP 28 MLI 07E3V1 Evaluation Inverter«. Semikron, Technical Explanation, Rev02, Juli 2014
- [70] Beckhoff: »Digitaler Servoverstärker AX2000«. Verl, Produkthandbuch, Juli 2007
- [71] Hugo Reckerth GmbH: »Motorspindeln - HSK-A50/E50/F63«. Kornwestheim, Produktkatalog
- [72] Intel: »Intel FPGA Product Catalog«. Version 17.0,
- [73] devboards: »DBC4CE55 - Cyclone IV Development Board«. Datasheet, Dezember 2014
- [74] Beckhoff: »EtherCAT System-Dokumentation«. Verl, Dokumentation, Version 5.1, August 2016
- [75] Beckhoff: »TwinCAT 3 | eXtended Automation (XA)«. Verl, Produktübersicht, April 2012
- [76] Beckhoff: »CX2100-00x4«. Verl, Handbuch, Version 1.2, Mai 2017
- [77] Intel (Altera): »Nios II Gen2 Processor Reference Guide«. San Jose, Reference Guide, NII5V1GEN2, Oktober 2016
- [78] Intel (Altera): »Quartus Prime Standard Edition Handbook (Complete Three-Volume Set)«. San Jose, Handbook, QPS5V1, Mai 2017
- [79] M. Hölting, I. Staudt, J.O. Kraß: »Efficient Space Vector PWM Scheme for Multi-Level Inverters«. PCIM Konferenz, Nürnberg, Mai 2012
- [80] Lenze Drives GmbH: »Eine höhere Effizienz ist schwer zu finden.«. Hameln, Flyer, 13509831, April 2016

-
- [81] MSF-Vathauer Antriebstechnik GmbH & Co KG : »Energy-Recovery-System (ERS) - Das Energierückgewinnungssystem«. Detmold , Flyer
- [82] Jens Onno Krah, Nico Sieweke, Christoph Klarenbach, Markus Höltgen, David Langhals: »Smart Supercapacitor based DC-link Extension for Drives offers UPS Capability and acts as an Energy Efficient Line Regeneration Replacement«. PCIM Konferenz, Nürnberg, Mai 2016

Abbildungsverzeichnis

Abbildung 1.1:	Typischer Antriebsstrang mit Frequenzumrichter und Netzeinspeisungsumrichter	8
Abbildung 2.1:	typische Leistungsaufnahme einer Werkzeugmaschine, I: Werkzeugwechsel, II: Beschleunigen der Spindel, III: Bearbeitung des Werkstücks, IV: Bremsen der Spindel, abgeleitet aus [11]	10
Abbildung 2.2:	Fault-Ride-Through-Grenzkurve für den Spannungsverlauf am Netzanschlusspunkt, hellgrau: regulärer Betrieb, dunkelgrau: Erzeugeranlage muss am Netz bleiben, abgeleitet aus [13]	12
Abbildung 2.3:	Dreiphasenwechselstromsystem, rot: Augenblickswerte der Phasenströme.....	13
Abbildung 2.4:	aus der Vektoraddition der Augenblickswerte der Phasenströme und dem amplitudeninvarianten Transformationsfaktor $2/3$ resultierender Stromraumzeiger im α,β -Koordinatensystem	14
Abbildung 2.5:	Zeit- bzw. Winkelabhängigkeit der α - und β -Komponente des rotierenden Stromraumzeigers im statorfesten α,β -Koordinatensystem	15
Abbildung 2.6:	aus der Park-Transformation resultierender Stromraumzeiger im d,q-Koordinatensystem.....	16
Abbildung 2.7:	Zeit- bzw. Winkelunabhängigkeit der d- und q-Komponente des rotierenden Stromraumzeigers im rotorfesten d,q-Koordinatensystem (stationärer Betrieb)	16
Abbildung 2.8:	Blockdiagramm der feldorientierten Regelung mit Auftreten von Wechsel- und Gleichgrößen sowie den getrennten Reglern für die Feld- und Drehmomentkomponente (schwarz umrandet)	17
Abbildung 2.9:	Blockdiagramm der feldorientierten Regelung mit dem Auftreten von Augenblicks-, Scheitel- und Effektivwerten und den für die Regelung der Effektivwerte der Phasenströme notwendigen Skalierungen (weiß umrandet) sowie den getrennten Reglern für die Feld- und Drehmomentkomponente (schwarz umrandet)	17
Abbildung 2.10:	Prinzip der Pulsweitenmodulation, oben: Vergleich von Trägersignal (schwarz) und Referenzsignal (grau), unten: das resultierende pulsweitenmodulierte Ausgangssignal (schwarz) und dessen über eine Trägersignalperiode gemittelter Verlauf (grau)	18

Abbildung 2.11:	Unterschwingungsverfahren, oben: Vergleich des Trägersignals (schwarz) mit den drei um 120° verschobenen sinusförmigen Referenzspannungen (grau), unten: die resultierende gepulste Ausgangsspannung der Phase U des Umrichters (schwarz) und dessen über eine Trägersignalperiode gemittelter Verlauf (grau), abgeleitet aus [19]	19
Abbildung 2.12:	Verlauf (rot) des Referenzsignals einer Phase sowie der Verlauf des Trägersignals (grau) der PWM bei Durchführung der SVM nach dem Verfahren des a) symmetrical regular sampling bzw. des b) asymmetric regular sampling, abgeleitet aus [14]	20
Abbildung 2.13:	Kleinsignalverhalten eines Phasenstromes bei einer ohmschen-induktiven Last (Tiefpass) am Umrichterausgang	21
Abbildung 2.14:	aus der gepulsten Ausgangsspannung eines Vierquadrantenstellers resultierender Stromverlauf (rot) bei angeschlossener induktiver Last und Pulsweitenmodulation	21
Abbildung 2.15:	aus der gepulsten Ausgangsspannung eines Vierquadrantenstellers resultierender Stromverlauf (schwarz) und Messung des Grundwellenstromes (rot) durch Abtastung synchron zu den Trägersignalumkehrpunkten der Pulsweitenmodulation.....	23
Abbildung 2.16:	Erfassung der Phasenströme per Messshunt und Delta-Sigma Wandler	23
Abbildung 2.17:	Blockschaltbild eines Delta-Sigma Wandlers 2. Ordnung [21]	24
Abbildung 2.18:	analoges Eingangssignal (rot) und der dazu proportionale 1-Bit Datenstrom (schwarz) am Ausgang eines Delta-Sigma Wandlers.....	24
Abbildung 2.19:	Blockschaltbild eines Sinc-Filters 3. Ordnung [21]	25
Abbildung 2.20:	Sprungantwort (rot) auf den Einheitssprung (schwarz), theoretische kontinuierliche Sprungantwort (grau) sowie Gewichtsfunktion (hellrot) eines Sinc-Filters 3. Ordnung mit Dezimierungsfaktor $M = 128$ und einer eingangsseitigen Frequenz des Datenstromes von $f_{\Delta\Sigma} = 20$ MHz.....	27
Abbildung 3.1:	2-Level Umrichter Topologie	31
Abbildung 3.2:	3-Level Umrichter, NPC Topologie.....	31
Abbildung 3.3:	3-Level Umrichter, NPC2/T-NPC/T-Type Topologie (Common Collector).....	32
Abbildung 3.4:	3-Level Umrichter, A-NPC Topologie	33
Abbildung 3.5:	Beispiel für die pulsweitenmodulierte Ausgangsspannung anhand der Phase U eines 2-Level Umrichters	33
Abbildung 3.6:	Beispiel für die pulsweitenmodulierte Ausgangsspannung anhand der Phase U eines 3-Level Umrichters	34
Abbildung 3.7:	Beispiel für die verkettete pulsweitenmodulierte Ausgangsspannung zwischen den Phasen U und V eines 2-Level Umrichters	34

Abbildung 3.8:	Beispiel für die verkettete pulsweitenmodulierte Ausgangsspannung zwischen den Phasen U und V eines 3-Level Umrichters	35
Abbildung 3.9:	Stromführungspfade eines Brückenzeiges eines 2-Level Umrichters bei Verbindung des Ausganges mit a) dem positiven Zwischenkreispotential und b) dem negativen Zwischenkreispotential.....	37
Abbildung 3.10:	Stromführungspfade eines Brückenzeiges eines 3-Level Umrichters der NPC Topologie bei Verbindung des Ausganges mit a) dem positiven Zwischenkreispotential, b) dem neutralen Zwischenkreispotential und c) dem negativen Zwischenkreispotential	37
Abbildung 3.11:	Stromführungspfade eines Brückenzeiges eines 3-Level Umrichters der T-Type Topologie bei Verbindung des Ausganges mit a) dem positiven Zwischenkreispotential, b) dem neutralen Zwischenkreispotential und c) dem negativen Zwischenkreispotential	38
Abbildung 3.12:	Überspannungs- und Kurzschlusszustände eines Brückenzeiges eines 3-Level Umrichters der NPC Topologie, a) und b) Überspannung des unteren inneren IGBT T_{X3} , c) Kurzschluss des unteren Zwischenkreiskondensators $C_{DC,I}$	38
Abbildung 3.13:	Kurzschlusszustände eines Brückenzeiges eines 3-Level Umrichters der T-Type Topologie, a) Kurzschluss der oberen Zwischenkreiskapazität b) Kurzschluss der unteren Zwischenkreiskapazität, c) Kurzschluss der gesamten Zwischenkreisspannung	39
Abbildung 3.14:	Effizienzvergleich der drei Umrichter Topologien im motorischen Betrieb bei $U_{DC} = 650$ V, $U = 230$ V, $I = 15$ A, $\cos(\varphi) = 1$, rot: 2-Level, blau: 3-Level NPC, grün: 3-Level T-Type, abgeleitet aus [20]	42
Abbildung 3.15:	Zerlegung der gepulsten Ausgangsspannung eines Umrichters in einen Grundswingungsanteil und einen Verzerrungsanteil, abgeleitet aus [42]	44
Abbildung 3.16:	Beispiel für das Amplitudenspektrum der Ausgangsspannung eines Umrichters bei Nutzung der Raumzeigerpulsweitenmodulation	44
Abbildung 3.17:	Auswirkung der geschalteten Zwischenkreisspannung, der Schaltfrequenz und der Schaltgeschwindigkeit auf das Amplitudenspektrum b) anhand eines einzelnen Pulses a), abgeleitet aus [42]	45
Abbildung 3.18:	Zerlegung des aus der gepulsten Ausgangsspannung des Umrichters resultierenden Stromverlaufes in einen Grundswingungsanteil und einen Verzerrungsanteil, abgeleitet aus [42]	46

Abbildung 3.19: Sinusförmige Strom- und Spannungsverläufe am Netz/Motor durch den nachgeschalteten Sinusfilter inklusive integrierter stromkompensierter Drossel und Anschluss des Filtersternpunktes an den Mittelpunkt des Gleichspannungszwischenkreises (rot) zur Gleichtaktspannungsunterdrückung	48
Abbildung 3.20: Beispiel für einen gleichbleibend hohen Stromrippel bei einer Halbierung der zu schaltenden Gleichspannung und einer um den Faktor zwei reduzierten Induktivität	49
Abbildung 3.21: Beispiel für einen gleichbleibend hohen Stromrippel bei einer Erhöhung der Schaltfrequenz um den Faktor zwei und einer um den Faktor zwei reduzierten Induktivität	50
Abbildung 3.22: Beispiel für einen gleichbleibenden Stromrippel bei einer Halbierung der zu schaltenden Gleichspannung, einer Erhöhung der Schaltfrequenz um den Faktor zwei und einer um den Faktor vier reduzierten Induktivität .	50
Abbildung 4.1: 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und Sollspannungsraumzeiger (rot)	52
Abbildung 4.2: transformiertes 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und einem Sollspannungsraumzeiger (rot), abgeleitet aus [47]	54
Abbildung 4.3: Entscheidungsbaum II zur Bestimmung des Sektors und der Einschaltzeiten der beteiligten aktiven Spannungsraumzeiger, abgeleitet aus [47].....	55
Abbildung 4.4: 2-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und Sollspannungsraumzeiger (rot) sowie den Übermodulationssektoren (schraffiert), abgeleitet aus [47]	56
Abbildung 4.5: Verschieben des Sollspannungsraumzeigers \mathbf{u}^*_{2L} bei Übermodulation und der mit einem Winkelfehler behaftete resultierende maximal modulierbare Ausgangsspannungsraumzeiger $\mathbf{u}^*_{2L_{max}}$, a) oberer Teil des Übermodulationssektors 1, b) unterer Teil des Übermodulationssektors 1, abgeleitet aus [47]	57
Abbildung 4.6: Verschieben eines sich im Raumzeigerdiagramm bewegenden Sollspannungsraumzeigers \mathbf{u}^*_{2L} bei Blockkommutierung und der mit einem Winkelfehler behaftete resultierende maximal modulierbare Ausgangsspannungsraumzeiger $\mathbf{u}^*_{2L_{max}}$, a) Blockkommutierungsbereich des Spannungsraumzeigers \mathbf{u}_1 , b) Blockkommutierungsbereich des Spannungsraumzeigers \mathbf{u}_2 , abgeleitet aus [47].....	58

Abbildung 4.7:	Entscheidungsbaum III zur Bestimmung der Modulationsmethode aus den zuvor bestimmten Einschaltzeiten, unveränderte Raumzeigermodulation (SVM), Übermodulation (OVM) und Blockkommutierung (BK), abgeleitet aus [47].....	59
Abbildung 4.8:	Pulsweitenmodulation der durch die Raumzeigermodulation bestimmten Einschaltzeiten und die resultierenden Ausgangsspannungsverläufe des 2-Level Modulators für das Beispiel aus Abbildung 4.1, grau schattiert: Nullspannungsraumzeiger, rote Pfeile: Zeitpunkt der Übernahme der Einschaltzeiten und der überschwingungsfreien Strommesswerterfassung	61
Abbildung 4.9:	3-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen und dem Sollspannungsraumzeiger (rot)	62
Abbildung 4.10:	Unterteilung des 3-Level Raumzeigerdiagrammes in 8 Subhexagone und deren um den Spannungsraumzeiger \mathbf{u}_{BK}^* (rot) verschobener Ursprung gegenüber dem Ursprung des 3-Level Raumzeigerdiagrammes.....	63
Abbildung 4.11:	Transformation II: durch die geometrische Subtraktion des Spannungsraumzeigers \mathbf{u}_{BK}^* von dem im 3-Level Raumzeigerdiagramm vorliegenden Sollspannungsraumzeiger \mathbf{u}_{3L}^* entstehender Spannungsraumzeiger \mathbf{u}_{2L}^*	64
Abbildung 4.12:	Blockdiagramm des 3-Level Raumzeigermodulators mit der Bestimmung des Subhexagons, der Transformation II, den zwei synchronisierten 2-Level Raumzeigermodulatoren und den nachgeschalteten Zustandsautomaten.....	64
Abbildung 4.13:	a) Sektoren mit der Anzahl möglicher Subhexagone, b) gewählte Zuordnung der Subhexagone	66
Abbildung 4.14:	Entscheidungsbaum I zur Bestimmung des Subhexagons und der Gleichungen für die Transformation II	67
Abbildung 4.15:	3-Level Raumzeigerdiagramm mit allen Sektoren, Spannungsraumzeigern, dreiphasigen Ausgangsspannungskombinationen, Übermodulationssektoren (schraffiert) und dem Verschieben des Sollspannungsraumzeigers für den Fall, dass dieser die Grenzen des Raumzeigerdiagrammes überschritten hat (rot).....	68

Abbildung 4.16: Ausgangsspannungsverläufe beider 2-Level Pulsweitenraumzeigermodulatoren und die durch die Rücktransformation gewonnenen Ausgangsspannungsverläufe des gesamten 3-Level Modulators für das Beispiel aus Abbildung 4.9, rote Pfeile: Zeitpunkt der Übernahme der Einschaltzeiten und der überschwingungsfreien Strommesswerterfassung	74
Abbildung 4.17: Aufteilung der Zwischenkreisspannung eines 3-Level NPC Umrichters	75
Abbildung 4.18: Darstellung der zur Symmetrierung der Zwischenkreisspannung geeigneten, redundanten Spannungsraumzeiger (rot) im 3-Level Raumzeigerdiagramm	78
Abbildung 4.19: Beispiel für die Symmetrierung der Zwischenkreisspannung im motorischen Betrieb des Umrichters anhand des Sektors 07 des 3-Level Raumzeigerdiagrammes bzw. des Sektors 1 des Subhexagons 1, a) $i_{NP} = -i_{S,U}$ b) $i_{NP} = i_{S,U}$	79
Abbildung 4.20: Leistungsfähigkeit der Symmetrierung der Zwischenkreisspannung bei Verwendung a) der äußeren Subhexagone $SH_1 - SH_6$ und b) der äußeren Subhexagone $SH_1 - SH_6$ und der inneren Subhexagone SH_0 und SH_7 zur Modulation (stärkere Färbung entspricht einer höheren Leistungsfähigkeit)	81
Abbildung 4.21: Symmetrierung der Zwischenkreisspannung mittels der im Koordinatenursprung des 3-Level Raumzeigerdiagrammes gelegenen Subhexagone SH_0 und SH_7	82
Abbildung 4.22: schematische Darstellung der Symmetrierung der Zwischenkreisspannung eines 3-Level Umrichters mittels der beiden vorgestellten Methoden	83
Abbildung 4.23: Leistungsfähigkeit der Symmetrierung der Zwischenkreisspannung in Abhängigkeit von der Länge des Sollspannungsraumzeigers und von dem Phasenverschiebungswinkel φ bei Verwendung a) der inneren Subhexagone SH_0 und SH_7 und b) äußeren Subhexagone $SH_1 - SH_6$ zur Modulation	84
Abbildung 4.24: 3-Level Zustandsautomat eines Brückenweiges mit den erforderlichen Verriegelungszeiten, den genutzten Zuständen und den zugehörigen aktiven Leistungshalbleitern sowie dem verbundenen Zwischenkreispotential	85
Abbildung 5.1: vereinfachtes einphasiges Ersatzschaltbild einer Netzeinspeisungsanwendung mit positiver Stromflussrichtung aus Sicht des Umrichters, ohmsche Widerstände sind vernachlässigt	88

Abbildung 5.2:	Zeigerdiagramm im Normalbetrieb bei a) reinem Wirkleistungsfluss in das Netz und b) reinem Wirkleistungsfluss aus dem Netz.....	88
Abbildung 5.3:	Zeigerdiagramm im Fehlerfall für die in Abbildung 5.2 dargestellten Betriebszustände	89
Abbildung 5.4:	Blockschaltbild der klassischen Abtastregelung in komplexer Raumzeigerdarstellung.....	90
Abbildung 5.5:	zeitliche Abfolge der klassischen Abtastregelung synchron zum Trägersignal.....	90
Abbildung 5.6:	Abtastregelung mit zulässigem Bereich des Stromwertes (weiß) und Überstrombereich (grau) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung	91
Abbildung 5.7:	Blockschaltbild der Abtastregelung mittels FPGA in komplexer Raumzeigerdarstellung.....	92
Abbildung 5.8:	zeitliche Abfolge der Abtastregelung mittels Delta-Sigma Wandler und Sinc ³ -Filter synchron zum Trägersignal.....	93
Abbildung 5.9:	Frequenzgang eines analogen EMV-Filters (gestrichelte Linien) und eines digital implementierten EMV-Filters (durchgezogene Linien) für die feldorientierte Stromregelung (schwarz) und zur Überstromabschaltung (rot)	93
Abbildung 5.10:	Blockschaltbild der Hysterese-Regelung in komplexer Raumzeigerdarstellung.....	94
Abbildung 5.11:	Hysterese-Regelung mit zulässigem Bereich des Stromwertes (weiß) und Bereich der Überschreitung der zulässigen Regeldifferenz (grau) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung.....	95
Abbildung 5.12:	Blockschaltbild der digitalen Hysterese-Regelung in komplexer Raumzeigerdarstellung.....	96
Abbildung 5.13:	Blockschaltbild der Hybriden Stromregelung in komplexer Raumzeigerdarstellung.....	98
Abbildung 5.14:	Hybride Stromregelung mit zulässigem Bereich des Stromwertes (weiß) und den Überstrombereichen (verschiedene Grautöne) in a) Raumzeigerdiagrammdarstellung und b) zeitlicher Darstellung.....	99
Abbildung 5.15:	Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers im regulären Betrieb der Hybriden Stromregelung und im Netzeinspeisungsbetrieb des Umrichters	100
Abbildung 5.16:	Beispiel für den regulären Betrieb: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers	101

- Abbildung 5.17: Beispiel für den regulären Betrieb: a) keine Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) resultierende Trajektorie des Iststromraumzeigers bei Anwendung der einfachen, nicht modifizierten Raumzeigermodulation..... 101
- Abbildung 5.18: Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers zum Zeitpunkt der Aktivierung des Modus 1 der Hysterese-Regelung und im Netzeinspeisungsbetrieb des Umrichters. 102
- Abbildung 5.19: Beispiel für den Modus 1 der Hysterese-Regelung: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers 103
- Abbildung 5.20: Beispiel für den Modus 1 der Hysterese-Regelung: a) Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) Trajektorie des resultierenden Iststromraumzeigers 104
- Abbildung 5.21: Beispiel für die Positionen a) des zur Generierung der Ausgangsspannungen genutzten Spannungsraumzeigers und b) des Iststromraumzeigers zum Zeitpunkt der Aktivierung des Modus 2 der Hysterese-Regelung und im Netzeinspeisungsbetrieb des Umrichters. 105
- Abbildung 5.22: Beispiel für den Modus 2 der Hysterese-Regelung: zeitliche Darstellung der Ausgangsspannung der einzelnen Phasen, der α -Komponente des Ausgangsspannungsraumzeigers und der α -Komponente des resultierenden Iststromraumzeigers 106
- Abbildung 5.23: Beispiel für den Modus 2 der Hysterese-Regelung: a) Korrektur des Spannungsraumzeigers der Abtastregelung durch den Spannungsraumzeiger der Hysterese-Regelung, b) Trajektorie des resultierenden Iststromraumzeigers 107
- Abbildung 5.24: Beispiel für die Strombegrenzung durch Modus 3 bei einer einphasigen Anwendung 108
- Abbildung 5.25: Blockschaltbild der 3-Level Raumzeigerpulsweitenmodulation mit Hybrider Stromregelung bestehend aus zwei den beiden 2-Level Modulatoren nachgeschalteten Hybriden Stromregelungen für 2-Level Umrichter (HCC I & HCC II) 110
- Abbildung 5.26: Beispiel für das virtuelle Trägersignal (grau) und dessen 1-Bit breite Kodierung (rot) der Ausgangssignale der Phasen U, V und W (schwarz) des Modulators SVPWM-II bei Nutzung der inneren Subhexagone zur Abbildung des Sollspannungsraumzeigers 111

Abbildung 5.27:	Beispiel für das virtuelle Trägersignal (grau) und dessen 1-Bit breite Kodierung (rot) des Ausgangssignals der Phase U (schwarz) des Modulators SVPWM-II bei Nutzung der äußeren Subhexagone zur Abbildung des Sollspannungsraumzeigers	112
Abbildung 6.1:	Umrichter mit Sinusfilter und zusätzlicher Netzspannungserfassung zur Netzsynchrosation (rot).....	114
Abbildung 6.2:	auf die feldorientierte Regelung basierende, netzspannungsorientierte Regelung eines netzeinspeisungsfähigen Umrichters mit den notwendigen Erweiterungen bei Anwendung der klassischen Netzsynchrosation (rot), abgeleitet aus [15]	115
Abbildung 6.3:	separate Regelung der einzuspeisenden Wirk- und Blindleistung, abgeleitet aus [15]	115
Abbildung 6.4:	Stromführungspfade des Hochsetzstellers bei eingeschaltetem Leistungshalbleiter T_{ss} (rot) und ausgeschaltetem Leistungshalbleiter (hellrot).....	116
Abbildung 6.5:	der zu Abbildung 6.4 entsprechende Stromverlauf im diskontinuierlichen Betrieb des Hochsetzstellers	117
Abbildung 6.6:	Stromführungspfade des SSBR bei eingeschaltetem Leistungshalbleiter T_{ss} (rot) und bei ausgeschaltetem Leistungshalbleiter (hellrot)	117
Abbildung 6.7:	Stromführungspfade des 3-Level NPC Umrichters bei eingeschalteten Leistungshalbleitern (rot) und bei ausgeschalteten Leistungshalbleitern (hellrot).....	118
Abbildung 6.8:	Abfolge simultaner Einschaltvorgänge der inneren Leistungshalbleiter zur indirekten Bestimmung der Kenngrößen des Netzes, a) Phasenspannungen, b) Clarke-transformierte Phasenspannungen	119
Abbildung 6.9:	Bestimmung des Phasenwinkels des Netzspannungsraumzeigers $\theta_{N,k}$ für jeden Puls	119
Abbildung 6.10:	auf die feldorientierte Regelung basierende netzspannungsorientierte Regelung eines netzeinspeisungsfähigen Umrichters mit den notwendigen Erweiterungen bei Anwendung der spannungsmessungsfreien Netzsynchrosation (rot)	120
Abbildung 6.11:	Beispiele: a) für das Vorliegen des korrekten Transformationswinkels und b) für die Abweichung des Blindstromes vom Sollwert ($i_{N,d}=0$) durch einen Fehler bei der Synchronisation des Transformationswinkels mit dem Phasenwinkel des Netzes	121
Abbildung 7.1:	Schematischer Aufbau des Schaltschranks mit einem Antriebsstrang, bestehend aus zwei 3-Level Umrichtern, Sinusfilter, Schütz, Vorlade- und Bremschopperschaltung	122

Abbildung 7.2:	Foto des Schaltschranks und der auf einem Laptop laufenden grafischen Benutzeroberfläche	123
Abbildung 7.3:	Aufteilung der Signalverarbeitung des Projektes auf FPGA und Softcore-Mikrocontroller mit angebundenen Custom Instructions (CI).....	124
Abbildung 7.4:	Raumzeigerdarstellung der Ausgangsphasen des 3-Level Umrichters bei einer Aussteuerung von a) $df = 0,25$ b) $df = 0,5$ c) $df = 0,75$ d) $df = 1$	126
Abbildung 7.5:	Trajektorie des Iststromraumzeigers in a) mit einem Betrag von 2.1 A im regulären Betrieb und in b) bei Begrenzung durch den Modus 1 (3 A) und den Modus 2 (4 A) der Hybriden Stromregelung b), (1 A / DIV)	127
Abbildung 7.6:	Phasenspannung der Phase U des Netzes (violett) und der entsprechende Phasenstrom am Ausgang des Umrichters (grün) bei Netzsynchronisation und anschließend a) reinem Wirkleistungsbezug aus dem Netz bzw. b) bei reiner Wirkleistungseinspeisung in das Netz	127
Abbildung A.1:	Schaltplan Schaltschrank.....	135

Tabellenverzeichnis

Tabelle 2.1:	Kennwerte eines Sinc-Filters 3. Ordnung in Kombination mit einem Delta-Sigma Wandler 2. Ordnung und einer Abtastfrequenz von $f_{\Delta\Sigma} = 20$ MHz, abgeleitet aus [21]	26
Tabelle 3.1:	Schaltzustände eines Brückenweiges eines 2-Level Umrichters	35
Tabelle 3.2:	Schaltzustände eines Brückenweiges eines 3-Level Umrichters (NPC Topologie).....	36
Tabelle 3.3:	Schaltzustände eines Brückenweiges eines 3-Level Umrichters (T-Type, A-NPC Topologie).....	36
Tabelle 4.1:	Eignung der 27 Spannungsraumzeiger des 3-Level Raumzeigerdiagrammes zur Symmetrierung der Zwischenkreisspannung.....	77