

Digitale Lichtleiter-Übertragungsstrecke für 1 Gbit/s

Johann Gruber, Michael Holz, Reinhard Petschacher, Peter Russer, Edgar Weidel

Einleitung und Zusammenfassung

Künftige digitale Lichtleiter-Übertragungssysteme werden bei Streckenlängen von einigen Kilometern Übertragungsraten im Gbit/s-Bereich ermöglichen [1 bis 4]. Bereits 1973 wurde bei uns ein GaAs-DHS (Doppelheterostruktur)-Injektionslaser mit 2,3 Gbit/s moduliert [5]. Der derzeitige Entwicklungsstand der optischen Komponenten ermöglicht die Realisierung von Versuchsübertragungsstrecken bis oberhalb 1 Gbit/s und Streckenlängen von einigen Kilometern. So wurde mit einem Galliumarsenid-Injektionslaser als optischem Sender und einer Gradientenfaser als Übertragungsleitung bei 1,2 Gbit/s eine Entfernung von 3 km überbrückt [6]. Mit einem Monomode-Lichtwellenleiter konnte unter Verwendung eines Galliumarsenid-Injektionslasers über eine 7,3 km lange Strecke eine Versuchsübertragung bei 800 Mbit/s durchgeführt werden [7]. Mit einem bei 1,29 µm emittierenden GaInAsP-Injektionslaser als optischem Sender wurden über einen 11 km langen Monomode-Lichtwellenleiter 1,2 Gbit/s übertragen [8]. Lichtleiter-Übertragungsstrecken sind in Hinblick auf Bandbreite und auf die ohne Zwischenverstärker überbrückbaren Entfernungen Koaxialkabel-Übertragungsstrecken überlegen.

Schaltungen für den Gbit/s-Bereich können mit Si-Bipolartransistoren, GaAs-MESFETs, Gunnelementen, Schottkydioden und Speicherschaltioden realisiert werden [9 bis 18]. Im Forschungsinstitut Ulm wurde auch frühzeitig mit der Entwicklung hybrid integrierter Bausteine (wegen der später möglichen monolithischen Integration vorzugsweise auf Si-Basis) begonnen, zu denen auch der Speicherschaltioden-Verstärker gehört [11, 15, 19]. Über die schließlich aufgebaute 1 Gbit/s-Versuchsstrecke [22, 23] wird in dieser Arbeit zusammenfassend berichtet.

Hybride Integration ermöglicht einerseits sehr kleine Dimensionen und dadurch geringe parasitäre Induktivitäten und Kapazitäten und führt andererseits zu ausreichender Flexibilität bei der Schaltungsentwicklung und zu einem auch bei kleinen Stückzahlen vertretbaren Aufwand. Der Sender der mit den entwickelten Bausteinen erstellten Übertragungsstrecke, enthält einen Multiplexer, der vier 250 Mbit/s-Kanäle bitweise ineinander verschachtelt. Ebenso ist ein Demultiplexer eingebaut, der das empfangene, verstärkte und regenerierte 1 Gbit/s-Signal auf vier parallele 250 Mbit/s-Kanäle aufteilt. Damit ist der Anschluß an jene Bitraten hergestellt, die heute bereits ohne Schwierigkeiten mit monolithisch integrierten Schaltkreisen verarbeitet werden können.

Im ersten Abschnitt der Arbeit werden der Aufbau der Versuchsübertragungsstrecke und die verwendeten optischen Komponenten beschrieben. Im zweiten Abschnitt wird die Technologie der hybrid integrierten Schaltungen behandelt. Die folgenden Abschnitte dienen der Beschreibung der elektrischen Bausteine für Sender und Empfänger; im letzten Abschnitt werden Fehlerratenmessungen über die gesamte Strecke mitgeteilt.

1. Aufbau der Versuchsübertragungsstrecke

Bild 1 zeigt das Blockschaltbild der Versuchsübertragungsstrecke. Vier 250 Mbit/s-Signalquellen steuern die vier Ein-

gänge des Multiplexers an. Bei einer der Quellen handelt es sich um einen Pseudo-Zufallsfolgenerator (PZFG), der eine binäre Pseudo-Zufallsfolge der Periode $2^{15} - 1$ bit erzeugt. Die drei anderen Quellen WG 1 bis WG 3 sind einstellbare Wortgeneratoren mit einer Wortlänge von je 32 bit. Der quarzstabilisierte Taktgenerator TG liefert ein 250 MHz-Taktsignal, mit dem der Pseudozufallsfolgenerator die Wortgeneratoren und der Multiplexer angesteuert werden. Im Multiplexer werden die vier 250-Mbit/s-Kanäle zu einem 1 Gbit/s-Signal bitweise verschachtelt. Die Signaleingänge und der Signalausgang des Multiplexers sind mit monolithisch integrierten ECL-Schaltungen im Pegel kompatibel. Dadurch wird ein einfacher Übergang zu vorhandenen Datenkanälen niedriger Bitrate ermöglicht. In Hinblick auf die verfügbaren Meßeinrichtungen ist das bereits im Versuchsstadium von Vorteil. Das Ausgangssignal steuert die Laserendstufe an. Der Laser wird von der Endstufe mit einem binären PCM-Signal im RZ-Format (RZ = return to zero) moduliert. Bei den Übertragungsversuchen wurden GaAs-DHS-Injektionslaser eigener Fertigung mit (durch Protonenimplantation oder durch Ätzung eines V-Grabens hergestellter) Streifengeometrie [3] verwendet. Das optische Ausgangssignal wird über drei (durch Doppelpolzent-

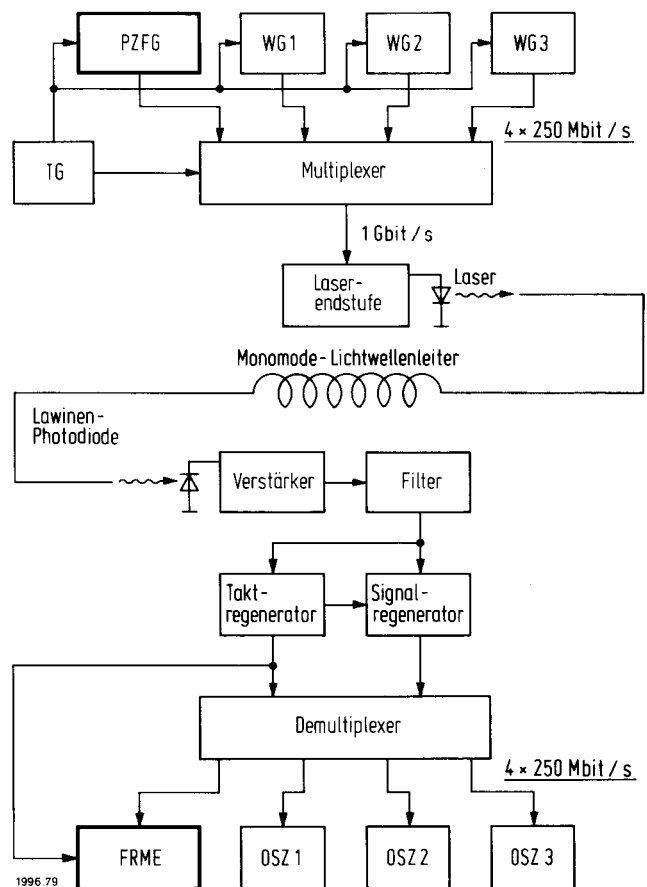


Bild 1. Blockschaltbild der Versuchsstrecke

Tabelle 1. Daten der optischen Komponenten

Laser	Monomode-Lichtwellenleiter
Protonenimplantierter GaAlAs-DHS-Streifenkontakt-Injektionslaser	Gesamtlänge 1,6 km mittlere Dämpfung 6 dB/km Dispersion 100 ps/km/nm
Schwellstrom 93 mA Wellenlänge 830 nm Spektrale Halbwertsbreite*) 2,3 nm	Lawinenphotodiode
*) Bei 1 Gbit/s-Modulation mit 103 mA Vorstrom und 25 mA Modulationsamplitude	Typ BPW 28 AEG-TELEFUNKEN Empfindlichkeit 0,36 A/W Quantenwirkungsgrad 0,54 Zusatzrauschen [3]: $x = 0,45$ bei $M = 60$

Steckverbindungen [24] miteinander verbundene) Monomode-Lichtwellenleiter [4] der Gesamtlänge 1,6 km übertragen. Als optischer Empfänger wird eine Lawinenphotodiode benutzt. In Tabelle 1 sind die Daten eines verwendeten Laser sowie der Lichtleitfaser und der Lawinenphotodiode zusammengefaßt. Im Empfänger wird das elektrische Ausgangssignal der Lawinenphotodiode zunächst in einem linearen Verstärker verstärkt. Dann folgt ein einstellbares Tiefpaßfilter zur Bandbegrenzung des empfangenen Signals. Bei geeigneter Einstellung des Filters wird die Rauschbandbreite reduziert, ohne daß dadurch eine unzulässige Überlappung der Signalimpulse auftritt. Das PCM-Signal hat am Filterausgang NRZ-Format (NRZ = non-return-to-zero). Der Signalregenerator besteht aus einem Nulllinien-Regenerator und einer getakteten Entscheiderschaltung. Der Nulllinien-Regenerator eliminiert die durch die Wechselstromkopplung des Vorverstärkers entstandene Nulllinien-Schwankungen. In der Entscheiderschaltung werden Flankenzeitpunkt und Amplitude des PCM-Signals regeneriert. Das 1 Gbit/s-Signal am Entscheider-Ausgang hat wieder RZ-Format. Der Taktregenerator besteht aus einer Schaltung zur nichtlinearen Signalverarbeitung und einer darauffolgenden Phasenregelschleife. In der Schaltung zur nichtlinearen Signalverarbeitung wird das NRZ-Signal vom Filterausgang differenziert und quadriert. Auf diese Weise wird ein Signal mit einer starken 1 GHz-Spektrallinie gewonnen. Von diesem Signal

werden in der Phasenregelschleife Taktsignale mit 250 MHz, 500 MHz und 1 GHz abgeleitet, die in der Entscheiderschaltung, im Demultiplexer und bei der Weiterverarbeitung der Ausgangssignale benötigt werden. Der Demultiplexer wandelt das 1 Gbit/s-Signal in vier parallele 250 Mbit/s-Signale um. Die Ausgänge des Demultiplexers sind ebenfalls im Pegel mit monolithisch integrierten ECL-Bausteinen kompatibel. Auf einem Kanal wird das Sendesignal des Pseudozufallsfolgen-generators von dem Fehlerraten-Meßempfänger FRME empfangen. Die von den drei Wortgeneratoren WG1 bis WG3 gesendeten Bitmuster liegen an den drei anderen Ausgängen des Demultiplexers vor und werden mit Oszillografen (OSZ1 bis OSZ3) beobachtet.

2. Technologie der hybrid integrierten Schaltungen

Der Aufbau der elektronischen Komponenten für die Signalverarbeitung bei 1 Gbit/s erfordert Methoden der Mikrowellentechnik. So sind die meisten Einzelschaltungen in hybrider Technik auf Keramiksubstraten aufgebaut. Dadurch werden kleine Schaltungsdimensionen und kurze signalführende Leitungen erzielt (kleine parasitäre Induktivitäten und Kapazitäten). Leiterbahnen sind aus Gold in Dünnschichttechnik hergestellt. Ebenso sind Widerstände teilweise in Dünnschichttechnik (und zwar entweder in Nickel-Chrom- oder Tantalnitrid-Technik) hergestellt. Die übrigen Bauelemente sind in Chip-Form mit Epoxy-Leitfähigkeitskleber eingesetzt. Die Kontaktierung der Halbleiter-Bauelemente erfolgt durch Thermokompressions-Bonden. Die Substratunterseite ist in allen Fällen ganzflächig leitfähig beschichtet. Dadurch ist es möglich, alle signalführenden Leitungen als Streifenleitungen mit definiertem Wellenwiderstand auszuführen. Die Durchkontaktierungen zur Masse auf der Substratunterseite erfolgen durch mit Ultraschall gebohrte Löcher von 0,45 mm Durchmesser, in welche ein Golddraht eingepreßt wird. Die Schaltungen sind so ausgelegt, daß kein Abgleich erforderlich ist.

3. Der Speicherschaltioden-Multiplexer

Multiplexer im Gbit/s-Bereich lassen sich vorteilhaft mit Speicherschaltiodenverstärkern realisieren [11, 15 bis 17,

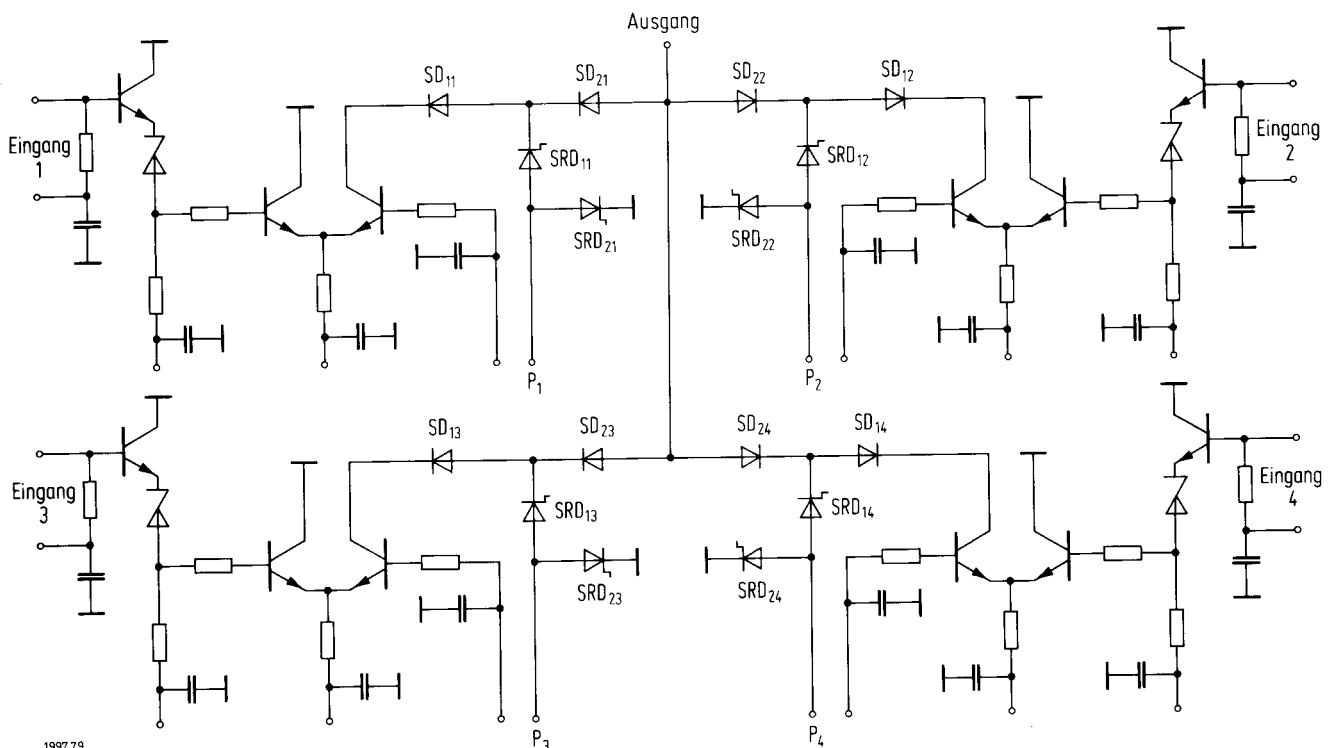


Bild 2. Schaltbild des Speicherschaltioden-Multiplexers

19]. Bild 2 zeigt das Schaltbild des Speicherschalttdioden-Multiplexers. Vier am Ausgang parallel geschaltete Speicherschalttdiodenverstärker mit den Schottkydioden SD_{1i} , SD_{2i} ($i = 1$ bis 4) und den Speicherschalttdioden SRD_{1i} , SRD_{2i} verschachteln die Eingangssignale S_1 bis S_4 bitweise zum 1 Gbit/s-Ausgangssignal. An jedem Signaleingang befindet sich eine Transistorvorstufe mit einem Emitterfolger zur Impedanzanpassung, einer Zenerdiode zur Grundlinienverschiebung und einem Differenzverstärker zur Amplitudenregelung über den Emitterstrom. Durch die Amplitudenregelung können Unterschiede in der Amplitude und in der Impulsform der Eingangssignale ausgeglichen werden. Durch die Vorstufe wird die Kompatibilität mit monolithisch integrierten ECL-Schaltungen hergestellt und ein reflexionsfreier 50 Ohm-Eingang erreicht. Die hier verwendete Version des Speicherschalttdiodenverstärkers enthält zwei Speicherschalttdioden. Dadurch können im Gegensatz zur Version mit nur einer Speicherschalttdiode [11, 15] *sinusförmige* Pumpsignale (P_1 bis P_4) anstelle *impulsförmiger* verwendet werden. Dadurch wird die Aufbereitung der Pumpspannungen wesentlich vereinfacht.

Die Funktion des im Multiplexer verwendeten Speicherschalttdiodenverstärkers (Bild 3) wird an Hand der in Bild 4 dargestellten Ströme und Spannungen erläutert. Die Signalkurven in Bild 4 wurden mit einem Programm zur Analyse nichtlinearer Schaltungen im Zeitbereich berechnet. Entsprechend der Ansteuerung durch den Differenzverstärker wird als Signalquelle eine Stromquelle angenommen. Bild 4a zeigt den zeitlichen Verlauf des Eingangstromes i_{EIN} für eine „010“-Bitfolge eines 250 Mbit/s-RZ-Signals mit 5 mA Amplitude. Die sinusförmige Pumpspannung u_p (Bild 4c) hat 1,5V Amplitude und eine überlagerte Gleichspannungskomponente von 0,1V. Die Speicherschalttdiode SRD_2 wird während der positiven Halbwelle von u_p aufgeladen (Ladestrom Bild 4e), wobei an SRD_2 die Flußspannung abfällt (Bild 4d). Da im ersten Taktintervall der Breite 4 ns eine Null am Eingang steht, bleiben die übrigen Dioden gesperrt und durch SRD_1 fließt kein Ladestrom (Bild 4f). Während der negativen Pumphyalbwelle wird zuerst SRD_2 entladen. Sobald die gespeicherte Ladung vollständig abgeführt ist, schaltet SRD_2 in den gesperrten Zustand. Dieser Zeitpunkt ist dadurch bestimmt, daß die Fläche unter dem negativen Stromimpuls in Bild 4e gleich der Fläche des vorhergehenden positiven Stromimpulses wird, und kann durch Variation der Gleichspannungskomponente von u_p eingestellt werden. Durch den raschen Stromabfall entsteht an SRD_2 ein steiler Spannungssprung, der durch kapazitive Kopplung über die Sperrschichtkapazität von SRD_1 einen Störimpuls am Ausgang verursacht (Bild 4b). Die Spannung an SRD_2 folgt nun der Pumpspannung, bis im nächsten Taktintervall der Ladevorgang neu einsetzt. Auch im Zeitabschnitt vor dem Ladevorgang erfolgt eine störende kapazitive Kopplung der Pumpspannung auf den Ausgang. Im zweiten Taktintervall wird neben dem Ladevorgang von SRD_2 auch SRD_1 (über die Schottkydiode SD_1) durch den „1“-Impuls der Signalstromquelle aufgeladen (Ladestrom Bild 4f). Gleichzeitig verringert sich aber dadurch der Ladestrom von SRD_2 , so daß etwas weniger Ladung gespeichert wird und SRD_2 bei der negativen Pumphyalbwelle früher wieder entladen ist, als dies im ersten Taktintervall der Fall war. Sobald SRD_2 in den Sperrzustand schaltet, gibt SRD_1 die gespeicherte Ladung über SD_2 an den Lastwiderstand in Form eines schmalen Impulses mit 500 ps Halbwertsbreite ab (u_{AUS} Bild 4b). Da der Entladestrom von SRD_1 , etwa die dreifache Amplitude des Ladestromes hat, kommt es zu einer beträchtlichen Reduktion der Impulsbreite. Im dritten Taktintervall liegt wieder eine Null am Eingang. Dadurch ergeben sich ähnliche Signale wie im ersten Taktintervall. Die Ausgangsspannung weist auch hier wieder den über die Sperrschichtkapazität von SRD_1 übertragenen Störimpuls beim Abschalten von SRD_2 auf.

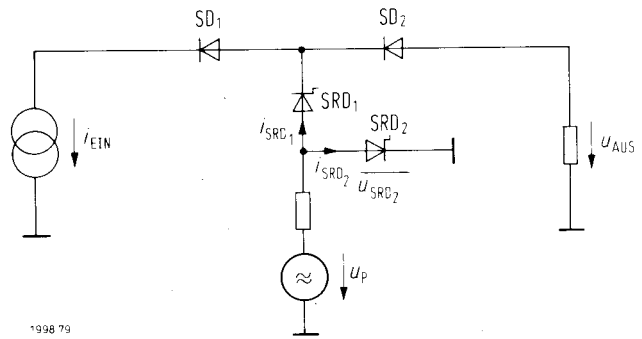


Bild 3. Schaltbild des Speicherschalttdiodenverstärkers

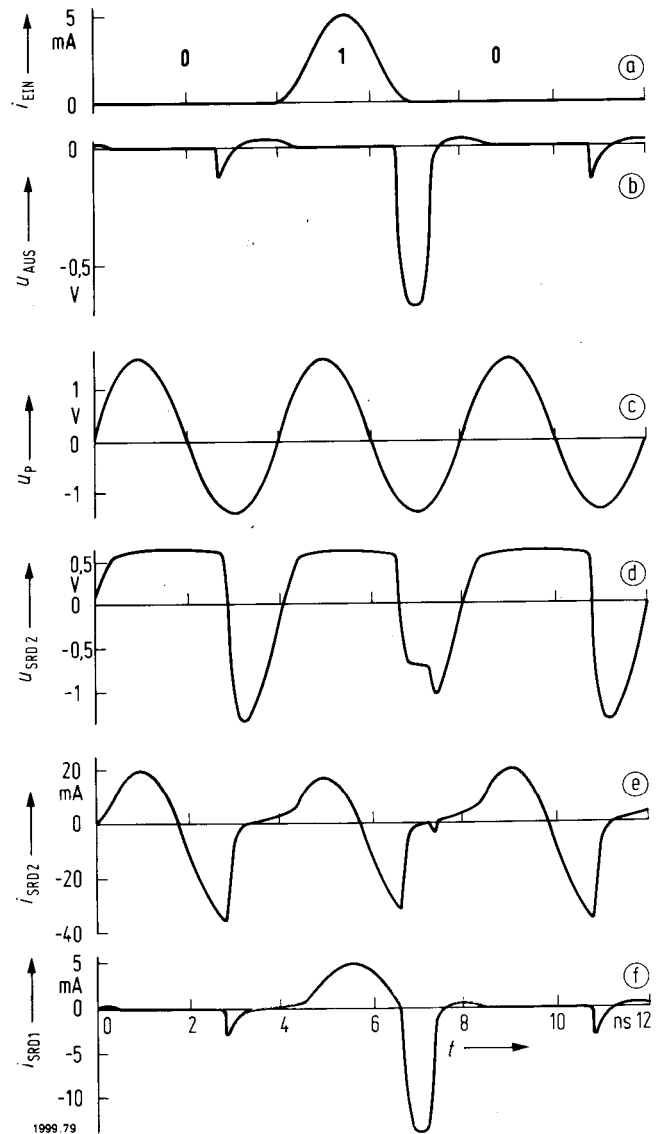


Bild 4. Signalverlauf im Speicherschalttdiodenverstärker

- | | |
|--------------------|-----------------------|
| Ⓐ Eingangstrom | Ⓓ Spannung an SRD_2 |
| Ⓑ Ausgangsspannung | Ⓔ Strom durch SRD_2 |
| Ⓒ Pumpspannung | Ⓕ Strom durch SRD_1 |

Daraus ist zu entnehmen, daß für die Speicherschalttdiode SRD_1 ein Typ mit niedriger Sperrschichtkapazität erforderlich ist, um die Störungen auf der Grundlinie des Ausgangssignales gering zu halten. Durch die Schottkydiode SD_1 wird der Einfluß der Ausgangskapazität des vorhergehenden Differenzverstärkers erheblich reduziert und die Sättigung des Ausgangstransistors des Differenzverstärkers verhindert. Durch die schmalen Ausgangsimpulse des Speicherschalttdiodenverstär-

Tabelle 1. Daten der optischen Komponenten

Lasere	Monomode-Lichtwellenleiter
Protonenimplantierter GaAlAs-DHS-Streifenkontakt-Injektionslaser	Gesamtlänge 1,6 km mittlere Dämpfung 6 dB/km Dispersion 100 ps/km/nm
Schwellstrom 93 mA Wellenlänge 830 nm Spektrale Halbwertsbreite*) 2,3 nm	Lawinenphotodiode Typ BPW 28 AEG-TELEFUNKEN Empfindlichkeit 0,36 A/W Quantenwirkungsgrad 0,54 Zusatzrauschen [3]: $x = 0,45$ bei $M = 60$
*) Bei 1 Gbit/s-Modulation mit 103 mA Vorstrom und 25 mA Modulationsamplitude	

Steckverbindungen [24] miteinander verbundene) Monomode-Lichtwellenleiter [4] der Gesamtlänge 1,6 km übertragen. Als optischer Empfänger wird eine Lawinenphotodiode benutzt. In Tabelle 1 sind die Daten eines verwendeten Laser sowie der Lichtleitfaser und der Lawinenphotodiode zusammengefaßt. Im Empfänger wird das elektrische Ausgangssignal der Lawinenphotodiode zunächst in einem linearen Verstärker verstärkt. Dann folgt ein einstellbares Tiefpaßfilter zur Bandbegrenzung des empfangenen Signals. Bei geeigneter Einstellung des Filters wird die Rauschbandbreite reduziert, ohne daß dadurch eine unzulässige Überlappung der Signalimpulse auftritt. Das PCM-Signal hat am Filterausgang NRZ-Format (NRZ = non-return-to-zero). Der Signalregenerator besteht aus einem Nulllinien-Regenerator und einer getakteten Entscheidungsschaltung. Der Nulllinien-Regenerator eliminiert die durch die Wechselstromkopplung des Vorverstärkers entstandene Nulllinien-Schwankungen. In der Entscheidungsschaltung werden Flankenzeitpunkt und Amplitude des PCM-Signals regeneriert. Das 1 Gbit/s-Signal am Entscheider-Ausgang hat wieder RZ-Format. Der Taktregenerator besteht aus einer Schaltung zur nichtlinearen Signalverarbeitung und einer darauffolgenden Phasenregelschleife. In der Schaltung zur nichtlinearen Signalverarbeitung wird das NRZ-Signal vom Filterausgang differenziert und quadriert. Auf diese Weise wird ein Signal mit einer starken 1 GHz-Spektrallinie gewonnen. Von diesem Signal

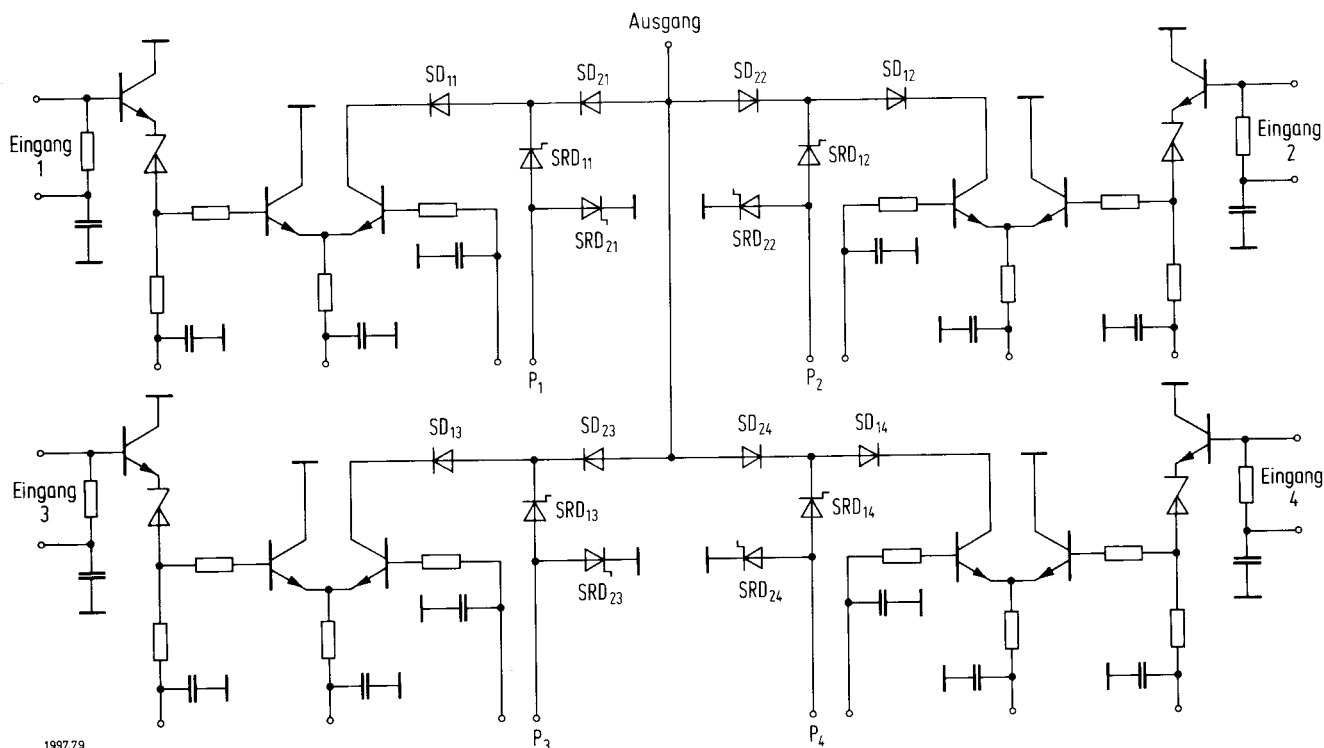
werden in der Phasenregelschleife Taktsignale mit 250 MHz, 500 MHz und 1 GHz abgeleitet, die in der Entscheiderschaltung, im Demultiplexer und bei der Weiterverarbeitung der Ausgangssignale benötigt werden. Der Demultiplexer wandelt das 1 Gbit/s-Signal in vier parallele 250 Mbit/s-Signale um. Die Ausgänge des Demultiplexers sind ebenfalls im Pegel mit monolithisch integrierten ECL-Bausteinen kompatibel. Auf einem Kanal wird das Sendesignal des Pseudozufallsfolgen-generators von dem Fehlerraten-Meßempfänger FRME empfangen. Die von den drei Wortgeneratoren WG1 bis WG3 gesendeten Bitmuster liegen an den drei anderen Ausgängen des Demultiplexers vor und werden mit Oszillografen (OSZ1 bis OSZ3) beobachtet.

2. Technologie der hybrid integrierten Schaltungen

Der Aufbau der elektronischen Komponenten für die Signalverarbeitung bei 1 Gbit/s erfordert Methoden der Mikrowellentechnik. So sind die meisten Einzelschaltungen in hybrider Technik auf Keramiksubstraten aufgebaut. Dadurch werden kleine Schaltungsdimensionen und kurze signalführende Leitungen erzielt (kleine parasitäre Induktivitäten und Kapazitäten). Leiterbahnen sind aus Gold in Dünnschichttechnik hergestellt. Ebenso sind Widerstände teilweise in Dünnschichttechnik (und zwar entweder in Nickel-Chrom- oder Tantalnitrid-Technik) hergestellt. Die übrigen Bauelemente sind in Chip-Form mit Epoxy-Leitfähigkeitskleber eingesetzt. Die Kontaktierung der Halbleiter-Bauelemente erfolgt durch Thermokompressions-Bonden. Die Substratunterseite ist in allen Fällen ganzflächig leitfähig beschichtet. Dadurch ist es möglich, alle signalführenden Leitungen als Streifenleitungen mit definiertem Wellenwiderstand auszuführen. Die Durchkontaktierungen zur Masse auf der Substratunterseite erfolgen durch mit Ultraschall gebohrte Löcher von 0,45 mm Durchmesser, in welche ein Golddraht eingepreßt wird. Die Schaltungen sind so ausgelegt, daß kein Abgleich erforderlich ist.

3. Der Speicherschaltioden-Multiplexer

Multiplexer im Gbit/s-Bereich lassen sich vorteilhaft mit Speicherschaltiodenverstärkern realisieren [11, 15 bis 17,



1997.79

Bild 2. Schaltbild des Speicherschaltioden-Multiplexers

19]. Bild 2 zeigt das Schaltbild des Speicherschalttdioden-Multiplexers. Vier am Ausgang parallel geschaltete Speicherschalttdiodenverstärker mit den Schottkydioden SD_{1i} , SD_{2i} ($i = 1$ bis 4) und den Speicherschalttdioden SRD_{1i} , SRD_{2i} verschachteln die Eingangssignale S_1 bis S_4 bitweise zum 1 Gbit/s-Ausgangssignal. An jedem Signaleingang befindet sich eine Transistorvorstufe mit einem Emitterfolger zur Impedanzanpassung, einer Zenerdiode zur Grundlinienverschiebung und einem Differenzverstärker zur Amplitudenregelung über den Emitterstrom. Durch die Amplitudenregelung können Unterschiede in der Amplitude und in der Impulsform der Eingangssignale ausgeglichen werden. Durch die Vorstufe wird die Kompatibilität mit monolithisch integrierten ECL-Schaltungen hergestellt und ein reflexionsfreier 50 Ohm-Eingang erreicht. Die hier verwendete Version des Speicherschalttdiodenverstärkers enthält zwei Speicherschalttdioden. Dadurch können im Gegensatz zur Version mit nur einer Speicherschalttdiode [11, 15] sinusförmige Pumpsignale (P_1 bis P_4) anstelle impulsförmiger verwendet werden. Dadurch wird die Aufbereitung der Pumpspannungen wesentlich vereinfacht.

Die Funktion des im Multiplexer verwendeten Speicherschalttdiodenverstärkers (Bild 3) wird an Hand der in Bild 4 dargestellten Ströme und Spannungen erläutert. Die Signalkurven in Bild 4 wurden mit einem Programm zur Analyse nichtlinearer Schaltungen im Zeitbereich berechnet. Entsprechend der Ansteuerung durch den Differenzverstärker wird als Signalquelle eine Stromquelle angenommen. Bild 4a zeigt den zeitlichen Verlauf des Eingangsstromes i_{EIN} für eine „010“-Bitfolge eines 250 Mbit/s-RZ-Signals mit 5 mA Amplitude. Die sinusförmige Pumpspannung u_p (Bild 4c) hat 1,5V Amplitude und eine überlagerte Gleichspannungskomponente von 0,1V. Die Speicherschalttdiode SRD_2 wird während der positiven Halbwelle von u_p aufgeladen (Ladestrom Bild 4e), wobei an SRD_2 die Flußspannung abfällt (Bild 4d). Da im ersten Taktintervall der Breite 4 ns eine Null am Eingang steht, bleiben die übrigen Dioden gesperrt und durch SRD_1 fließt kein Ladestrom (Bild 4f). Während der negativen Pumphyalbwelle wird zuerst SRD_2 entladen. Sobald die gespeicherte Ladung vollständig abgeführt ist, schaltet SRD_2 in den gesperrten Zustand. Dieser Zeitpunkt ist dadurch bestimmt, daß die Fläche unter dem negativen Stromimpuls in Bild 4e gleich der Fläche des vorhergehenden positiven Stromimpulses wird, und kann durch Variation der Gleichspannungskomponente von u_p eingestellt werden. Durch den raschen Stromabfall entsteht an SRD_2 ein steiler Spannungssprung, der durch kapazitive Kopplung über die Sperrschichtkapazität von SRD_1 einen Störimpuls am Ausgang verursacht (Bild 4b). Die Spannung an SRD_2 folgt nun der Pumpspannung, bis im nächsten Taktintervall der Ladevorgang neu einsetzt. Auch im Zeitabschnitt vor dem Ladevorgang erfolgt eine störende kapazitive Kopplung der Pumpspannung auf den Ausgang. Im zweiten Taktintervall wird neben dem Ladevorgang von SRD_2 auch SRD_1 (über die Schottkydiode SD_1) durch den „1“-Impuls der Signalstromquelle aufgeladen (Ladestrom Bild 4f). Gleichzeitig verringert sich aber dadurch der Ladestrom von SRD_2 , so daß etwas weniger Ladung gespeichert wird und SRD_2 bei der negativen Pumphyalbwelle früher wieder entladen ist, als dies im ersten Taktintervall der Fall war. Sobald SRD_2 in den Sperrzustand schaltet, gibt SRD_1 die gespeicherte Ladung über SD_2 an den Lastwiderstand in Form eines schmalen Impulses mit 500 ps Halbwertsbreite ab (u_{AUS} Bild 4b). Da der Entladestrom von SRD_1 , etwa die dreifache Amplitude des Ladestromes hat, kommt es zu einer beträchtlichen Reduktion der Impulsbreite. Im dritten Taktintervall liegt wieder eine Null am Eingang. Dadurch ergeben sich ähnliche Signale wie im ersten Taktintervall. Die Ausgangsspannung weist auch hier wieder den über die Sperrschichtkapazität von SRD_1 übertragenen Störimpuls beim Abschalten von SRD_2 auf.

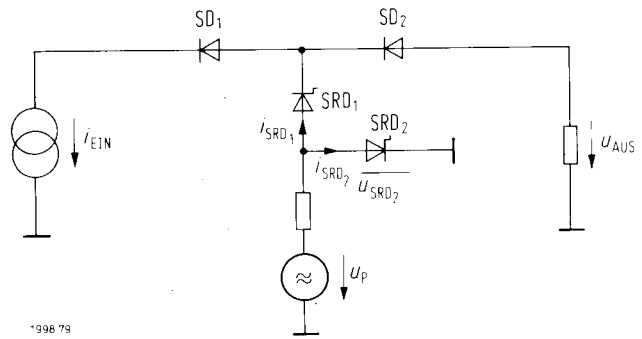


Bild 3. Schaltbild des Speicherschalttdiodenverstärkers

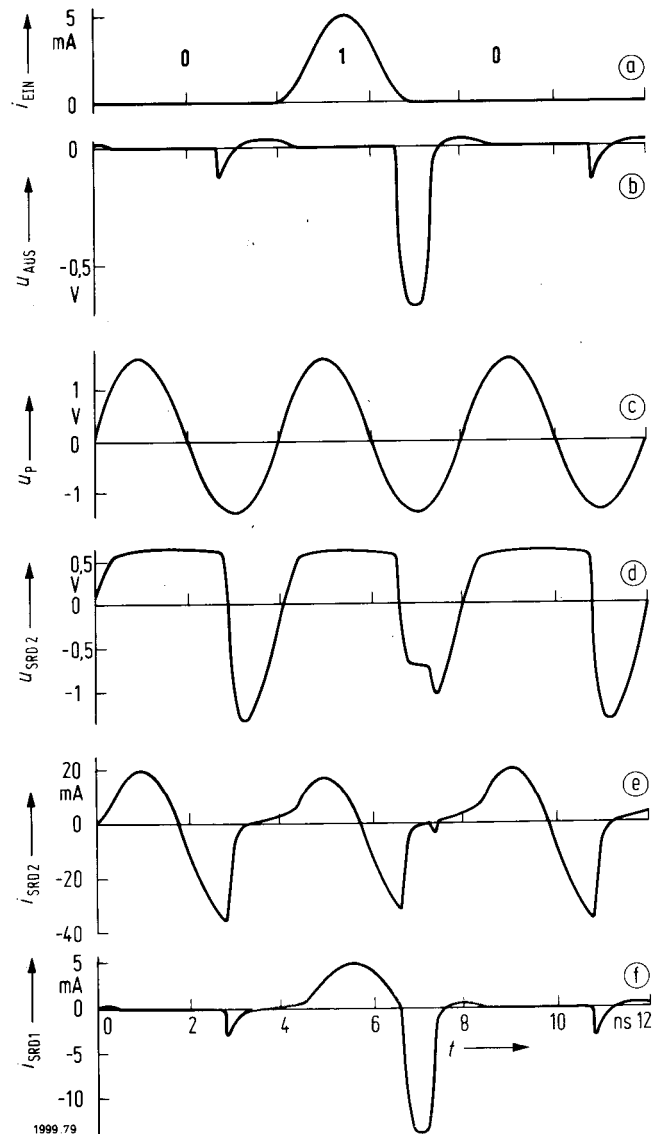


Bild 4. Signalverlauf im Speicherschalttdiodenverstärker

- | | |
|----------------------|-------------------------|
| (a) Eingangstrom | (d) Spannung an SRD_2 |
| (b) Ausgangsspannung | (e) Strom durch SRD_2 |
| (c) Pumpspannung | (f) Strom durch SRD_1 |

Daraus ist zu entnehmen, daß für die Speicherschalttdiode SRD_1 ein Typ mit niedriger Sperrschichtkapazität erforderlich ist, um die Störungen auf der Grundlinie des Ausgangssignales gering zu halten. Durch die Schottkydiode SD_1 wird der Einfluß der Ausgangskapazität des vorhergehenden Differenzverstärkers erheblich reduziert und die Sättigung des Ausgangstransistors des Differenzverstärkers verhindert. Durch die schmalen Ausgangsimpulse des Speicherschalttdiodenverstär-

kers können im Multiplexbetrieb vier derartige Impulse von vier Signalquellen in einem 4 ns-Taktintervall untergebracht werden. Dazu ist erforderlich, die Eingangs- und Pumpsignale der Multiplexerkanäle um je 1 ns über entsprechend dimensionierte Verzögerungsleitungen gegeneinander zu verschieben. Bild 5 zeigt das Photo des auf einem 1'' x 2''-Keramiksubstrat aufgebauten Multiplexers. Der Multiplexer hat zwei für jeweils 50 Ohm Last geeignete Ausgänge, an die er 1 Gbit/s-RZ-PCM-Signale mit 800 mV Amplitude und negativer Logik abgibt. Bild 6 zeigt die gemessenen Kurvenformen der Eingangssignale und des Ausgangssignals des Multiplexers. Die Halbwertsbreite der Ausgangs-Impulse beträgt 400 ps.

4. Die Laserendstufe

Halbleiter-Injektionslaser haben den Vorteil der direkten Modulierbarkeit bis zu sehr hohen Frequenzen [25]. Bei der Modulation mit einem 1 Gbit/s-Signal muß dem Laser ständig ein Vorstrom bis zur Schwelle eingepreßt werden, um bitmusterabhängige Verzerrungen des optischen Ausgangssignals zu vermeiden. Da der Zusammenhang zwischen Lichtausgangsleistung und Injektionsstrom von der Temperatur und dem Alterungszustand des Lasers abhängig ist, sind Regelmöglichkeiten sowohl für den Vorstrom als auch für die Modulationsstrom-Amplitude erforderlich. Daher wurde eine Laserendstufe entwickelt, die über entsprechende Regeleingänge verfügt [11, 20].

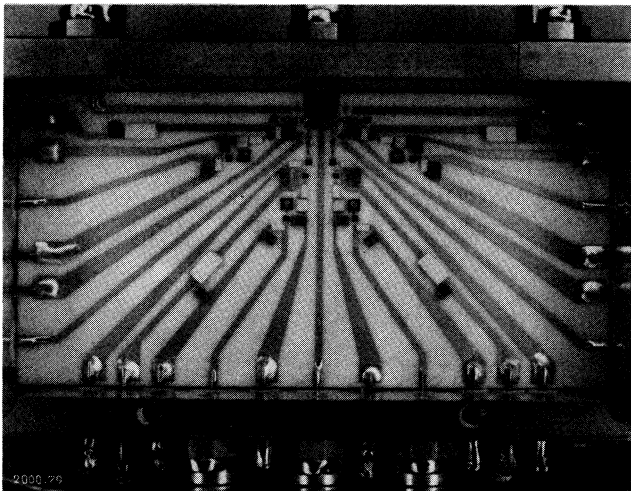


Bild 5. Photo des Speicherschaltioden-Multiplexers

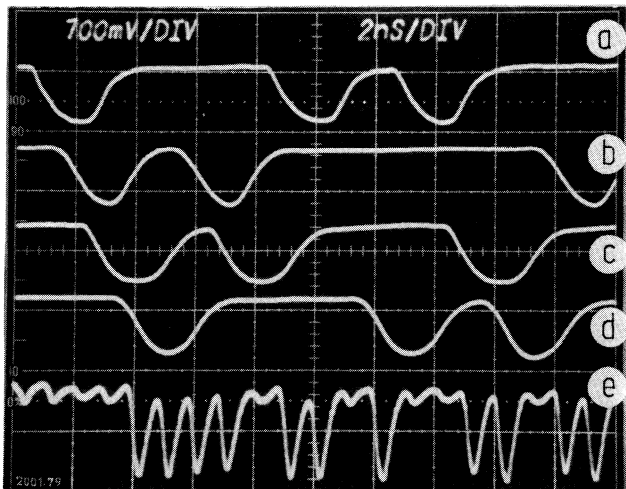


Bild 6. Eingangssignale a) bis d) und Ausgangssignal e) des Speicherschaltioden-Multiplexers

Bild 7 zeigt das Schaltbild der Laserendstufe. Die Vorstufe besteht aus dem Emitterfolger T_1 zur eingangsseitigen Impedanzanpassung, der Zenerdiode ZD und dem Stromquellen-Transistor T_2 zur Pegelverschiebung. Zur Erzielung einer ausreichend hohen Modulationsstrom-Amplitude sind zwei Differenzverstärker (T_3, T_4 und T_5, T_6) parallel geschaltet. Die Emitterwiderstände R_{E1} und R_{E2} bewirken gleichmäßige Stromaufteilung auf die beiden Differenzverstärker. Über den eingepreßten Gleichstrom I_E läßt sich die Modulationsamplitude unabhängig von der Amplitude des Eingangssignals regeln. Über einen weiteren Eingang kann dem Laser der Gleichstrom I_0 zur Vorspannung zugeführt werden.

Ein bis zur Schwelle vorgespannter Injektionslaser hat einen niedrigen differentiellen Widerstand von typisch unter 2 Ohm. Des weiteren ist die durch die Bonddrähte bewirkte Serieninduktivität in der Größenordnung von 1 nH zu berücksichtigen. Wegen der niedrigen und induktiven Lastimpedanz und wegen der Transistorkapazitäten besteht bei ungünstiger Leitungsführung infolge parasitärer Reaktanzen Neigung zur Instabilität. Durch geeignete Dimensionierung der Dämpfungswiderstände R_B, R_{B1} , und R_{B2} und durch Berücksichtigung der kritischen Leitungen beim Entwurf des Layouts wurden gute Stabilität und geringe Schaltzeit erzielt. Bei Verwendung von Transistoren mit $f_T = 8$ GHz liegen die bei einer Amplitude von 50 mA zwischen 10% und 90% gemessenen Ein- und Ausschaltzeiten bei 200 ps. Der Regelbereich erstreckt sich von 0 bis

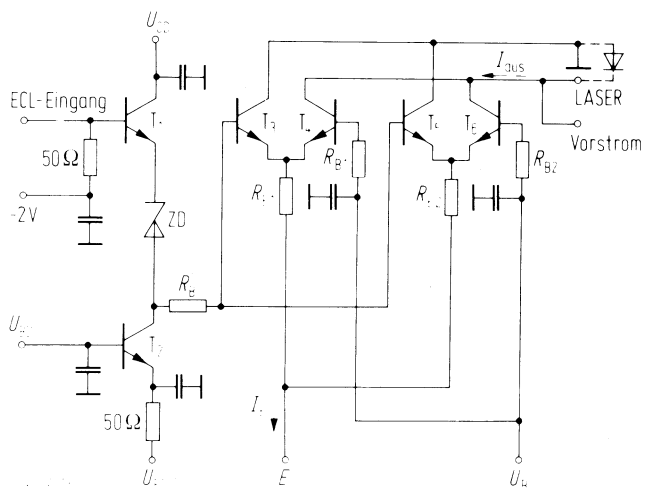


Bild 7. Schaltbild der Laserendstufe

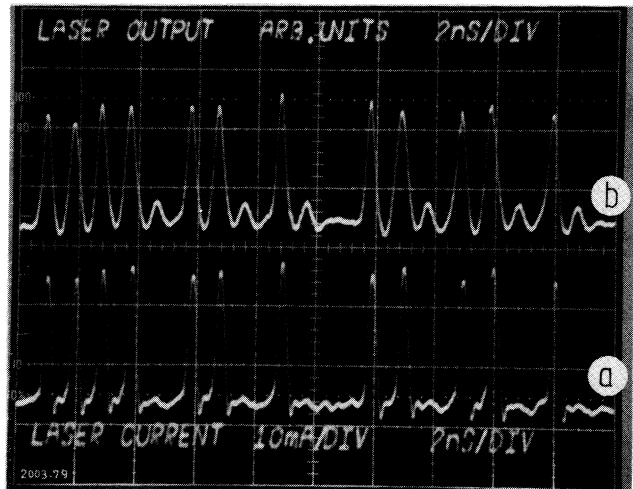


Bild 8. Ausgangsstrom I_{aus} der Laserendstufe a) und optisches Ausgangssignal P_{opt} des direkt modulierten Injektionslasers b)

60 mA. Zur Vermeidung zusätzlicher Serieninduktivitäten im Lastkreis wird der Injektionslaser unmittelbar an die Endstufe montiert. Bild 8 zeigt den Ausgangsstrom der Laserendstufe und den zeitlichen Verlauf der optischen Ausgangsleistung des Injektionslasers bei Ansteuerung mit dem 1 Gbit/s-Ausgangssignal der Endstufe. Die in Bild 8b wiedergegebene Kurve wurde mit einem Injektionslaser mit V-Graben-Geometrie gemessen [3, 26]. Dieser Laser hat 205 mA Schwellstrom, wurde mit $I_0 = 215$ mA vorgespannt und mit 20 mA Modulationsamplitude moduliert.

5. Der lineare Eingangsteil

Der lineare Eingangsteil besteht aus einem regelbaren Vorverstärker und einem einstellbaren Tiefpaß. Zur Verstärkung des elektrischen Ausgangssignals von Lawinendiioden ist für Bitraten oberhalb etwa 300 Mbit/s ein Verstärker mittlerer Eingangsimpedanz in Hinblick auf gutes Signal/Rausch-Verhältnis am besten geeignet [27]. Deshalb wurde bei der Realisierung des *Vorverstärkers* auf handelsübliche lineare rauscharme Breitbandverstärker-Moduln mit jeweils 50 Ohm Eingangs- und Ausgangsimpedanz zurückgegriffen. Zur Verstärkungsregelung ist der Verstärkerkette ein regelbares PIN-Dioden-Dämpfungsglied zwischengeschaltet. Die Gesamtverstärkung ist dadurch zwischen 59 und 70 dB regelbar. Mit dem einstellbaren LC-*Tiefpaß* wurde die Bandbreite des gesamten linearen Übertragungskanal (einschließlich Lichtleitfaser) auf etwa 500 MHz begrenzt. Dadurch werden zwar die Impulse auf NRZ-Format verbreitert, durch die Bandbegrenzung aber der Rauschabstand im Abtastzeitpunkt verbessert. Am Ende der Verstärkerkette liegt ein monolithisch integrierter Breitbandverstärker eigener Entwicklung [28]. Die untere Grenzfrequenz des linearen Eingangsteils beträgt 1,3 MHz. Bild 9 zeigt das von der Photodiode am Ende der 1,6 km langen Lichtleitfaser detektierte Signal. Das Augendiagramm des Ausgangssignals ist in Bild 10 gezeigt.

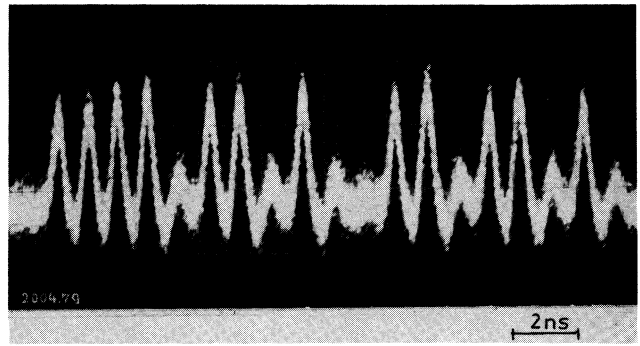


Bild 9. Von der Photodiode am Ende der 1,6 km langen Lichtleitfaser detektiertes Signal

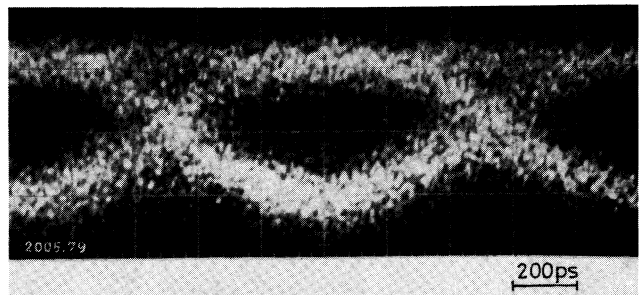


Bild 10. Augendiagramm am Ausgang des linearen Eingangsteils

6. Der Grundlinien-Regenerator

Am Ausgang des linearen Eingangsteils liegt ein NRZ-Signal vor, dessen Grundlinie in Abhängigkeit von der Bitdichte um die Nulllinie schwankt. Im Grundlinien-Regenerator wird das PCM-Signal mit schwankender Grundlinie dem einen Eingang eines Differenzverstärkers zugeführt. Dem anderen Eingang wird eine mit Spitzenwert-Detektoren aus dem PCM-Signal gewonnene Referenzspannung zugeführt. Bild 11 zeigt das Schaltbild des Grundlinien-Regenerators. Das Eingangssignal U_{in} wird der Emitterstufe mit dem Transistor T_1 zugeführt. Vom Ausgang des Emitterfolgers gelangt das Signal einerseits an den Differenzverstärker T_2, T_3 und andererseits an die Spitzenwert-Detektoren D_1, C_1 und D_2, C_2 . D_1 und D_2 sind Schottkydioden. Von den beiden Spitzenwert-Detektoren werden der Minimalwert U_{min} und der Maximalwert U_{max} des gleichspannungsfreien PCM-Signals gebildet. Durch Addition im Differenzverstärker V wird die Referenzspannung $U_{ref} = (U_{max} + U_{min})/2$ gebildet. U_{ref} wird dem rechten Eingang des Differenzverstärkers T_2, T_3 zugeführt und dient bei der Detektion des PCM-Signals als Entscheiderschwelle. An den Ausgängen \bar{U}_A und U_A liegen das invertierte und das nicht invertierte PCM-Signal mit wiederhergestellter Grundlinie vor. Durch die begrenzendende Wirkung des Differenzverstärkers T_2, T_3 erfolgt bereits im Grundlinien-Regenerator eine teilweise Amplituden-Regeneration. Die Simulation des Grundlinien-Regenerators ergab 1 ns als Ladezeitkonstante der Spitzenwert-Gleichrichter. Die Entladezeitkonstante von 122 ns wurde der unteren Grenzfrequenz 1,3 MHz des linearen Eingangsteils entsprechend gewählt.

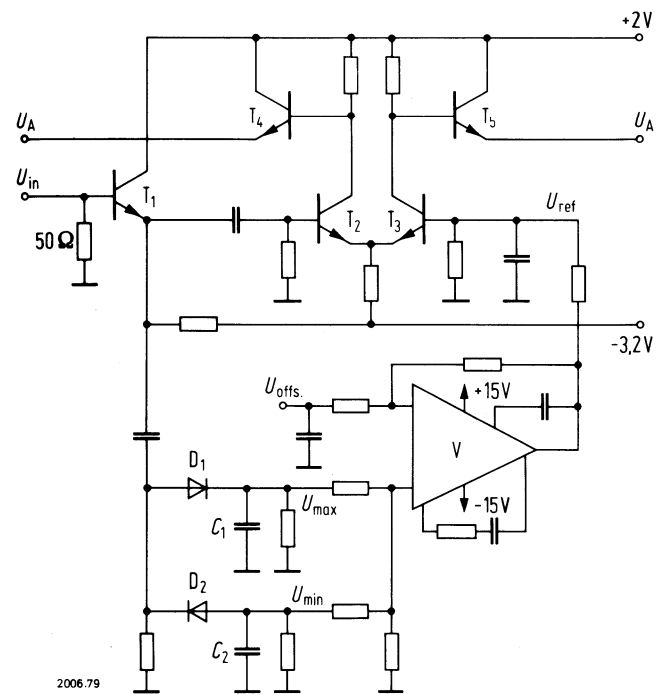


Bild 11. Schaltbild des Grundlinien-Regenerators

7. Die Entscheiderschaltung

In der Entscheiderschaltung werden Flankenzeitpunkt und Amplitude des vom Grundlinien-Regenerator abgegebenen Si-

gnals regeneriert. Am Ausgang der Entscheiderschaltung liegt das PCM-Signal in RZ-Form vor.

Bild 12 zeigt das Schaltbild des Signalregenerators. Das Datensignal wird an den Eingang des Differenzverstärkers T_1, T_2 gelegt, das sinusförmige Taktsignal steuert den zweiten Differenzverstärker T_4, T_5 . Der Transistor T_5 wirkt als getaktete Emitterstromquelle für den ersten Differenzverstärker T_1, T_2 . Je nach Höhe des PCM-Eingangssignals fließt der von T_5 eingepreßte Strom über T_1 oder T_2 . Liegt die Spannung am Signaleingang unter der Referenzspannung U_{ref} , liegt also eine „1“

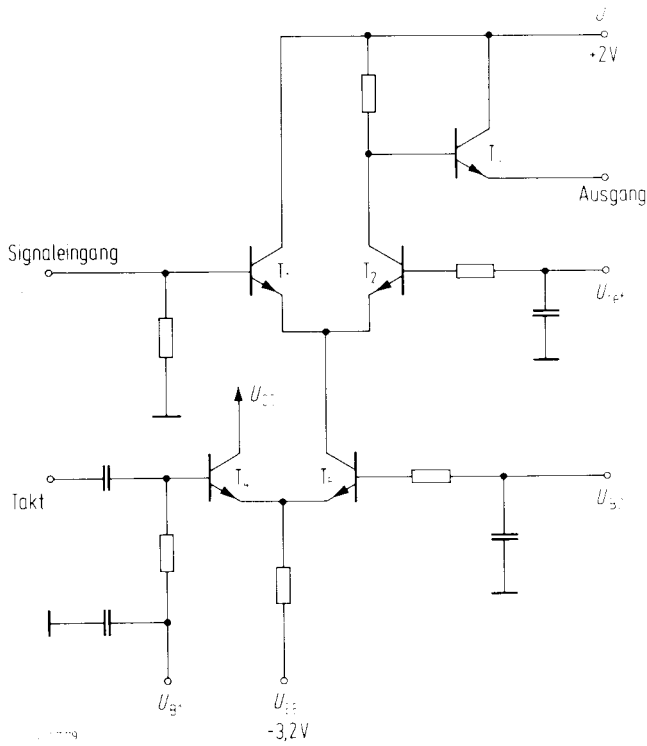


Bild 12. Schaltbild der Entscheiderschaltung

vor, so entsteht am Kollektorwiderstand von T_2 ein Spannungsabfall entsprechend dem Stromimpuls durch T_2 , und über den Emitterfolger T_3 wird eine „1“ an den Ausgang gelegt. Im anderen Fall leitet T_1 , so daß am Kollektorwiderstand bzw. am Ausgang kein Impuls, also eine „0“, vorliegt. Durch die Einstellung der Basisvorspannungen U_{B1} und U_{B2} kann die Form des Stromimpulses und damit die Form des Ausgangssignals bestimmt werden. Mit Hilfe von U_{B2} wird die Höhe der Stromimpulse eingestellt. Mit U_{B1} wird der sinusförmige Takt gegenüber der Referenzspannung U_{B2} etwas angehoben, wodurch die Breite des Stromimpulses durch T_2 kleiner als die halbe Taktperiode wird.

Das Augendiagramm des Ausgangssignals (Bild 13) zeigt deutlich die Unterdrückung des Rauschens und die Regeneration der Signal-Impulsform nach Bild 10.

8. Die Schaltung zur nichtlinearen Signalverarbeitung

Durch die Bandbegrenzung im linearen Eingangsteil des Empfängers wird die Taktfrequenz nahezu vollständig unterdrückt. Die Schaltung zur nichtlinearen Signalverarbeitung (Bild 14) erzeugt durch Differentiation und Gleichrichtung des Ausgangssignals des linearen Eingangsteils ein Signal mit einer starken 1 GHz-Spektrallinie [29]. In der Eingangsstufe (T_1) wird das NRZ-PCM-Signal verstärkt und dann durch eine $\lambda/4$ -Kurzschlußleitung, welche am Kollektor von T_1 , reflexionsfrei abgeschlossen ist, differenziert. Von der Eingangsstufe gelangt das differenzierte Signal zum Differenzverstärker T_3, T_4 . Durch die Zweiweg-Gleichrichterschaltung (bestehend aus den Schottkydioden SD_1 und SD_2) wird das Signal quadriert. Dadurch wird aus der 500 MHz-Spektrallinie des NRZ-Signals eine 1-GHz-Spektrallinie gewonnen. Der Ausgang des Emitterfolgers (T_5) ist zur Ansteuerung einer 50 Ohm-Last geeignet.

Die Oszillogramme in Bild 15 geben die Signale am Eingang und Ausgang der Schaltung wieder.

9. Demultiplexer und Taktregenerator

Bild 16 zeigt das Blockschaltbild des Demultiplexers und Taktregenerators [11, 21]. Die Serien/Parallel-Wandlung des 1 Gbit/s-Signals in vier parallele 250 Mbit/s-Signale erfolgt in zwei

Stufen und zwar zunächst in den Gattern G_1 und G_2 in zwei 500-Mbit/s-Signale und dann in den Gattern G_3 bis G_6 in vier 250-Mbit/s-Signale. Es werden hybrid integrierte ECL-ODER-Gatter mit Schaltzeiten unter 400 ps verwendet, die hier in negativer Logik als UND-Gatter arbeiten. Die Gatter G_1 und G_2 wurden zusammen auf einem $1'' \times 1''$ -Substrat hybrid integriert; sie sind eingangs- und ausgangsseitig ECL-kompatibel. Bild 17 zeigt die auf einem $1'' \times 2''$ -Substrat untergebrachten und intern verschalteten vier Gatter G_3 bis G_6 der zweiten Demultiplexerstufe.

Die Phasenregelschleife wird vom Ausgang der Schaltung zur nichtlinearen Signalverarbeitung angesteuert und liefert das 1 GHz-Taktsignal für die Entscheiderschaltung, sowie 250-MHz- und 500-MHz-Taktsignale für den Demultiplexer und die Weiterverarbeitung der 250-Mbit/s-Ausgangssignale des Demultiplexers. Die Phasenregelschleife besteht aus einem spannungsgesteuerten 250-MHz-Quarzoszillator (VCXO), drei Taktverstärkern (V_1 bis V_3), zwei passiven Frequenzverdopplern, einem Phasendetektor und einem aktiven Filter. Durch den Quarzoszillator ist der maximale Abstimmbereich der Phasenregelschleife auf ± 100 kHz eingegrenzt. Mit 17,7 kHz Rauschbandbreite der Phasenregelschleife sind für einen Fangbereich von ± 100 kHz ein Eingangssignal mit einer 1 GHz-Linie mit -16 dBm und für einen gleich großen Haltebereich mit -40 dBm erforderlich.

Bild 18 zeigt das 1 Gbit/s-Eingangssignal und die vier 250-Mbit/s-Ausgangssignale des Demultiplexers.

10. Messungen an der 1 Gbit/s-Strecke

An der Versuchsübertragungsstrecke wurden über einen der vier Kanäle bei 250 Mbit/s Fehlerraten-Messungen durchgeführt [23]. Unter der Voraussetzung stochastischer Fehler sind diese Messungen für den gesamten 1 Gbit/s-Kanal repräsentativ [30]. Für die Messungen wurden der experimentelle Aufbau nach Bild 1 und die in Tabelle 1 angegebenen optischen Komponenten verwendet. Der Laser wurde zur Erzielung optimaler Modulationseigenschaften mit einem Gleichstrom $I_0 = 103$ mA vorgespannt und mit einer Modulationsamplitude von 25 mA moduliert. Das Extinktionsverhältnis nach [31] betrug 0,35. Die Fehlerwahrscheinlichkeit wurde in Abhängigkeit von der mittleren optischen Empfangsleistung gemessen. Die Meßergebnisse sind in Bild 19 dargestellt. Für die Fehlerwahrscheinlichkeit von 10^{-9} wird bei einem optimalen Verstärkungsfaktor $M_{opt} = 49,2$ eine mittlere Eingangsleistung von $-30,8$ dBm benötigt. In Tabelle 2 sind die Werte von M_{opt} für verschiedene Fehlerwahrscheinlichkeiten angegeben. Während der Messungen zeigte sich, daß Änderungen der Bithäufigkeiten und der gewählten Bitmuster in den anderen drei Kanälen auf die Fehlerratenmessungen im ersten Kanal keinen Einfluß hatten. Die Messungen wurden mit Rechnungen verglichen.

Dabei wurden die auf der Gaußverteilungs-Approximation beruhenden Rechenverfahren nach [31] angewandt. An Stelle analytischer Approximationen der Kurvenformen des von der Photodiode abgegebenen elektrischen Impulses und des Impulses am Ausgang des linearen Eingangsteils wurden in der Rechnung gemessene Kurvenformen verwendet. Die Ergeb-

Tabelle 2. M_{opt} für verschiedene Fehlerwahrscheinlichkeiten

Fehlerwahrscheinlichkeit	M_{opt}	
	gemessen	berechnet
5×10^{-6}	61,7	65
$8,5 \times 10^{-7}$	53,5	56,6
1×10^{-9}	49,2	48,5

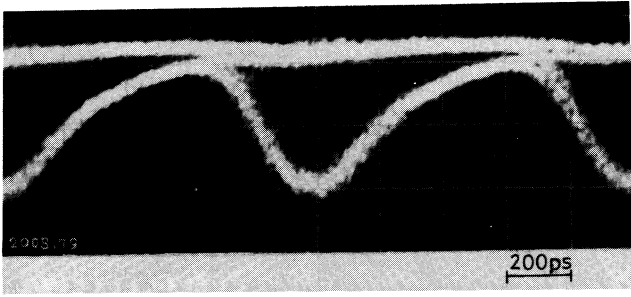


Bild 13. Augendiagramm am Ausgang der Entscheiderschaltung

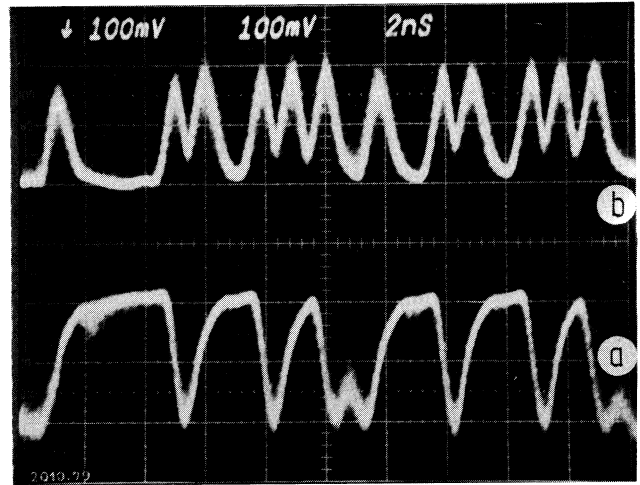
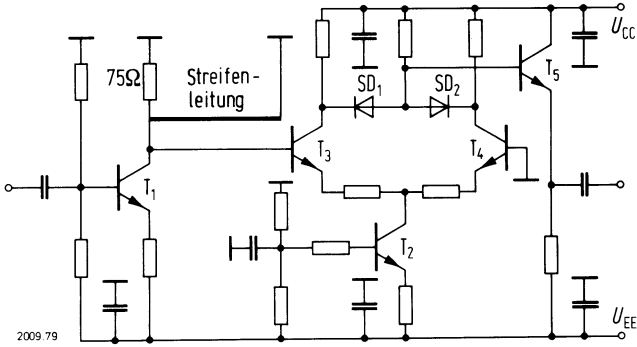


Bild 15. Eingangssignal (a) und Ausgangssignal (b) der Schaltung zur nichtlinearen Signalverarbeitung.

Bild 14. Schaltbild der Schaltung zur nichtlinearen Signalverarbeitung

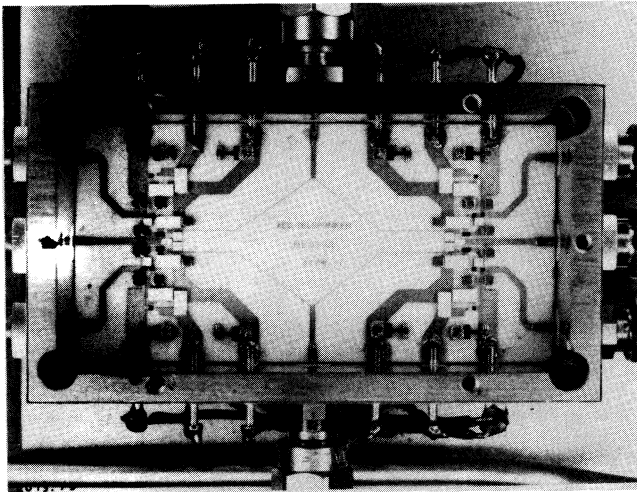


Bild 17. Vier ECL-ODER-Gatter auf einem 2" x 1"-Substrat

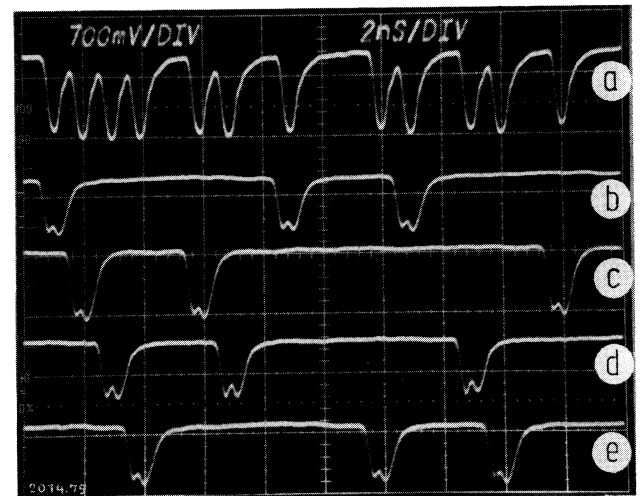
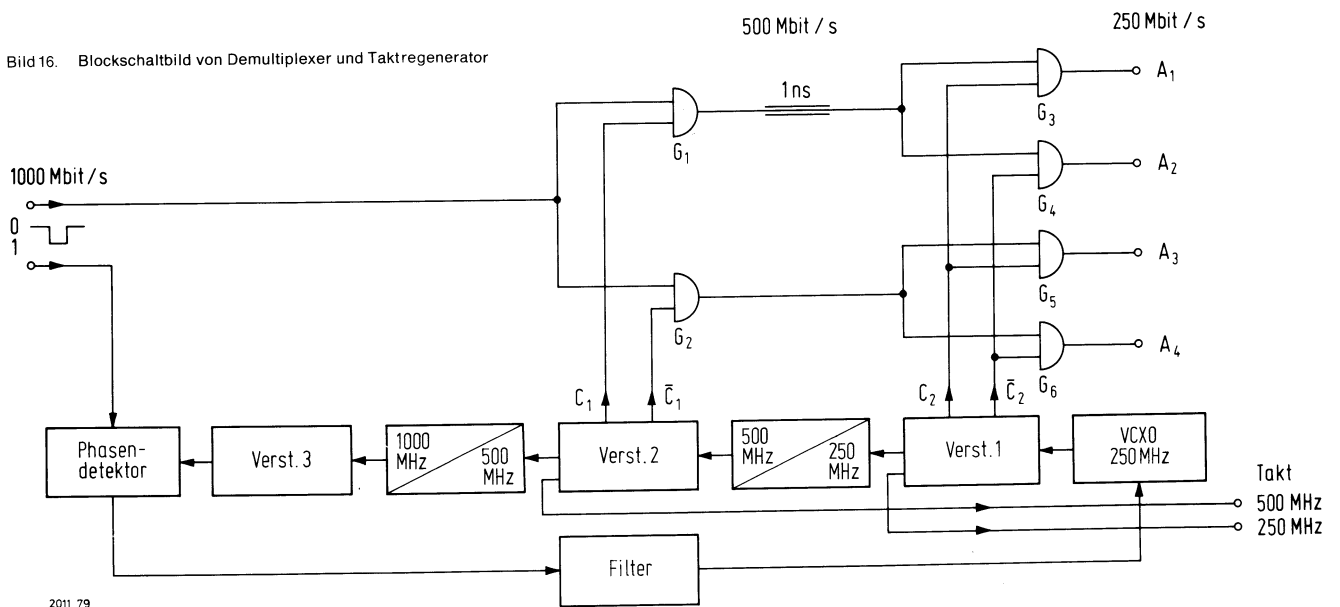


Bild 18. Eingangssignal (a) und Ausgangssignale (b) bis (e) des Demultiplexers

Bild 16. Blockschaltbild von Demultiplexer und Taktregenerator



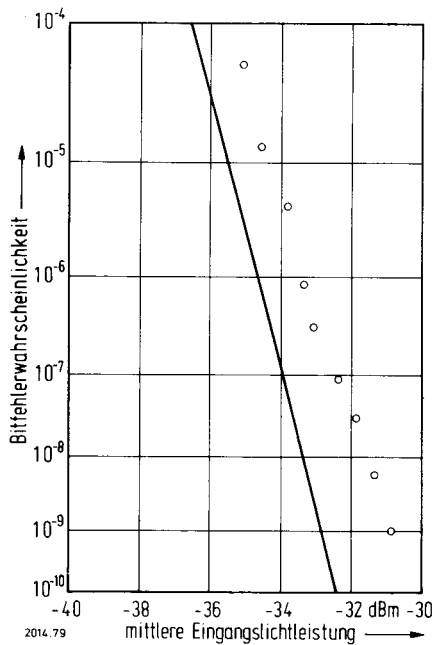


Bild 19. Gemessene und berechnete Bitfehlerwahrscheinlichkeit

nisse der Rechnungen sind ebenfalls in Bild 19 und Tabelle 2 enthalten. Die Differenz zwischen gemessener und berechneter mittlerer Empfangsleistung ist kleiner als 2 dB.

NE3-Ulm
Eingang 15.12.78

Wir danken allen Kollegen unserer Gruppe für die Hilfe bei der Bereitstellung oder Herstellung einer Vielzahl optischer und elektrischer Komponenten. Diese Arbeit wurde vom Bundesministerium für Forschung und Technologie gefördert.

Der Bundesminister für Forschung und Technologie übernimmt keine Gewähr für die Richtigkeit, die Genauigkeit und Vollständigkeit der Angaben sowie für die Beachtung privater Rechte Dritter.

Schrifttum

- [1] M. Börner: Ein optisches Nachrichtenübertragungssystem mit Glasfaser-Wellenleitern. Wiss. Ber. AEG-TELEFUNKEN 44 (1971) 3, S. 41–45
- [2] T. Li: Optical fiber communication – the state of the art. IEEE Trans. Communications COM – 26 (1978), pp. 946–955
- [3] S. Maslowski, O. Krumpholz, H. P. Vollmer: Entwicklung von Komponenten für die optische Nachrichtenübertragung. Wiss. Ber. AEG-TELEFUNKEN 52 (1979) 1/2 (dieses Heft, S. 104–111)
- [4] W. Eickhoff, P. Huber, O. Krumpholz, K. Petermann: Lichtleitfasern für die optische Nachrichtentechnik. Wiss. Ber. AEG-TELEFUNKEN 52 (1979) 1/2 (dieses Heft, S. 111–122)

- [5] P. Russer, S. Schulz: Direkte Modulation eines Doppelheterostrukturlasers mit einer Bitrate von 2,3 Gbit/s. AEÜ 27 (1973), S. 193–195
- [6] C. Baack, G. Elze, B. Enning, G. Heydt, H. Knupke, R. Löffler, G. Walf: 1,12 Gbit/s regenerator experiment for an optical transmission system. Frequenz 32 (1978), S. 151–153
- [7] K. Nawata, S. Machida, T. Ho: An 800 Mbit/s optical transmission experiment using a single-mode fiber. IEEE J. Quant. Electron, vol. QE-14 (1978), pp. 98–103
- [8] J. I. Yamada, M. Saruwatari, K. Asatani, H. Tsuchiya, A. Kawana, K. Sugiyama, T. Kimura: High-speed optical pulse transmission at 1.29 μm wavelength using low-loss-single-mode fibers. IEEE J. Quant. Electron, vol. QE-14 (1978), pp. 791–800
- [9] B. G. Bosch: Gigabit electronics – a review (wird veröffentlicht in Proc. IEEE März 1979)
- [10] J. B. Coughlin, R. G. Harbott, J. B. Huges, F. W. Siegert: Circuit techniques for gigabit/s digital communication systems. Proc. 7th Europ. Microwave Conf. Copenhagen (Sept. 5–8, 1977), pp. 527–531
- [11] J. Gruber, P. Marten, R. Petschacher, P. Russer: Electronic circuits for high bit rate digital fiber optic communication systems. IEEE Trans. Communications, vol. COM-26 (1978), pp. 1088–1098
- [12] G. Hanke: Hybrid-integrated series-to-parallel converters for gigabit rates. Electrocomponent Science and Technology 4 (1977), pp. 57–62
- [13] F. Meyer: Base coupled circuits for high-speed digital systems. Nachrichtentechn. Z. 29 (1976), pp. 820–830
- [14] K. Mause, A. Schlachetzki, E. Hesse, H. Salow: Gunn device gigabit rate digital microcircuits. IEEE J. Solid State Circuits, vol. SC-10 (1975), pp. 2–12
- [15] P. Russer, J. Gruber: Hybrid integrierter Multiplexer mit Speicherschaltioden für den Gbit/s-Bereich. Wiss. Ber. AEG-TELEFUNKEN 48 (1975) 1, S. 55–60
- [16] U. Barabas, U. Wellens, U. Langmann, B. G. Bosch: Diode circuits for pulse regeneration and multiplexing at ultrahigh bit rates. IEEE Trans. Microwave Theory Techn., vol. MTT-24 (1976), pp. 929–935
- [17] U. Barabas, U. Langmann, B. G. Bosch: Diode multiplexer in the multi-Gbit/s range. Electron. Lett. 14 (1978), pp. 62–64
- [18] R. Schwarte, R. Brinkmeier, J. Fischer, H. Koppenhöfer, K. H. Narzinski, R. Sinning: Theoretical and experimental results of a distributed serial-to-parallel and parallel-to-serial converter for gigabit rates. Proc. 7th Europ. Microwave Conf. Copenhagen (Sept. 5–8 1977), pp. 537–541
- [19] J. Gruber, P. Russer: Impulsverstärkung mit Speicherschaltioden. AEÜ 29 (1975), S. 91–94
- [20] J. Gruber: Hybrid integrated laser driver using bipolar transistors for transmission rates up to 1 Gbit/s. Proc. ESSCIRC 77, Ulm (20.–22. Sept. 1977), pp. 93–96
- [21] R. Petschacher, P. Russer: Demultiplexer using fast hybrid integrated ECL-Gates for 1 Gbit/s PCM signals Proc. 7th Europ. Microwave Conf. Copenhagen (Sept. 5–8, 1977), pp. 527–531
- [22] J. Gruber, M. Holz, P. Marten, R. Petschacher, P. Russer, E. Weidel: A 1 Gbit/s fibre optic communications link. Proc. 4th Europ. Conf. Optical Communication, Genova, (Sept. 12–15, 1978), pp. 556–563
- [23] R. Petschacher, J. Gruber, M. Holz: Error-rate measurements on a 1 Gbit/s fibre-optic communications link. Electron. Lett. 14 (1978), pp. 711–713
- [24] J. Guttman, O. Krumpholz, E. Pfeiffer: A simple connector for glass fibre optical waveguides. AEÜ 29 (1975), pp. 50–52
- [25] G. Arnold, P. Russer: Modulation behavior of semiconductor injection lasers. Appl. Phys. 14 (1977), pp. 255–268
- [26] P. Marschall, E. Schlosser, C. Wölk: A new type of diffused stripe geometry injection laser. Supplement to the Proc. 4th Europ. Conf. Optical Communication, Genova (Sept. 12.–15., 1978), pp. 94–97
- [27] T. Wiesmann: Private Mitteilung
- [28] H. Hillbrand, J. Gruber, P. Russer, K. Wörner: Computer aided design of a 1 GHz bandwidth monolithic integrated amplifier. Proc. ESSCIRC 77, Ulm (20.–22. Sept. 1977), pp. 122–124
- [29] K. Tröndle, R. Weiß: Einführung in die Puls-Code-Modulation S. 140ff. München, Wien, 1974
- [30] G. Hanke: Error-rate measurement equipment for gigabit rates. Proc. IEEE Int. Conf. Communications, San Francisco (June 1975)
- [31] S. D. Personick: Receiver design for digital fiber optic communication systems, I and II; Bell Syst. Tech. J. 52 (1973), pp. 843–886